

Title (en)

High-density integrated semiconductor device comprising a diode-resistor structure.

Title (de)

Hochintegrierte Halbleiteranordnung enthaltend eine Dioden-/Widerstandskonfiguration.

Title (fr)

Dispositif semiconducteur à haute densité d'intégration comprenant une structure diode-résistance.

Publication

EP 0000472 A1 19790207 (DE)

Application

EP 78100195 A 19780619

Priority

DE 2733615 A 19770726

Abstract (en)

The highly integrated semiconductor device is intended as a separating diode cooperating with selector lines of an integrated memory. The resistor (R) is of pinch-type whose pinch doping region (5) is greater than the cross sectional dimension of the resistor doping region (4). Simultaneously it forms a cathode connection doping region for the Schottky diode (D). Preferably the pinched doping region carries a connection contact (K) for the Schottky diode cathode terminal. This doped region is of identical conductivity as the surrounding semiconductor material (3), but of higher doping rate, sufficient to form an ohmic contact with a metal electrode on the region. On the resistance region (4) outside the pinch doping region is provided a metal contact (A), extending beyond the resistance region.

Abstract (de)

Eine hochintegrierte Halbleiteranordnung für eine Dioden-/Widerstandskonfiguration läßt sich erreichen durch eine besondere Integration einer Schottky-Diode mit einem Pinch-Widerstand, dessen Pinch-Dotierungsbereich (5) das Kathodenanschlußdotierungsgebiet der Schottky-Diode darstellt. Der Schottky-Kontakt wird gleichzeitig mit dem Widerstandsanschluß durch eine gemeinsame den zugehörigen P/N-Übergang überlappende Elektrode (A) gebildet. Der weitere Kontakt für den Widerstand läßt sich dadurch einsparen, daß sich der Widerstandsbereich (4) bis in den umgebenden Isolationsbereich (2) hinein erstreckt, über dessen Potential die entsprechende Spannungszufuhr beim Einsatz des Widerstandes als Ableitwiderstand erfolgt.

IPC 1-7

H01L 27/06; G11C 11/40

IPC 8 full level

G11C 11/41 (2006.01); **G11C 11/40** (2006.01); **G11C 11/414** (2006.01); **G11C 11/416** (2006.01); **H01L 21/822** (2006.01); **H01L 21/8222** (2006.01); **H01L 27/04** (2006.01); **H01L 27/06** (2006.01); **H01L 27/07** (2006.01); **H01L 29/47** (2006.01); **H01L 29/872** (2006.01)

CPC (source: EP US)

G11C 11/416 (2013.01 - EP US); **H01L 27/0788** (2013.01 - EP US)

Citation (search report)

- IBM TECHNICAL DISCLOSURE BULLETIN, Band 14, Juni 1971 New York W.W.WU: "Diode resistor compensation for floating gates", Seite 236.
- IBM TECHNICAL DISCLOSURE BULLETIN, Band 19, November 1976 New York M.A. BATTISTA et al "Variable transition device transistor". Seiten 2073-2074.

Cited by

DE202008004595U1

Designated contracting state (EPC)

DE FR GB

DOCDB simple family (publication)

EP 0000472 A1 19790207; EP 0000472 B1 19810211; DE 2733615 A1 19790201; DE 2860462 D1 19810326; JP S5424585 A 19790223; JP S5725982 B2 19820602; US 4170017 A 19791002

DOCDB simple family (application)

EP 78100195 A 19780619; DE 2733615 A 19770726; DE 2860462 T 19780619; JP 7662078 A 19780626; US 88916978 A 19780323