

Title (en)

Monolithic integrated circuit and application to a pacemaker.

Title (de)

Monolithisch integrierte Schaltung und deren Verwendung in einem Herzschrittmacher.

Title (fr)

Circuit intégré monolithique et son application dans un stimulateur cardiaque.

Publication

**EP 0043957 A1 19820120 (DE)**

Application

**EP 81104931 A 19810625**

Priority

DE 3026233 A 19800710

Abstract (en)

1. A monolithic integrated circuit, in which components are formed in a doped substrate by differently doped regions, and in which the substrate is firmly connected to that pole of a supply voltage source which causes the junction between the component and the substrate to be in the blocking state, characterized in that on the occurrence of a voltage external to the supply voltage such that the junction would become conductive, the substrate (9) is connected approximately to this voltage.

Abstract (de)

Die Erfindung bezieht sich auf eine monolithisch integrierte Schaltung, bei der das Substrat mit demjenigen Pol einer Batterie verbunden ist, der bewirkt, daß der Übergang zwischen den Bauelementen und Substrat sperrt. Um auch beim Auftreten äußerer Spannungen außerhalb der Batteriespannung in der Art, daß der Übergang leitend würde, Leckströme und damit Spannungsverfälschungen zu vermeiden, ist erfindungsgemäß vorgesehen, das Substrat (9) in diesem Fall an die äußere Spannung anzuschließen. Das kann über einen Transistor (T33) geschehen, wobei gleichzeitig die Verbindung zur Batterie über einen Widerstand (R6) erfolgt.

IPC 1-7

**G05F 3/20; A61N 1/36**

IPC 8 full level

**A61N 1/36** (2006.01); **G05F 3/20** (2006.01)

CPC (source: EP)

**G05F 3/205** (2013.01)

Citation (search report)

- IBM Technical Disclosure Bulletin, Band 21, Nr. 11, April 1979, seiten 4555-4556 New York, U.S.A. D. AZZIS: "Built-In Negative Bias Voltage Generator for Integrated Circuit Chip" \* Insgesamt \*
- Electronics, Band 50, Nr. 16, August 1977, seiten 103-107 New York, U.S.A. R. PASHLEY et al.: "Speedy RAM Runs Cool with Power-Down Circuitry" \* seite 103, Absatz: "Biasing the Chip Substrate", figur 1 \*
- IBM Technical Disclosure Bulletin, Band 11, Nr. 10, März 1969, seite 1219 New York, U.S.A. H. FRANTZ et al.: "Mosfet Substrate Bias-Voltage Generator" \* Insgesamt \*

Cited by

CN107769742A

Designated contracting state (EPC)

AT BE FR GB IT NL SE

DOCDB simple family (publication)

**EP 0043957 A1 19820120; EP 0043957 B1 19830907; AT E4615 T1 19830915; AU 7270581 A 19820114; DE 3026233 A1 19820211**

DOCDB simple family (application)

**EP 81104931 A 19810625; AT 81104931 T 19810625; AU 7270581 A 19810709; DE 3026233 A 19800710**