

Title (en)
INTEGRATED CIRCUIT POWER DISTRIBUTION NETWORK.

Title (de)
LEISTUNGSVERTEILUNGSNETZWERK FÜR INTEGRIERTE SCHALTUNGEN.

Title (fr)
RESEAU DE DISTRIBUTION DE PUISSANCE A CIRCUIT INTEGRE.

Publication
EP 0060253 A1 19820922 (EN)

Application
EP 81901561 A 19800915

Priority
US 8001184 W 19800915

Abstract (en)
[origin: WO8201102A1] A power distribution network for an integrated circuit is fabricated together with the circuit on a silicon substrate (10). The silicon substrate (10) is fabricated to form diffusion regions (50) as part of the active devices in the integrated circuit. A dielectric separation layer (51) is fabricated over the surface of substrate (10). Above the region (50) there is fabricated a power distribution line (52) comprising a metallization of aluminum or aluminum-alloy material. A passivation layer (54) is formed over the dielectric layer (51) and the conductor (52) but is opened above the central region of the conductor (52). An adhesion and diffusion barrier layer (58) is fabricated over the conductor (52) and passivation layer (54). Above the layer (58) there is fabricated a thick layer of metallization (60) in the form of a conductor strip configured similar to the underlying conductor layer (52). The conductive layers (58, 60) are etched to have essentially the same width as the conductor line (52). The conductive layers (58 and 60) can optionally be made to have a greater width than the underlying layer as is illustrated by the conducting layers (76, 78).

Abstract (fr)
Un reseau de distribution de puissance pour un circuit integre est fabrique avec le circuit sur un substrat de silicium (10). Le substrat de silicium (10) est fabrique pour former des regions de diffusion (50) faisant partie des dispositifs actifs du circuit integre. Une couche de separation dielectrique (51) est fabriquee sur la surface du substrat (10). Au-dessus de la region (50) une ligne de distribution de puissance (52) est prevue consistant en une metallisation d'aluminium ou un materiau en alliage d'aluminium. Une couche de passivation (54) est formee sur la couche dielectrique (51) et le conducteur (52) mais est ouverte au-dessus de la region centrale du conducteur (52). Une couche barriere d'adhesion et de diffusion (58) est fabriquee sur le conducteur (52) et sur la couche de passivation (54). Au-dessus de la couche (58) on depose une couche epaisse de metallisation (60) sous la forme d'une bande conductrice ayant une configuration semblable a celle de la couche conductrice sous-jacente (52). Les couches conductrices (58, 60) sont attaquees chimiquement pour avoir essentiellement la meme largeur que la ligne conductrice (52). Les couches conductrices (58 et 60) peuvent eventuellement avoir une largeur plus grande que la couche sous-jacente comme cela est illustre par les couches conductrices (76 78).

IPC 1-7
H01L 23/48; H01L 29/40; H01L 29/46; H01L 29/54

IPC 8 full level
H01L 23/482 (2006.01); **H01L 23/528** (2006.01)

CPC (source: EP)
H01L 23/4824 (2013.01); **H01L 23/5286** (2013.01); **H01L 24/06** (2013.01); **H01L 2924/14** (2013.01); **H01L 2924/3011** (2013.01)

Designated contracting state (EPC)
AT CH DE FR GB LI LU NL SE

DOCDB simple family (publication)
WO 8201102 A1 19820401; EP 0060253 A1 19820922

DOCDB simple family (application)
US 8001184 W 19800915; EP 81901561 A 19800915