

Title (en)  
AUTOMATIC SEMICONDUCTOR SURFACE INSPECTION APPARATUS AND METHOD.

Title (de)  
SELBSTTÄTIGES HALBLEITER-OBERFLÄCHENKONTROLLGERÄT UND VERFAHREN.

Title (fr)  
PROCEDE ET APPAREIL D'INSPECTION AUTOMATIQUE D'UNE SURFACE DE SEMICONDUCTEUR.

Publication  
**EP 0119198 A1 19840926 (EN)**

Application  
**EP 82903370 A 19820920**

Priority  
US 8201277 W 19820920

Abstract (en)  
[origin: WO8401212A1] An apparatus and method for the automatic inspection of a semiconductor wafer surface employs dark field illumination (12) for illuminating a wafer surface (20) to detect the material edges thereon. The surface (20) is scanned (30, 52) and an edge analysis (14) is performed for automatically determining material edge boundaries from the reflected energy spatial distribution. The edge boundaries are compared (126) with a reference pattern (120) and further analysis (128) determines the location of boundary disagreements between the material boundaries and the reference pattern. A report (130) is generated which can include for example, reticle cleaning or replacement information, defect locations, and defect classification including "killer defects".

Abstract (fr)  
Dans un appareil et un procédé d'inspection automatique d'une surface de tranches de semiconducteur on a recours à un éclairage sur fond noir (12) pour éclairer une surface (20) de tranche afin de détecter les bords du matériau sur celle-ci. On examine (30, 52) la surface (20) et on effectue une analyse de bord (14) pour déterminer automatiquement les limites de bord du matériau à partir de la distribution spatiale de l'énergie réfléchie. Les limites de bord sont comparées (126) avec un modèle de référence (120) et une analyse supplémentaire (128) détermine l'emplacement des différences de limites entre les limites du matériau et le modèle de référence. Ensuite est fourni un compte-rendu (130) qui peut contenir par exemple des informations pour le remplacement ou le nettoyage du réticule, des positions défectueuses et une classification des défauts, y compris les défauts pouvant rendre la tranche inutilisable ("killer defects").

IPC 1-7  
**G01B 11/00**; **G01N 21/47**; **G06G 9/00**

IPC 8 full level  
**G01B 11/24** (2006.01); **G01N 21/88** (2006.01); **G01N 21/93** (2006.01); **G01N 21/956** (2006.01); **G06T 7/00** (2006.01); **H01L 21/66** (2006.01)

CPC (source: EP)  
**G01N 21/956** (2013.01); **G06T 7/001** (2013.01); **G06T 7/70** (2016.12); **G06T 2207/30148** (2013.01)

Designated contracting state (EPC)  
CH DE FR GB LI

DOCDB simple family (publication)  
**WO 8401212 A1 19840329**; EP 0119198 A1 19840926; EP 0119198 A4 19860708; JP S59501649 A 19840913

DOCDB simple family (application)  
**US 8201277 W 19820920**; EP 82903370 A 19820920; JP 50338982 A 19820920