

Title (en)

Circuit arrangement for the detection of static and dynamic errors in circuit subassemblies.

Title (de)

Schaltungsanordnung zum Erkennen von statischen und dynamischen Fehlern in Schaltungsbaugruppen.

Title (fr)

Montage pour détecter des erreurs statiques et dynamiques de sous-ensembles de circuit.

Publication

EP 0141161 A2 19850515 (DE)

Application

EP 84110634 A 19840906

Priority

DE 3332626 A 19830909

Abstract (en)

[origin: US4620303A] A central control unit that is connected with a number of circuit assemblies and has two interrupt inputs. Of these interrupt inputs, at first, when the circuit assemblies are in a fault-free state, only the one with the lower interrupt priority is activated. A register is provided, into which, when the circuit assemblies are driven by the central control unit, data with regard to the precise circuit assembly that is being driven in each case can be written. In addition, there is provided at least one fault recognition circuit, which when a fault exists in the respective circuit assembly, emits a fault signal when that assembly is driven. Connected with the abovementioned interrupt inputs is a control device, which, in response to such a fault signal, effects, through the activated interrupt input, the performance of a first interrupt routine, in the course of which the interrupt input with the higher interrupt priority is activated. Before the completion of the interrupt routine then in progress, the circuit assembly designated by the data in the register is driven again. If, a fault signal again occurs when this is done, the control device effects the performance of another interrupt routine through the interrupt input that has just been activated.

Abstract (de)

Eine mit einer Anzahl von Schaltungsbaugruppen (SBG) verbundene Zentralsteuereinheit (MPB) weist zwei Unterbrechungseingänge (INTn, INTn+1) auf. Von diesen Unterbrechungseingängen ist im fehlerfreien Zustand der Schaltungsbaugruppen zunächst nur der mit der niedrigeren Unterbrechungspriorität aktiviert. Es ist ein Register (Reg) vorgesehen, in welches bei Ansteuerung der Schaltungsbaugruppen von der Zentralsteuereinheit her Angaben bezüglich der jeweils gerade angesteuerten Schaltungsbaugruppe einschreibbar sind. Außerdem ist mindestens eine Fehlererkennungsschaltung vorgesehen, die bei Vorhandensein eines Fehlers in der jeweiligen Schaltungsbaugruppe auf deren Ansteuerung hin ein Fehlersignal abgibt. Mit den genannten Unterbrechungseingängen ist eine Steuereinrichtung (FF) verbunden, die auf ein solches Fehlersignal hin über den aktivierten Unterbrechungseingang den Ablauf einer ersten Unterbrechungsroutine bewirkt, in deren Verlauf der die höhere Unterbrechungspriorität aufweisende Unterbrechungseingang aktiviert wird. Vor Beendigung der gerade ablaufenden Unterbrechungsroutine wird die durch die Angaben in dem Register bezeichnete Schaltungsbaugruppe erneut angesteuert. Tritt dabei erneut ein Fehlersignal auf, so bewirkt die Steuereinrichtung über den gerade aktivierten Unterbrechungseingang den Ablauf einer weiteren Unterbrechungsroutine.

IPC 1-7

G06F 11/00

IPC 8 full level

G06F 11/07 (2006.01)

CPC (source: EP US)

G06F 11/073 (2013.01 - EP US); **G06F 11/0745** (2013.01 - EP US); **G06F 11/0772** (2013.01 - EP US); **G06F 11/0793** (2013.01 - EP US)

Designated contracting state (EPC)

AT BE CH DE FR GB IT LI NL SE

DOCDB simple family (publication)

EP 0141161 A2 19850515; **EP 0141161 A3 19871119**; DE 3332626 A1 19850328; US 4620303 A 19861028

DOCDB simple family (application)

EP 84110634 A 19840906; DE 3332626 A 19830909; US 64407484 A 19840824