

Title (en)  
GENERIC COMMUNICATIONS TERMINAL.

Title (de)  
ALLGEMEINE KOMMUNIKATIONSENDSTELLE.

Title (fr)  
TERMINAL DE COMMUNICATION GENERIQUE.

Publication  
**EP 0168389 A1 19860122 (EN)**

Application  
**EP 84900681 A 19840113**

Priority  
US 8400041 W 19840113

Abstract (en)  
[origin: WO8503147A1] A communications terminal (10) capable of being configured so as to emulate the protocol and functional characteristics of and thus communicate with a variety of data processing units (12, 14, 16, and 18). The terminal (10) includes a microprocessor (22) coupled to volatile memory (26) and the first (32) and second nonvolatile (34) memories. A first set of instructional signals stored in the first nonvolatile memory (32) controls the microprocessor (22) so that communication with a host computer (18) can be established. The host computer (18) transmits to the terminal (10) emulation data which is stored in the second nonvolatile memory (34) as a second set of instruction signals. Thereafter, in order to communicate with another data processing unit (12, 14, or 16), the microprocessor (22) of the terminal (10) is controlled by the second set of instruction signals.

Abstract (fr)  
Terminal de communication (10) pouvant être configuré de manière à émuler le protocole et les caractéristiques fonctionnelles d'une pluralité d'unités de traitement de données (12, 14, 16 et 18) et de communiquer ainsi avec celles-ci. Le terminal (10) comporte un microprocesseur (22) couplé à une mémoire non rémanente (26), ainsi qu'à une première (32) et une seconde (34) mémoires rémanentes. Une première série de signaux d'instruction stockée dans la première mémoire rémanente (32) régule le microprocesseur (22) de manière à permettre l'établissement d'une communication avec un ordinateur hôte (18). L'ordinateur hôte (18) transmet au terminal (10) une donnée d'émulation qui est stockée dans la seconde mémoire rémanente (34) en tant que seconde série de signaux d'instruction. Ensuite, afin de communiquer avec une autre unité de traitement de données (12, 14 ou 16), le microprocesseur (22) du terminal (10) est régulé par la seconde série de signaux d'instruction.

IPC 1-7  
**G01S 13/95**

IPC 8 full level  
**G06F 13/38** (2006.01)

CPC (source: EP)  
**G06F 13/385** (2013.01); **G06F 13/387** (2013.01)

Citation (search report)  
See references of WO 8503147A1

Designated contracting state (EPC)  
AT BE CH DE FR GB LI LU NL SE

DOCDB simple family (publication)  
**WO 8503147 A1 19850718**; EP 0168389 A1 19860122

DOCDB simple family (application)  
**US 8400041 W 19840113**; EP 84900681 A 19840113