

Title (en)

Process to realize a thin film resistance layer and resistance obtained by this process.

Title (de)

Verfahren zur Herstellung eines Dünnschichtwiderstands und aus solchen Verfahren hergestellter Widerstand.

Title (fr)

Procédé de réalisation de résistance en couche mince, et résistance obtenue par ce procédé.

Publication

EP 0178989 A1 19860423 (FR)

Application

EP 85401965 A 19851008

Priority

FR 8415492 A 19841009

Abstract (en)

The invention relates to thin film resistors of high value deposited on the substrates of integrated circuits or of microwave hybrid circuits. The method uses a metal silicide, of general form $M_x Si_y$ or $M_x M'_{x'} M''_{x''} Si_y$, as starting material. The metal silicide is nitrated inside the sputtering apparatus, by a plasma of nitrogen in argon. The deposit obtained comprises a mixture of resistive metal, and of insulating silicon nitride $Si_3 N_4$. The concentration of nitrogen in the argon, the proportions of metal (x) and of silicon (y) in the silicide, and the power density of the vaporisation source, by regulating the activity of the plasma, make it possible to regulate the resistivity of the thin film. Application to (Si, Ga As) integrated circuits and to microwave hybrid circuits, on $Al_2 O_3$ or Be O.

Abstract (fr)

L'invention concerne les résistances en couche mince, de valeurs élevées, déposées sur des substrats de circuits intégrés ou de circuits hybrides hyperfréquences. Le procédé selon l'invention utilise comme matériau de départ un siliciure métallique, de forme générale $M_x Si_y$ ou $M_x M'_{x'} M''_{x''} Si_y$. Le siliciure métallique est nitruré, dans l'appareil de pulvérisation par un plasma d'azote dans l'argon. Le dépôt obtenu comporte un mélange de métal, résistif, et de nitrure de silicium $Si_3 N_4$, isolant. La concentration d'azote dans l'argon, les proportions de métal (x) et de silicium (y) dans le siliciure et de la densité de puissance de la source d'évaporation, en réglant l'activité du plasma, permettent de régler la résistivité de la couche mince. Application aux circuits intégrés (Si, Ga As) et aux circuits hybrides hyperfréquences, sur $Al_2 O_3$ ou Be O.

IPC 1-7

H01C 17/12

IPC 8 full level

H01C 17/12 (2006.01)

CPC (source: EP)

H01C 17/12 (2013.01)

Citation (search report)

- [X] EP 0101632 A1 19840229 - PHILIPS NV [NL]
- [X] WO 8300256 A1 19830120 - MOTOROLA INC [US]
- [X] FR 1543297 A 19681025 - RADIOTECHNIQUE COPRIM RTC
- [A] US 3477935 A 19691111 - HALL JOHN H

Designated contracting state (EPC)

DE GB NL

DOCDB simple family (publication)

EP 0178989 A1 19860423; FR 2571538 A1 19860411

DOCDB simple family (application)

EP 85401965 A 19851008; FR 8415492 A 19841009