

Title (en)

Apparatus for substituting a memory in a motor vehicle control system.

Title (de)

Vorrichtung zum Ersatz eines Datenspeichers im Steuergerät eines Kraftfahrzeuges.

Title (fr)

Dispositif pour le remplacement d'une mémoire de données dans un système de contrôle de véhicule.

Publication

**EP 0203357 A2 19861203 (DE)**

Application

**EP 86105524 A 19860422**

Priority

DE 3518964 A 19850525

Abstract (en)

[origin: US4713812A] To reduce waste and scrap of automotive electronic computer-type control apparatus constructed in hybrid technology on a substrate, due to malfunction, incorrect programming or desired change in data stored in the memory chip of a read-only memory (ROM) also applied in hybrid technology to the substrate, the substrate has a socket for a standard plug-insertable ROM or programmable ROM hard-wired connected thereto, the memory chip being enabled by application of a voltage applied to a circuit having a severable bridge (12) so that, upon severance of the bridge, the logic voltage applied to the chip will be of the "disable" value, permitting insertion of a standard ROM or PROM (16) into the additional socket (9) for supply of replacement data, the additional socket being hard-wired to a terminal (15) having an "enable" reference potential thereon. Preferably, isolating or decoupling resistors (3) are included in the address lines between the microprocessor (1) and the memory chip (5) to decouple the memory chip address input from the address inputs (8) of the additional socket and hence the additional memory (16).

Abstract (de)

Es wird ein Verfahren und eine Vorrichtung beschrieben, die es erlauben, daß ein in Chipform eingesetzter Datenspeicher (5) als Bestandteil eines in Hybridtechnik realisierten Mikrorechners (1) durch einen zurüstbaren gleichartigen Datenspeicher in herkömmlicher IC-Bausteinausführung (16) ersetzt wird. Dazu sind bei einem konkreten Ausführungsbeispiel Entkopplungswiderstände (3) an den Adresseingängen (4) des in Chipform eingesetzten Datenspeichers (5) sowie ein auftrennbarer Strompfad (12) zur Veränderung des logischen Potentials an einen Aktivierungs-Deaktivierungs-Eingang (11) des in Chipform eingesetzten Datenspeichers (5) sowie eine fest verdrahtete Aktivierung des in den Stecksocket (9) einsetzbaren Datenspeichers in herkömmlicher IC-Bausteinausführung (16) vorgesehen.

IPC 1-7

**F02D 41/24**; **G07C 5/10**

IPC 8 full level

**F02D 45/00** (2006.01); **F02D 41/00** (2006.01); **F02D 41/24** (2006.01); **G06F 12/06** (2006.01); **G07C 5/10** (2006.01); **G11C 29/04** (2006.01)

CPC (source: EP US)

**F02D 41/00** (2013.01 - EP US); **F02D 41/2425** (2013.01 - EP US)

Cited by

DE4111949A1

Designated contracting state (EPC)

DE FR IT SE

DOCDB simple family (publication)

**EP 0203357 A2 19861203**; **EP 0203357 A3 19881228**; **EP 0203357 B1 19901122**; DE 3518964 A1 19861127; DE 3675688 D1 19910103; JP S61273800 A 19861204; US 4713812 A 19871215

DOCDB simple family (application)

**EP 86105524 A 19860422**; DE 3518964 A 19850525; DE 3675688 T 19860422; JP 11768286 A 19860523; US 83817686 A 19860310