

Title (en)

MULTIPROCESSOR MEMORY ACCESS SYSTEM.

Title (de)

MULTIPROZESSORSPEICHERZUGRIFFSYSTEM.

Title (fr)

SYSTEME D'ACCES A LA MEMOIRE D'UN MULTIPROCESSEUR.

Publication

**EP 0209530 A1 19870128 (DE)**

Application

**EP 86900059 A 19851214**

Priority

DE 3502721 A 19850128

Abstract (en)

[origin: WO8604434A1] Multiprocessor system with a common multiplexor (3) and a common memory (4) operating asynchronously. To this effect, the multiplexor releases according to the demand of the processor (1, 2) a corresponding transceiver (7, 8) for the data and an address memory (5, 6) for the address. A priority coder (9) insures that only one processor at a time has access to the common memory.

Abstract (fr)

Système multiprocesseur avec un multiplexeur (3) commun et une mémoire (4) commune, travaillant de manière asynchrone. Pour cela, le multiplexeur débloque selon la demande du processeur (1, 2) un transcepteur correspondant (7, 8) pour la donnée et une mémoire adresse (5, 6) pour l'adresse. Un codeur de priorité (9) garantit qu'un seul processeur à la fois a accès à la mémoire commune.

IPC 1-7

**G06F 13/18**

IPC 8 full level

**G06F 15/16** (2006.01); **G06F 13/18** (2006.01)

CPC (source: EP)

**G06F 13/18** (2013.01)

Citation (search report)

See references of WO 8604434A1

Designated contracting state (EPC)

DE FR GB IT

DOCDB simple family (publication)

**WO 8604434 A1 19860731**; AU 5236086 A 19860813; AU 574884 B2 19880714; BR 8507171 A 19870714; DE 3502721 A1 19860731; EP 0209530 A1 19870128; JP S62501656 A 19870702

DOCDB simple family (application)

**DE 8500525 W 19851214**; AU 5236086 A 19851214; BR 8507171 A 19851214; DE 3502721 A 19850128; EP 86900059 A 19851214; JP 50006585 A 19851214