

Title (en)  
INTEGRATED, MULTICOMPUTER DATA PROCESSING SYSTEM.

Title (de)  
INTEGRIERTES SYSTEM FÜR DATENBEARBEITUNG MIT MEHREREN RECHNERN.

Title (fr)  
SYSTEME INTEGRE DE TRAITEMENT DE DONNEES A ORDINATEURS MULTIPLES.

Publication  
**EP 0244480 A1 19871111 (EN)**

Application  
**EP 87900365 A 19861024**

Priority  
US 79087385 A 19851024

Abstract (en)  
[origin: WO8702800A1] An integrated, multicomputer data processing system having a control section (108) including system input and output (102) and at least one user processor section (200) having a math processor (252) is shown. The control section includes an operation system processor (140) for scheduling and assigning processing tasks and for controlling the transfer of data and instruction addresses to each user processor section (200). A system controller (154), operatively connected to the operating system processor (140), receives the command signals and assigned tasks and applies the same to a user processor section (200). The data processing system further includes a system memory bus (132) for data transfer and a staging bus (136) for instruction and bidirectional data transfer, which are connected to the system controller (154) and to each user processor section (200).

Abstract (fr)  
Un système intégré de traitement de données à ordinateurs multiples comprend une unité de commande (108) ayant une entrée et sortie du système (102) et au moins une unité de processeur utilisateur (200) ayant un processeur mathématique (252). L'unité de commande comprend un processeur du système d'exploitation (140) pour planifier et attribuer des tâches de traitement et pour commander le transfert de données et d'adresses de l'instruction à chaque unité de processeur utilisateur (200). Une commande du système (154) opérationnellement connectée au processeur du système d'exploitation (140) reçoit les signaux de commande et les tâches attribuées et les applique à une unité de processeur utilisateur (200). Le système de traitement de données comprend en outre un bus de mémoire du système (132) pour le transfert des données et un bus de transfert (136) pour des instructions et le transfert bidirectionnel de données, connectés à la commande du système (154) et à chaque unité de processeur utilisateur (200).

IPC 1-7  
**G06F 9/38**; **G06F 13/00**; **G06F 15/16**

IPC 8 full level  
**G06F 15/16** (2006.01); **G06F 9/38** (2006.01); **G06F 17/10** (2006.01); **G06F 17/16** (2006.01)

CPC (source: EP)  
**G06F 9/3877** (2013.01); **G06F 9/3879** (2013.01)

Citation (search report)  
See references of WO 8702800A1

Designated contracting state (EPC)  
DE FR GB SE

DOCDB simple family (publication)  
**WO 8702800 A1 19870507**; EP 0244480 A1 19871111; JP S63501904 A 19880728

DOCDB simple family (application)  
**US 8602262 W 19861024**; EP 87900365 A 19861024; JP 50031587 A 19861024