

Title (en)
METHOD OF MANUFACTURING INTEGRATED CIRCUITS.

Title (de)
HERSTELLUNGSVERFAHREN FÜR INTEGRIERTE SCHALTUNGEN.

Title (fr)
PROCEDE DE FABRICATION DE CIRCUITS INTEGRES.

Publication
EP 0281553 A1 19880914 (EN)

Application
EP 86905369 A 19860917

Priority
GB 8600548 W 19860917

Abstract (en)
[origin: WO8802182A1] A method of manufacturing integrated circuits in which a number of conductive test structures (7) for monitoring electromigration are formed at different points on the wafer on which the integrated circuits (1) are being manufactured. Electrical connections (5) are formed between the test structures (7) on the wafer, and the resistance of the current path constituted by the structures (7) and connections (5) is monitored to determine whether any of the test structures (7) have failed.

Abstract (fr)
Dans un procédé de fabrication de circuits intégrés, on contrôle l'électro-migration en formant un certain nombre de structures de test conductrices (7) en différents points sur la tranche sur laquelle sont fabriqués les circuits intégrés (1). On établit des connexions électriques (5) entre les structures de test (7) disposées sur la tranche et on contrôle la résistance du trajet du courant constitué par les structures (7) et par les connexions (5) afin de déterminer si une panne de l'une ou l'autre des structures de test (7) est intervenue.

IPC 1-7
H01L 21/66

IPC 8 full level
H01L 21/3205 (2006.01); **G01R 31/28** (2006.01); **H01L 21/66** (2006.01); **H01L 21/822** (2006.01); **H01L 23/52** (2006.01); **H01L 23/544** (2006.01); **H01L 27/04** (2006.01)

CPC (source: EP)
G01R 31/2884 (2013.01); **H01L 22/34** (2013.01); **G01R 31/2858** (2013.01)

Citation (search report)
See references of WO 8802182A1

Designated contracting state (EPC)
DE FR IT NL

DOCDB simple family (publication)
WO 8802182 A1 19880324; EP 0281553 A1 19880914; JP H01500784 A 19890316

DOCDB simple family (application)
GB 8600548 W 19860917; EP 86905369 A 19860917; JP 50486386 A 19860917