

Title (en)  
N-BIT SUM-CARRY ACCUMULATOR.

Title (de)  
N-BIT-SUMMENÜBERTRAGSAKKUMULATOR.

Title (fr)  
TOTALISATEUR A REPORT DE TOTALISATION DE N BITS.

Publication  
**EP 0294476 A1 19881214 (EN)**

Application  
**EP 88901742 A 19871207**

Priority  
US 94778686 A 19861230

Abstract (en)  
[origin: WO8805189A1] The shortcomings illustrated by the related art are addressed by the improved accumulator (110) of the present invention. The invention provides a periodic output signal in response to an input frequency word and includes one adder (112) for each bit of the frequency word to be added. Each adder (112) has first and second inputs (A and B), a sum output representing the sum of the first and second inputs, and a carry output (Co) representing the sum of the first and second inputs. All but the first adder (112) includes a carry input (Ci). A first sum register (114) is included for storing the sum outputs of said adders (112). The inputs of said register (114) being the sum outputs of said adders (112) and the outputs of the register (114) the second inputs of said adders (112). The invention includes a second carry register (115) for storing the carry outputs (Co) of said adders (112). The output of said second register (115) being the carry inputs (Ci) of said adders (112).

Abstract (fr)  
Le totalisateur amélioré (110) de la présente invention permet de pallier les insuffisances mises en lumière par l'état actuel de la technique. Ce totalisateur fournit un signal de sortie en réponse à un mot de fréquence d'entrée et comporte un additionneur (112) pour chaque bit du mot de fréquence à ajouter. Chaque additionneur (112) possède des première et seconde entrées (A et B), une sortie totaux représentant le total des première et seconde entrées et une sortie report (Co) représentant le total des première et seconde entrées. Tous les additionneurs (112) sauf le premier comportent une entrée report (Ci). Un premier registre de totalisation (114) permet de mettre en mémoire les sorties totaux desdits additionneurs (112). Les entrées dudit registre (114) sont les sorties totaux desdits additionneurs (112), les sorties du registre (114) étant les secondes entrées desdits additionneurs. Le totalisateur décrit comprend un second registre de report (115) destiné à mettre en mémoire les sorties report (Co) desdits additionneurs (112), les sorties dudit second registre (115) étant les entrées report (Ci) desdits additionneurs (112).

IPC 1-7  
**G06F 7/50; G06F 7/68**

IPC 8 full level  
**B41J 5/30** (2006.01); **G06F 3/12** (2006.01); **G06F 7/50** (2006.01); **G06F 7/506** (2006.01); **G06F 7/508** (2006.01); **G06F 7/509** (2006.01); **G06F 7/68** (2006.01); **G06F 17/10** (2006.01); **G06K 15/00** (2006.01)

CPC (source: EP KR)  
**G06F 7/50** (2013.01 - KR); **G06F 7/5095** (2013.01 - EP); **G06F 7/68** (2013.01 - EP)

Citation (search report)  
See references of WO 8805189A1

Designated contracting state (EPC)  
DE FR GB IT

DOCDB simple family (publication)  
**WO 8805189 A1 19880714**; EP 0294476 A1 19881214; IL 84822 A0 19880630; JP H01501905 A 19890629; KR 890700243 A 19890310

DOCDB simple family (application)  
**US 8703291 W 19871207**; EP 88901742 A 19871207; IL 8482287 A 19871214; JP 50187088 A 19871207; KR 880701050 A 19880829