

Title (en)

Read-only memory test method, and device for carrying out the method.

Title (de)

Verfahren zum Prüfen eines Festwertspeichers und Anordnung zur Durchführung des Verfahrens.

Title (fr)

Procédé de test de mémoire morte et dispositif de mise en application dudit procédé.

Publication

EP 0347970 A2 19891227 (DE)

Application

EP 89201501 A 19890612

Priority

DE 3820728 A 19880618

Abstract (en)

[origin: JPH0237600A] PURPOSE: To enable a test to be carried out through the minimum number of corrections by continuously reading the contents of the device, comparing with the corresponding data supplied externally, and outputting accumulated error messages at the end of a test program. CONSTITUTION: A test control circuit 10, after applying a first data word from ROM 4 to CPU 2 through a bus 3, applies to an arithmetic and logic unit 12 for comparison the data word corresponding to the first corrected data generated from a test device 22 to an output conductor 23, with the corresponding signal on a conductor 17 written in a register 16 in the case of non-coincidence. After the comparison, the address of ROM 4 is increased by 1, with the next test step executed, and the contents of ROM 4 are continuously compared with a corresponding comparison value from the test device 22. With the last address generated in ROM 4, the test control circuit 10 completes the test, so that the register 16 contents, the output of which is normally connectable to the bus 3, are outputted through I/O 18 to an output 25.

Abstract (de)

Microcontroller enthalten allgemein außer dem eigentlichen Prozessor auch einen als Festwertspeicher ausgeführten Programmspeicher. Um den Inhalt des Programmspeichers prüfen zu können, ohne diesen Inhalt nach außerhalb des Microcontrollers verfügbar zu machen, werden die Solldaten des Programms extern zugeführt und der Vergleich innerhalb des Microcontrollers durchgeführt. Erfindungsgemäß wird für diese Prüfung, zweckmäßig in einem zusätzlichen Festwertspeicher, ein kleines Prüfprogramm in dem Microcontroller vorgesehen, der im Testmodus aktiv ist und die Prüfung durchführt. Dadurch ist für diese Prüfung außer dem Speicher für das Prüfprogramm praktisch keine zusätzliche Hardware notwendig.

IPC 1-7

G11C 29/00

IPC 8 full level

G11C 17/00 (2006.01); **G11C 29/00** (2006.01); **G11C 29/12** (2006.01); **G11C 29/52** (2006.01)

CPC (source: EP US)

G11C 29/1201 (2013.01 - EP); **G11C 29/52** (2013.01 - EP US)

Designated contracting state (EPC)

DE FR GB

DOCDB simple family (publication)

EP 0347970 A2 19891227; **EP 0347970 A3 19910403**; **EP 0347970 B1 19940216**; DE 3820728 A1 19891221; DE 58906967 D1 19940324; JP 2866896 B2 19990308; JP H0237600 A 19900207; US 5048019 A 19910910

DOCDB simple family (application)

EP 89201501 A 19890612; DE 3820728 A 19880618; DE 58906967 T 19890612; JP 15247789 A 19890616; US 36657189 A 19890615