

Title (en)  
Plug-in connection for circuit boards.

Title (de)  
Steckverbinder für Leiterplatten.

Title (fr)  
Connexion à fiche pour plaquette à circuit.

Publication  
**EP 0410427 A1 19910130 (DE)**

Application  
**EP 90114278 A 19900725**

Priority  
DE 3925157 A 19890728

Abstract (en)  
The invention relates to a plug connector for printed-circuit boards, in particular in data technology. Since data processing installations are operated at ever higher clock frequencies, care must be taken above all to ensure that there is a defined characteristic impedance, which cannot be achieved with previous plug connections, at junction points between printed-circuit boards and plug connectors. The invention solves this problem in that a multilayer, flexible conductor film (1) has alternating planes (20) for signal conductors (10) and potential conductors (17), the conductors of the individual planes being in a fixed geometrical configuration with respect to one another for a specific characteristic impedance value which it to be achieved in each case. Laminated onto one end of the conductor film (1) are, in addition, two reinforcing plates (8, 9), resting one on top of the other, the first (8) of which contains through-plated holes into which pins (2) or solder tabs are soldered and the second (9) of which is provided with recesses for holding solder tin at the points at which the holes in the first printed-circuit board are located. The conductor tracks are additionally exposed at the other end of the film so that they can be soldered directly to a printed-circuit board. <IMAGE>

Abstract (de)  
Die Erfindung bezieht sich auf einen Steckverbinder für Leiterplatten, insbesondere der Datentechnik. Da Datenverarbeitungsanlagen mit immer höheren Taktfrequenzen betrieben werden, ist vor allem bei Übergangsstellen zwischen Leiterplatten und Steckverbindern auf einen definierten Wellenwiderstand zu achten, der mit bisherigen Steckverbindungen nicht erreichbar ist. Die Erfindung löst dieses Problem dadurch, daß eine mehrlagige flexible Leiterfolie (1) abwechselnd Ebenen (20) für Signalleiter (10) und Potentialleiter (17) aufweist, wobei die Leiter der einzelnen Ebenen für einen jeweils zu erzielenden bestimmten Wellenwiderstandswert in einer festen geometrischen Konfiguration zueinander stehen. An einem Ende der Leiterfolie (1) sind zudem zwei aufeinanderliegende Versteifungsplatten (8,9) auf laminiert, von denen die erste (8) durchkontaktierte Bohrungen enthält, in die Stifte (2) oder Lötflächen eingelötet sind, und die zweite (9) mit Aussparungen zur Aufnahme von Lötzinn an den Stellen, an denen sich die Bohrungen der ersten Leiterplatte befinden, versehen sind. Die Leiterbahnen sind außerdem am anderen Ende der Folie freigelegt, so daß sie unmittelbar auf eine Leiterplatte aufgelötet werden können.

IPC 1-7  
**H01R 23/68**

IPC 8 full level  
**H01R 12/16** (2006.01); **H01R 12/28** (2006.01); **H01R 12/32** (2006.01); **H01R 12/62** (2011.01); **H05K 1/02** (2006.01); **H05K 3/32** (2006.01); **H01R 12/77** (2011.01); **H01R 12/79** (2011.01)

CPC (source: EP)  
**H01R 12/62** (2013.01); **H01R 12/777** (2013.01); **H01R 12/79** (2013.01)

Citation (search report)  
• [Y] US 4755147 A 19880705 - YOUNG STEVEN J [US]  
• [Y] EP 0145083 A2 19850619 - DU PONT [US]  
• [A] US 4365856 A 19821228 - YAEGASHI HIROKATSU, et al  
• [A] EP 0162124 A1 19851127 - NIPPON MEKTRON KK [JP]

Cited by  
CN107123883A; WO0182416A1; DE202012002352U1; WO2012155891A1; US9022796B2

Designated contracting state (EPC)  
AT BE CH DE FR GB IT LI NL

DOCDB simple family (publication)  
**EP 0410427 A1 19910130**; **EP 0410427 B1 19931006**; AT E95642 T1 19931015; DE 3925157 A1 19910207; DE 3925157 C2 19930128; DE 59002990 D1 19931111

DOCDB simple family (application)  
**EP 90114278 A 19900725**; AT 90114278 T 19900725; DE 3925157 A 19890728; DE 59002990 T 19900725