

Title (en)

Bidirectional duplexer for polarised microwaves, particularly realised in monolithic technology on gallium arsenide.

Title (de)

Bidirektionaler Duplexer für polarisierte Mikrowellen, insbesondere realisiert in monolithischer Technologie auf Galliumarsenid.

Title (fr)

Duplexeur bidirectionnel pour ondes hyperfréquences polarisées réalisable notamment en technologie monolithique sur arséniure de gallium.

Publication

**EP 0472483 A1 19920226 (FR)**

Application

**EP 91460041 A 19910801**

Priority

FR 9010753 A 19900824

Abstract (en)

The invention relates to a novel bidirectional duplexer structure for the simultaneous transmission and reception of circularly polarised microwaves. According to the invention, the bidirectional duplexer is of the type intended to link a first set of two inputs/outputs (RF0, RF1; RF2, RF3) to a second set of two inputs/outputs (RF2, RF3; RF0, RF1), each input/output (RF0, RF1, RF2, RF3) of the duplexer being connected to the combining channel (20, 21, 22, 23) of a combiner/divider (12, 13, 14, 15), the two dividing channels (24, 25, 26, 27, 28, 29, 30, 31) of each combiner/divider (12, 13, 14, 15) each ensuring the link with one of the dividing channels (24, 25, 26, 27, 28, 29, 30, 31) of one of the combiners/dividers (12, 13, 14, 15) connected to an input/output (RF0, RF1; RF2, RF3) distinct from the opposite set of inputs/outputs (RF2, RF3; RF0, RF1) across distinct phase-shifting means (16, 17, 18, 19). <IMAGE>

Abstract (fr)

L'invention concerne une nouvelle structure de duplexeur bidirectionnel pour l'émission et la réception simultanée d'ondes hyperfréquences polarisées circulairement. Selon l'invention, le duplexeur bidirectionnel est du type destiné à relier un premier jeu de deux entrées/sorties (RF0,RF1;RF2,RF3) à un second jeu de deux entrées/sorties (RF2,RF3;RF0,RF1), chaque entrée/sortie (RF0,RF1,RF2,RF3) du duplexeur étant connectée à la voie de combinaison (20,21,22,23) d'un combineur/diviseur (12,13,14,15), les deux voies de division (24,25,26,27,28,29,30,31) de chaque combineur/diviseur (12,13,14,15) assurant chacune la liaison avec l'une des voies de division (24, 25, 26, 27, 28, 29, 30, 31) de l'un des combineurs/diviseurs (12, 13, 14, 15) connectés à une entrée/sortie (RF0, RF1; RF2, RF3) distincte du jeu d'entrées/sorties (RF2, RF3 ; RF0, RF1) opposé, à travers des moyens de déphasage (16, 17, 18, 19) distincts. <IMAGE>

IPC 1-7

**H01P 1/17**

IPC 8 full level

**H01P 1/17** (2006.01)

CPC (source: EP US)

**H01P 1/17** (2013.01 - EP US)

Citation (search report)

- [X] US 3093824 A 19630611 - AMMERMAN CHARLES R
- [Y] EP 0218549 A2 19870415 - HUBER+SUHNER AG [CH]
- [A] DE 3110599 A1 19820930 - SIEMENS AG [DE]
- [A] US 4115782 A 19780919 - HAN CHING C, et al
- [Y] PATENT ABSTRACTS OF JAPAN, vol. 7, no. 72 (E-166)[1217], 25 mars 1983; & JP-A-58 3339 (SONY K.K.) 10-01-1983
- [Y] MICROWAVE JOURNAL, vol. 32, no. 9, septembre 1989, pages 95-112, Dedham, US; A.K. SHARMA: "Solid-state control devices: state of the art"
- [A] PATENT ABSTRACTS OF JAPAN, vol. 6, no. 200 (E-135)[1078], 9 octobre 1982; & JP-A-57 107 651 (SONY K.K.) 05-07-1982

Designated contracting state (EPC)

DE GB

DOCDB simple family (publication)

**EP 0472483 A1 19920226**; FR 2666186 A1 19920228; FR 2666186 B1 19940506; US 5247269 A 19930921

DOCDB simple family (application)

**EP 91460041 A 19910801**; FR 9010753 A 19900824; US 73810691 A 19910730