

Title (en)
SEMICONDUCTOR SWITCH.

Title (de)
HALBLEITERSCHALTER.

Title (fr)
COMMUTATEUR A SEMI-CONDUCTEURS.

Publication
EP 0540516 A1 19930512 (EN)

Application
EP 90916841 A 19901019

Priority
SE 8903761 A 19891109

Abstract (en)
[origin: WO9107780A1] A semiconductor device, preferably for switching purposes, has a first field effect transistor (31, 32, 33) of enhancement type provided on a substrate (1). The transistor is separated from the substrate by an electrically insulating layer (2). On the transistor an insulating layer (4) is arranged and on this layer a second field effect transistor (51, 52, 53) is provided. The transistors are arranged such that their channel regions (32, 52) cover each other. The source regions (31, 51) and drain regions (33, 53) of the transistors have contacts (311, 511; 331, 531) for connection of control voltages between the source regions mutually and between the drain regions mutually. The transistors are of enhancement type. One of the transistors is of N-type (N-conducting type) and the other transistor is of P-type (P-conducting type). By applying control voltages between the two source contacts mutually and the two drain contacts mutually and of such polarity that the transistor of P-type becomes positive in relation to the transistor of N-type, conducting channels are produced in the confronting surfaces of the channel regions, and the transistors change into conducting state. Further, the component has connections (312, 332) for connection of a load circuit.

Abstract (fr)
Le dispositif à semi-conducteurs décrit, qui est de préférence conçu pour des opérations de commutation, comprend un premier transistor à effet de champ (31, 32, 33) du type à enrichissement placé sur un substrat (1). Le transistor est séparé du substrat par une couche électro-isolante (2). Une couche isolante (4) est disposée sur le transistor et un second transistor à effet de champ (51, 52, 53) est placé sur cette couche. Les transistors sont disposés de façon à ce que leurs régions canal (32, 52) se couvrent les unes les autres. Les régions source (31, 51) et les régions drain (33, 53) des transistors comportent des contacts (311, 511; 331, 531) permettant la connexion des tensions de commande entre les régions source mutuellement et entre les régions drain mutuellement. Les transistors sont du type à enrichissement. L'un des transistors est à conduction de type M et l'autre transistor est à conduction de type P. En appliquant les tensions de commande entre les deux contacts source mutuellement et les deux contacts drain mutuellement et avec une polarité telle que le transistor de type P devient positif par rapport au transistor de type M, on obtient des canaux conducteurs dans les surfaces opposées des régions canal, et les transistors passent à l'état conducteur. Les composants de la présente invention comportent en outre des connexions (312, 332) permettant la connexion d'un circuit de charge.

IPC 1-7
H01L 29/76; H03K 17/687

IPC 8 full level
H01L 29/78 (2006.01); **H01L 27/06** (2006.01); **H01L 27/092** (2006.01); **H01L 29/49** (2006.01); **H01L 29/786** (2006.01); **H03K 17/687** (2006.01)

CPC (source: EP)
H01L 27/0688 (2013.01); **H01L 27/0922** (2013.01); **H01L 29/4908** (2013.01); **H01L 29/78696** (2013.01)

Citation (search report)
See references of WO 9107780A1

Designated contracting state (EPC)
AT CH DE ES FR GB IT LI NL

DOCDB simple family (publication)
WO 9107780 A1 19910530; CA 2069911 A1 19910510; EP 0540516 A1 19930512; JP H05501479 A 19930318; SE 464949 B 19910701; SE 8903761 D0 19891109; SE 8903761 L 19910510

DOCDB simple family (application)
SE 9000678 W 19901019; CA 2069911 A 19901019; EP 90916841 A 19901019; JP 51546390 A 19901019; SE 8903761 A 19891109