

Title (en)
Method for conformance testing of a cell representative of a circuit for managing a communication protocol, and system to apply the method.

Title (de)
Verfahren und Anordnung zur Prüfung der Normanpassung einer Zelle, eine Schaltung zur Übertragungsprotokollverwaltung darstellend.

Title (fr)
Procédé pour vérifier la conformité à une norme d'une cellule représentative d'un circuit dédié à la gestion d'un protocole de communication, et système pour sa mise en oeuvre.

Publication
EP 0550329 A1 19930707 (FR)

Application
EP 92403533 A 19921222

Priority
FR 9116235 A 19911227

Abstract (en)
Method comprises: - a first step (I) for duplicating the cell (CM) with a view to generating several duplicated cells (C1, C2,...,CN) identical to the said cell (CM), - a second step (II) for connecting the said duplicated cells (C1, C2, ... CN) to a network bus (B), - a third step (III) for configuring each duplicated cell (C1, C2, ... CN) according to definitions contained in the said standard, - a fourth step (IV) for applying to the network bus signals representing frames conforming to the said standard and abnormal or spurious signals, and for gathering back for analysis the respective responses of each of the said configured cells. Use for testing circuits for managing communication protocols, especially for cars and high-tech homes. See Figure 2. <IMAGE>

Abstract (fr)
Le procédé comprend : une première étape (I) pour dupliquer la cellule (CM) en vue de générer plusieurs cellules dupliquées (C1, C2,...,CN) identiques à ladite cellule (CM), une seconde étape (II) pour connecter lesdites cellules dupliquées (C1, C2, CN) à un bus de réseau (B), une troisième étape (III) pour configurer chaque cellule dupliquée (C1, C2, CN) selon des définitions contenues dans ladite norme, une quatrième étape (IV) pour appliquer sur le bus de réseau des signaux représentatifs de trames conformes à ladite norme et des signaux anormaux ou parasites, et pour recueillir en retour pour analyse les réponses respectives de chacune desdites cellules configurées. Utilisation pour le test de circuits dédiés à la gestion de protocoles de communication, notamment pour l'automobile et la domotique Voir Figure 2. <IMAGE>

IPC 1-7
H04L 29/06

IPC 8 full level
G06F 11/22 (2006.01); **H04L 69/40** (2022.01)

CPC (source: EP US)
H04L 9/40 (2022.05 - EP US); **H04L 43/50** (2013.01 - EP)

Citation (search report)

- [A] IEEE SPECTRUM Mars 1984, NEW YORK US pages 28 - 34 P.WALLICH 'ON THE HORIZON: FAST CHIPS QUICKLY'
- [A] IFIP WORKSHOP ON PROTOCOLS FOR HIGH-SPEED NETWORKS 1989, ZÜRICH, CH pages 181 - 195 H.ABU-AMARA ET AL 'PSI: A SILICON COMPILER FOR VERY FAST PROTOCOL PROCESSING'
- [A] ELECTRONIC DESIGN. Octobre 1984, HASBROUCK HEIGHTS, NEW JERSEY pages 167 - 181 S.C.JOHNSON 'SILICON COMPILER LETS SYSTEM MAKERS DESIGN THEIR OWN CHIPS'
- [A] IEEE TRANSACTIONS ON SOFTWARE ENGINEERING. vol. SE-13, no. 9, Septembre 1987, NEW YORK US pages 989 - 999 G.V.BOCHMANN ET AL 'SEMI-AUTOMATIC IMPLEMENTATION OF COMMUNICATION PROTOCOLS'

Designated contracting state (EPC)
DE GB IT

DOCDB simple family (publication)
EP 0550329 A1 19930707; **EP 0550329 B1 19970212**; DE 69217472 D1 19970327; DE 69217472 T2 19970528; FR 2685838 A1 19930702; FR 2685838 B1 19940225; JP H05308401 A 19931119; US 5515504 A 19960507

DOCDB simple family (application)
EP 92403533 A 19921222; DE 69217472 T 19921222; FR 9116235 A 19911227; JP 34957492 A 19921228; US 99764292 A 19921228