

Title (en)

NON-CONDUCTIVE END LAYER FOR INTEGRATED STACK OF IC CHIPS.

Title (de)

NICHTLEITENDE RANDSCHICHT FÜR INTEGRIERTEN STAPEL VON IC CHIPS.

Title (fr)

COUCHE TERMINALE NON CONDUCTRICE POUR PILE INTEGREE DE PUCES DE CIRCUIT INTEGRE.

Publication

EP 0596075 A1 19940511 (EN)

Application

EP 93911250 A 19930505

Priority

- US 9304462 W 19930505
- US 88466092 A 19920515

Abstract (en)

[origin: WO9323873A1] An integrated stack of layers (22) incorporating a plurality of IC chip layers (26) has an end layer (30) which is formed of dielectric material (or covered with such material). The outer surface (42) of the end layer (30) provides a substantial area for the spaced location of a multiplicity of lead-out terminals (50), to which exterior circuitry can be readily connected. In the preferred embodiment, each lead-out terminal (50) on the outer surface (42) of the end layer (30) is connected to IC circuitry embedded in the stack by means of conducting material in a hole (48) through the end layer (30), and a conductor (trace) (44) on the inner surface (40) of the end layer (30) which extends from the hole to the edge of the end layer, where it is connected by a T-connect to metallization on the access plane face of the stack (22).

Abstract (fr)

L'invention concerne une pile de couches intégrées (22) constituée d'une pluralité de couches de puces de circuit intégré (26) dont la couche terminale (30) est en matériau diélectrique (ou est recouverte de ce type de matériau). La surface extérieure (42) de la couche terminale (30) présente une surface substantielle pour une multiplicité de bornes de sortie (50) auxquelles on peut raccorder facilement un circuit extérieur. Dans un mode préféré de réalisation, chaque borne de sortie (50) sur la surface extérieure (42) de la couche terminale (30) est raccordée au circuit intégré dans la pile au moyen d'un matériau conducteur prévu dans un orifice (48) formé dans la couche terminale (30), et à un conducteur (trace) (44) situé dans la surface intérieure (40) de la couche terminale (30) qui s'étend depuis l'orifice jusqu'au bord de la couche terminale. Chaque borne est raccordée à la couche de métallisation au moyen d'une connexion en T sur la face d'accès plane de la pile (22).

IPC 1-7

H01L 21/18; **H05K 7/00**; **H05K 1/00**; **H05K 1/14**

IPC 8 full level

H01L 23/48 (2006.01); **H01L 23/538** (2006.01); **H01L 25/065** (2006.01); **H01L 25/10** (2006.01); **H01L 25/11** (2006.01); **H01L 25/18** (2006.01)

CPC (source: EP US)

H01L 23/481 (2013.01 - EP US); **H01L 25/0657** (2013.01 - EP US); **H01L 2224/0401** (2013.01 - EP US); **H01L 2224/05** (2013.01 - EP US); **H01L 2224/16145** (2013.01 - EP US); **H01L 2225/06524** (2013.01 - EP US); **H01L 2225/06527** (2013.01 - EP US); **H01L 2225/06541** (2013.01 - EP US); **H01L 2225/06551** (2013.01 - EP US)

Designated contracting state (EPC)

DE FR GB IT NL

DOCDB simple family (publication)

WO 9323873 A1 19931125; DE 69330630 D1 20010927; DE 69330630 T2 20020613; EP 0596075 A1 19940511; EP 0596075 A4 19940615; EP 0596075 B1 20010822; JP 3544974 B2 20040721; JP H08500211 A 19960109; US 5424920 A 19950613

DOCDB simple family (application)

US 9304462 W 19930505; DE 69330630 T 19930505; EP 93911250 A 19930505; JP 50269194 A 19930505; US 23273994 A 19940425