

Title (en)

Electronic circuit for charging a capacitor with reduced power demand.

Title (de)

Elektronische Ladeschaltung für einen Speicher mit geringer Eigenstromaufnahme.

Title (fr)

Circuit électronique de charge de capacité à consommation réduite.

Publication

**EP 0599029 A2 19940601 (DE)**

Application

**EP 93115963 A 19931002**

Priority

DE 9216083 U 19921126

Abstract (en)

An electronic charging circuit is described for an energy-storage capacitor for crystal clocks and crystal clocks having an alarm device, the circuit overall having a low intrinsic current consumption, and the energy-storage capacitor in this case being charged via a series transistor. A voltage detector is provided from the output of the series transistor to the collector path and controls said series transistor, a further transistor being present which is connected to earth and is controlled by the positive voltage of the generator. In order to be able to achieve disturbance-free operation of the installation with the capacitor being charged, it is provided that the energy-storage capacitor is driven by a generator which can be driven by hand and that a series transistor is arranged in between, which is controlled by a voltage detector. <IMAGE>

Abstract (de)

Beschrieben wird eine elektronische Ladeschaltung für Quarzuhren und Quarzuhren mit Weckeinrichtung für einen Speicherkondensator (2), wobei die Schaltung insgesamt eine geringe Eigenstromaufnahme aufweist und hierbei der Speicherkondensator (2) über einen Längstransistor (3) aufgeladen wird. Vom Ausgang des Längstransistors (3) an der Kollektorstrecke ist ein Spannungsdetektor (5) vorgesehen, der den Längstransistor (3) regelt, wobei ein weiterer Transistor (6) gegen Masse mit Steuerung von der Plusspannung des Generators (1) vorliegt. Um einen störungsfreien Betrieb der Anlage mit Aufladung des Kondensators erreichen zu können ist es vorgesehen, daß der Speicherkondensator (2) von einem von Hand antreibbaren Generator (1) angesteuert wird und daß dazwischen ein Längstransistor (3) angeordnet ist, der von einem Spannungsdetektor (5) geregelt wird. <IMAGE>

IPC 1-7

**G04C 10/00**

IPC 8 full level

**G04C 10/00** (2006.01)

CPC (source: EP)

**G04C 10/00** (2013.01)

Designated contracting state (EPC)

AT BE CH DE ES FR GB GR IT LI NL PT

DOCDB simple family (publication)

**DE 9216083 U1 19931223**; EP 0599029 A2 19940601; EP 0599029 A3 19960207

DOCDB simple family (application)

**DE 9216083 U 19921126**; EP 93115963 A 19931002