

Title (en)  
PRODUCT SUMMING CIRCUITRY.

Title (de)  
SCHALTUNGSANORDUNG ZUM BILDEN DER SUMME VON PRODUKTEN.

Title (fr)  
CIRCUIT TOTALISEUR DE PRODUITS.

Publication  
**EP 0627099 A1 19941207 (DE)**

Application  
**EP 94903145 A 19931217**

Priority  
• DE 4242929 A 19921218  
• NL 9300267 W 19931217

Abstract (en)  
[origin: WO9415278A1] In processors, in particular digital signal processors, it often happens that products of a chain of pairs of data words must be summed, for example for correlation or convolution operations, in which each data word of each pair may only have one of both values +1 or -1. According to the invention, one data word of each pair is supplied to a summing/subtracting arrangement, instead of being supplied to a multiplier for forming a product, and determines whether the summing/subtracting arrangement carries out a summing or a subtracting operation. One input of the summing/subtracting unit receives the other data words of the pairs of data words and the other input is connected to the output of the accumulator register. A costly multiplier arrangement can thus be dispensed with, or when it is anyway available, it is not used, so that the processor dissipates less power.

Abstract (fr)  
Dans des processeurs, notamment des processeurs de signaux numériques, il arrive souvent qu'il soit nécessaire de totaliser les produits d'une chaîne de paires de mots de données, par exemple pour des opérations de corrélation ou de convolution, chaque mot de données d'une paire ne pouvant avoir qu'une des deux valeurs +1 ou -1. Selon l'invention, un mot de données de chaque paire est transmis à un dispositif d'addition/soustraction, au lieu d'être transmis à un multiplicateur afin de former un produit, et détermine si le dispositif d'addition/soustraction effectue une addition ou une soustraction. Une entrée de l'unité d'addition/soustraction reçoit l'autre mot de données des paires de mots de données et l'autre entrée est connectée à la sortie du registre accumulateur. On peut ainsi éliminer le coûteux dispositif multiplicateur, ou lorsque celui-ci est de toute façon présent, il n'est pas utilisé, de sorte que le processeur dissipe moins de puissance.

IPC 1-7  
**G06F 7/50**; **G06F 7/544**

IPC 8 full level  
**G06F 7/00** (2006.01); **G06F 7/50** (2006.01); **G06F 7/509** (2006.01); **G06F 7/544** (2006.01); **G06F 17/10** (2006.01)

CPC (source: EP)  
**G06F 7/5095** (2013.01); **G06F 7/5443** (2013.01)

Citation (search report)  
See references of WO 9415278A1

Designated contracting state (EPC)  
DE FR GB IT

DOCDB simple family (publication)  
**DE 4242929 A1 19940623**; EP 0627099 A1 19941207; JP H08500690 A 19960123; KR 100337716 B1 20021122; KR 950700571 A 19950116; SG 55185 A1 19981221; WO 9415278 A1 19940707

DOCDB simple family (application)  
**DE 4242929 A 19921218**; EP 94903145 A 19931217; JP 51503593 A 19931217; KR 19940702887 A 19940818; NL 9300267 W 19931217; SG 1996009097 A 19931217