

Title (en)

Manufacturing process of a marking on a semiconductor wafer comprising a buried structure

Title (de)

Verfahren zur Herstellung eines Markierungszeichens auf einer Halbleiterscheibe mit einer vergrabenen Struktur

Title (fr)

Procédé de réalisation d'un repère sur une plaquette notamment semiconductrice incluant une structure enterrée

Publication

EP 0703616 A1 19960327 (FR)

Application

EP 95401928 A 19950822

Priority

FR 9410326 A 19940826

Abstract (en)

In a first stage multiple layers are deposited on an Indium Phosphide substrate (2). An optical layer (3), protection layer (4) and position conservation layer are formed and covered with a photosensitive layer (6). Photolithography is applied to the substrate by a photographic mask (9). The lateral layers of the optical strip are formed (7,8) and the locator step formed. The optical strip valleys are then etched away to form a U-shape and covered with substrate material. In a further etching step the protection layer is etched away. The process allows the locator step to be formed with precision.

Abstract (fr)

Pour permettre d'aligner bout à bout deux guides d'ondes optiques dont l'un présente la forme d'un ruban enterré dans une plaquette semiconductrice, on utilise un repère latéral longitudinal constitué par le flanc d'une vallée gravée dans cette plaquette et autoaligné sur le ruban formé en premier. Pour réaliser cet autoalignement on dépose dans la zone où le repère doit être formé une couche de protection (4) puis une couche de conservation de position (5), puis une résine photosensible sur ces couches et sur le substrat. Une première attaque sélective élimine la couche de conservation de position sur l'emplacement de la vallée du repère. Enfin une deuxième et une troisième attaques sélectives gravent les canaux latéraux du ruban puis la vallée du repère. <IMAGE>

IPC 1-7

H01L 23/544

IPC 8 full level

H01L 23/544 (2006.01)

CPC (source: EP US)

H01L 23/544 (2013.01 - EP US); **H01L 2924/0002** (2013.01 - EP US); **Y10S 438/975** (2013.01 - EP US)

C-Set (source: EP US)

H01L 2924/0002 + **H01L 2924/00**

Citation (search report)

- [A] EP 0541820 A1 19930519 - FURUKAWA ELECTRIC CO LTD [JP]
- [A] US 5157003 A 19921020 - TSUJI HITOSHI [JP], et al
- [A] US 4563765 A 19860107 - TSANG DEAN Z [US], et al
- [A] EP 0455090 A1 19911106 - ALCATEL FIBRES OPTIQUES [FR]
- [A] EP 0564191 A2 19931006 - SGS THOMSON MICROELECTRONICS [US]
- [A] PATENT ABSTRACTS OF JAPAN vol. 018, no. 478 (P - 1796) 6 September 1994 (1994-09-06)
- [A] PATENT ABSTRACTS OF JAPAN vol. 010, no. 279 (E - 439) 20 September 1986 (1986-09-20)

Cited by

EP0798576A3; GB2307595A; GB2307595B; US5790737A; US5906753A

Designated contracting state (EPC)

DE ES FR GB IT NL SE

DOCDB simple family (publication)

EP 0703616 A1 19960327; **EP 0703616 B1 19990714**; DE 69510741 D1 19990819; DE 69510741 T2 19991216; FR 2724057 A1 19960301; FR 2724057 B1 19961018; US 5616522 A 19970401

DOCDB simple family (application)

EP 95401928 A 19950822; DE 69510741 T 19950822; FR 9410326 A 19940826; US 51827495 A 19950823