

Title (en)  
Circuit for operating electric lamps

Title (de)  
Schaltungsanordnung zum Betrieb elektrischer Lampen

Title (fr)  
Circuit pour alimenter des lampes électriques

Publication  
**EP 0800335 A2 19971008 (DE)**

Application  
**EP 97104699 A 19970319**

Priority  
DE 19613149 A 19960403

Abstract (en)  
The circuit has a converter with two alternately switching converter transistors (Q1,Q2), first and second auxiliary transistors (T1,T2) in the control circuits for the first and second converter transistors respectively and a resonant load circuit connected to the converter output (M) and contg. at least one lamp (LP). The emitter or source resistance of the first and second converter transistor is a parallel circuit contg. at least one Ohmic resistor (R5,R7) and the control path of the first and second auxiliary transistor (T1,T2) respectively. The control inputs of both auxiliary transistors are connected to the output of a common control circuit (IC).

Abstract (de)  
Die Erfindung betrifft eine Schaltungsanordnung zum Betrieb elektrischer Lampen mit einem selbstschwingenden Halbbrückenwechselrichter (Q1, Q2). In die Steuerkreise der Halbbrückenwechselrichtertransistoren (Q1, Q2) ist jeweils ein Hilfstransistor (T1, T2) geschaltet, so daß der Emittterwiderstand jedes Halbbrückenwechselrichtertransistors (Q1, Q2) von einer Parallelschaltung gebildet wird, die aus mindestens einem ohmschen Widerstand (R5) bzw. (R7) und der parallel dazu angeordneten Steuerstrecke des entsprechenden Hilfstransistors (T1) bzw. (T2) besteht. Die Steuereingänge beider Hilfstransistoren (T1, T2) sind außerdem an den Ausgang einer gemeinsamen Steuerschaltung (IC) angeschlossen. Diese Maßnahmen ermöglichen es, den wirksamen Emittterwiderstand und damit die Rückkoppelung des Halbbrückenwechselrichters (Q1, Q2) in Abhängigkeit von den Betriebsphasen der Lampe (LP) umzuschalten und so auf einfache Weise die Taktfrequenz des Halbbrückenwechselrichters in weiten Grenzen durch die Dimensionierung der Widerstände (R5, R6; R7, R8) der erfindungsgemäßen Parallelschaltungen (R5, R6, T1) bzw. (R7, R8, T2) zu variieren. <IMAGE>

IPC 1-7  
**H05B 41/29**

IPC 8 full level  
**H05B 41/282** (2006.01); **H05B 41/292** (2006.01); **H05B 41/38** (2006.01)

CPC (source: EP US)  
**H05B 41/2825** (2013.01 - EP US); **Y10S 315/05** (2013.01 - EP US); **Y10S 315/07** (2013.01 - EP US)

Designated contracting state (EPC)  
BE DE FR GB IT NL SE

DOCDB simple family (publication)  
**EP 0800335 A2 19971008**; **EP 0800335 A3 19990506**; **EP 0800335 B1 20021127**; CA 2201537 A1 19971003; CA 2201537 C 20040914; DE 19613149 A1 19971009; DE 59708791 D1 20030109; US 5831396 A 19981103

DOCDB simple family (application)  
**EP 97104699 A 19970319**; CA 2201537 A 19970402; DE 19613149 A 19960403; DE 59708791 T 19970319; US 82898397 A 19970331