

Title (en)
Supply circuit with voltage selector

Title (de)
Versorgungsschaltung mit Spannungswähler

Title (fr)
Circuit d'alimentation à sélecteur de tension

Publication
EP 1081572 A1 20010307 (FR)

Application
EP 00410109 A 20000830

Priority
FR 9911033 A 19990831

Abstract (en)
The circuit receives several supply voltages (V1,V2,V3) via connections (L1,L2,L3) each of which is connected to respective switches (T1,T2,T3). At least one of the switches (T1) is a first MOS transistor of P conductivity type connected between the line (L1) and a common output terminal (S). The circuit also includes: - a second transistor (T3) of P conductivity type, connected between the grid of the first transistor (T1) and a node (N) maintained at the highest of the supply voltages; - a third transistor (T4), of N conductivity type, of less conductivity in the conducting state as the first transistor (T1), connected between the grid of the first transistor (T1) and a reference potential, and; - a fourth transistor (T5), of P type of conductivity, whose source is connected to a supply line associated with a switch, and whose drain is connected to a current source (R1) and to the grids of the second (T3), third (T4) and fourth (T5) transistors..

Abstract (fr)
L'invention concerne un circuit d'alimentation recevant plusieurs tensions d'alimentation (V1, V2, V3) sur des commutateurs respectifs (T1, T2, T3), au moins un des commutateurs (T1) étant un premier transistor PMOS connecté entre une des tensions d'alimentation (L1) et une borne de sortie commune (S), ce commutateur étant associé à un deuxième transistor (T3) PMOS relié entre la grille du premier transistor et un noeud d'alimentation (N) maintenu à la plus haute des autres tensions d'alimentation, à un troisième transistor (T4) NMOS moins conducteur à l'état passant que le deuxième transistor, relié entre la grille du premier transistor et la masse, et à un quatrième transistor (T5) PMOS dont la source est reliée à la ligne d'alimentation du commutateur et dont le drain est relié à la masse par l'intermédiaire d'une source de courant (R1) et aux grilles des deuxième, troisième et quatrième transistors. <IMAGE>

IPC 1-7

G05F 1/59

IPC 8 full level

G05F 1/59 (2006.01)

CPC (source: EP US)

G05F 1/59 (2013.01 - EP US)

Citation (search report)

- [X] EP 0838745 A1 19980429 - SGS THOMSON MICROELECTRONICS [FR]
- [X] US 5550494 A 19960827 - SAWADA KIKUZO [JP]
- [A] EP 0442688 A2 19910821 - SEIKO INSTR INC [JP]
- [A] US 5748033 A 19980505 - KAVEH GOLNAZ [US], et al
- [A] US 5341034 A 19940823 - MATTHEWS WALLACE E [US]
- [A] US 4617473 A 19861014 - BINGHAM DAVID [US]

Cited by

CN106200736A; US9733661B2; US8018093B2; US7608942B2; US8164378B2; WO2004066050A1

Designated contracting state (EPC)
DE FR GB IT

DOCDB simple family (publication)

EP 1081572 A1 20010307; EP 1081572 B1 20041103; DE 60015464 D1 20041209; FR 2798014 A1 20010302; FR 2798014 B1 20020329;
US 6566935 B1 20030520

DOCDB simple family (application)

EP 00410109 A 20000830; DE 60015464 T 20000830; FR 9911033 A 19990831; US 64990100 A 20000828