

Title (en)  
Method for detecting obstacles on railway track sections

Title (de)  
Verfahren zum Erkennen von Hindernissen auf Bahnstrecken

Title (fr)  
Procédé pour détecter des obstacles sur des sections de voie de chemin de fer

Publication  
**EP 1106470 A1 20010613 (DE)**

Application  
**EP 00440305 A 20001122**

Priority  
DE 19958634 A 19991204

Abstract (en)  
[origin: CA2327090A1] A method is disclosed for detecting obstacles on railroad lines (1). The method is characterized in that sensors (2, 3) for observing the railroad line (1) are arranged along the railroad line (1), and that automatic evaluation takes place. One advantage of the invention is that the railroad lines (1) are divided into given, known line sections, each of which is monitored by a respective sensor (2, 3), whereby the evaluation process is simplified. If the sensors (2, 3) are designed as video cameras, for example, a comparison with still images may suffice for the evaluation. Furthermore, as the line sections are known, a simple masking technique can be used. Obstacles outside a set route to be monitored are masked out using suitable masks.

Abstract (de)  
Es ist Aufgabe der Erfindung ein Verfahren zum Erkennen von Hindernissen auf Bahnstrecken (1) bereitzustellen. Das erfindungsgemäße Verfahren ist insbesondere dadurch gekennzeichnet, daß entlang der Bahnstrecken (1) Sensoren (2, 3) angeordnet sind, mittels denen die Bahnstrecken (1) beobachtet werden, und daß eine automatische Auswertung erfolgt. Ein Vorteil der Erfindung liegt darin, daß die Bahnstrecken (1) in bestimmte, bekannte Streckenteile unterteilt werden, die jeweils von einem Sensor (2, 3) überwacht werden, wodurch die Auswertung vereinfacht wird. Sind die Sensoren (2, 3) beispielsweise als Videokameras ausgelegt, so kann zur Auswertung ein Vergleich von Festbildern ausreichen. Des weiteren kann auf Grund der Bekanntheit der Streckenabschnitte eine einfache Maskierung des Fahrweges durchgeführt werden. Hindernisse außerhalb eines eingestellten und zu überwachenden Fahrweges werden durch entsprechende Masken ausgeblendet. <IMAGE>

IPC 1-7  
**B61L 23/04**

IPC 8 full level  
**B61L 23/04** (2006.01); **B61L 25/02** (2006.01); **B61L 27/04** (2006.01)

CPC (source: EP US)  
**B61L 23/041** (2013.01 - EP US); **B61L 27/04** (2013.01 - EP US)

Citation (search report)

- [Y] EP 0560314 A1 19930915 - GRUNDIG EMV [DE]
- [Y] EP 0749098 A2 19961218 - HITACHI ELECTRONICS [JP]
- [Y] PATENT ABSTRACTS OF JAPAN vol. 018, no. 335 (M - 1627) 24 June 1994 (1994-06-24)
- [Y] PATENT ABSTRACTS OF JAPAN vol. 015, no. 370 (M - 1159) 18 September 1991 (1991-09-18)
- [Y] PATENT ABSTRACTS OF JAPAN vol. 1995, no. 11 26 December 1995 (1995-12-26)
- [A] PATENT ABSTRACTS OF JAPAN vol. 1996, no. 11 29 November 1996 (1996-11-29)
- [A] PATENT ABSTRACTS OF JAPAN vol. 1996, no. 09 30 September 1996 (1996-09-30)

Cited by  
DE102010023559A1; CN109147388A; EP4389558A1; EP3275764A1; EP4389560A1; FR3004574A1; FR3052732A1; US10220861B2; WO2009135840A1; WO2011154347A3; WO2014170592A1; WO2013121344A3; WO2011154347A2

Designated contracting state (EPC)  
AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU MC NL PT SE TR

DOCDB simple family (publication)  
**EP 1106470 A1 20010613; EP 1106470 B1 20060111; EP 1106470 B2 20081015; EP 1106470 B9 20090325**; AT E315513 T1 20060215; CA 2327090 A1 20010604; DE 19958634 A1 20010621; DE 50012046 D1 20060406; US 2001002688 A1 20010607; US 6565046 B2 20030520

DOCDB simple family (application)  
**EP 00440305 A 20001122**; AT 00440305 T 20001122; CA 2327090 A 20001130; DE 19958634 A 19991204; DE 50012046 T 20001122; US 72603900 A 20001130