

Title (en)
Current limiting circuit

Title (de)
Strombegrenzungsschaltung

Title (fr)
Circuit de limitation de courant

Publication
EP 1160642 A1 20011205 (DE)

Application
EP 01109666 A 20010419

Priority
DE 10026793 A 20000531

Abstract (en)
The circuit provides current limiting for varying load currents in circuits with a current supply for a series circuit including a load current control FET and a load. A differential amplifier (3) is provided. A reference voltage source is connected to the second input of the amplifier. The output is connected to the gate of the FET. A current mirror including a mirror control FET and the load current control FET (1) is arranged such that the sources of both FETs are connected to an operating voltage source (9). The mirror is in a control path comprising a current mirror coupling FET whose source is connected to the drain of the mirror control FET, and whose drain is connected to the first input of the amplifier (3). The drain of the coupling FET is connected in series with a current limiting resistor (6) to earth. The amplifier output is connected to the gate of the mirror control FET. A second differential amplifier (7) is provided. The first input is connected to the source of the coupling FET. The second input is connected to the load (2) and to the drain of the load FET (1). The output is connected to the gate of the coupling FET.

Abstract (de)
Die Erfindung betrifft eine Schaltungsanordnung zur Strombegrenzung veränderlicher Lastströme in Schaltungen mit einer Stromeinspeisung für eine Reihenschaltung bestehend aus einem Laststrom-Steuer-FET und einem Verbraucher, wobei die Reihenschaltung zwischen Stromeinspeisung und Masse geschaltet wird. Die Aufgabe der Erfindung besteht darin, eine Laststrombegrenzung so auszuführen, daß diese dem Verbraucher den möglichst vollständigen Betriebsspannungsbereich zur Verfügung stellt. Dies wird dadurch gelöst, daß die Stromspeisung des Laststromes über einen Strompfad, dem Laststrompfad, eines Stromspiegels erfolgt, wobei in einem anderen Strompfad des Stromspiegels, dem Stromspiegel-Steuerpfad, durch die sinnvolle Einkopplung des vom Verbraucher verursachten Laststrompotentials über einem Strombegrenzungswiderstand ein repräsentativer gespiegelter Laststrom geprägt wird und dessen Potentialwirkung über einen Differenzverstärker mit einer Referenzspannung verglichen und nachfolgend mit dem verstärkten Differenzsignal das gemeinsame Gate der Stromspiegel-FETs angesteuert wird. Hierbei kann für die Stromspiegel-Transistoren ein solcher Arbeitspunkt realisiert werden, der auch bei Vorliegen des maximalen Laststromes eine niedrige Source-Drainspannung und damit ein maximaler Betriebsspannungsbereich ermöglicht. <IMAGE>

IPC 1-7
G05F 3/26

IPC 8 full level
G05F 3/26 (2006.01)

CPC (source: EP)
G05F 3/262 (2013.01)

Citation (search report)
• [A] EP 0994402 A1 20000419 - LUCENT TECHNOLOGIES INC [US]
• [A] US 6064267 A 20000516 - LEWYN LANNY [US]
• [A] US 5519310 A 19960521 - BARTLETT DONALD M [US]
• [A] US 5847556 A 19981208 - KOTHANDARAMAN MAKESHWAR [US], et al
• [A] EP 0356570 A1 19900307 - SIEMENS AG [DE]
• [A] SERRANO T ET AL: "THE ACTIVE-INPUT REGULATED-CASCODE CURRENT MIRROR", IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS I: FUNDAMENTAL THEORY AND APPLICATIONS, IEEE INC. NEW YORK, US, vol. 41, no. 6, 1 June 1994 (1994-06-01), pages 464 - 467, XP000460535, ISSN: 1057-7122

Cited by
US8786359B2; DE102020209371A1; WO2009076304A1

Designated contracting state (EPC)
AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU MC NL PT SE TR

DOCDB simple family (publication)
EP 1160642 A1 20011205; EP 1160642 B1 20110525; AT E511133 T1 20110615; DE 10026793 A1 20020103

DOCDB simple family (application)
EP 01109666 A 20010419; AT 01109666 T 20010419; DE 10026793 A 20000531