

Title (en)

Method for the manufacture of circuit boards with mixed components

Title (de)

Verfahren zur Herstellung von mischbestückten Leiterplatten

Title (fr)

Procédé de fabrication de cartes de circuit imprimé à composants mixtes

Publication

EP 2747531 A1 20140625 (DE)

Application

EP 13195965 A 20131206

Priority

DE 102012112503 A 20121218

Abstract (en)

The method involves securing SMD components (9) to appropriate positions on side (B) of printed circuit board (1). SMD components (5,7) to be arranged with interposition on side (A) at low melting temperature are placed on solder (13,15) connected with contacts (17,19) on side (A). The solder passed in preheating device (27) at low melting temperature is melted, and SMD components (5,7) arranged on side (A) are soldered. THT component (3) and SMD components (9) are soldered on sides (A,B) in wave soldering process, by operating solder. The method involves arranging THT component and SMD component (5,7), and SMD component (9) on two sides of printed circuit board, respectively. An independent claim is included for a production device.

Abstract (de)

Es ist ein effizientes Verfahren zur Herstellung von mischbestückten Leiterplatten (1), auf deren erster Seite (A) mindestens ein THT-Bauteil (3) und mindestens ein SMD-Bauteil (5, 7) und auf deren zweiter Seite (B) mindestens ein SMD-Bauteil (9) angeordnet ist, beschrieben, mit dem auf der zweiten Seite (B) der Leiterplatte (1) befindliche Lötstellen in einem nach Möglichkeit auf deren Bedürfnisse zugeschnittenen Wellenlötverfahren verlötet werden können, bei dem die auf der zweiten Seite (B) anzuordnenden SMD-Bauteile (9) an dafür vorgesehenen Positionen auf der zweiten Seite (B) der Leiterplatte (1) befestigt werden, die auf der ersten Seite (A) anzuordnenden SMD-Bauteile (5, 7) unter Zwischenfügung eines eine niedrige Schmelztemperatur (T S) aufweisenden Lots (13, 15) auf für deren Anschluss auf der ersten Seite (A) vorgesehene Kontakte (17, 19) aufgesetzt werden, die erste Seite (A) mit den darauf anzuordnenden THT-Bauteilen (3) und den darauf anzuordnenden SMD-Bauteilen (5, 7) bestückt wird, die bestückte Leiterplatte (1) eine Vorwärmaneinrichtung (27) durchläuft, in der das die niedrige Schmelztemperatur (T S) aufweisende Lot (13, 15) aufgeschmolzen und die auf der ersten Seite (A) angeordneten SMD-Bauteile (5, 7) verlötet werden, und die auf der zweiten Seite (B) befindlichen SMD-Bauteile (9) und die auf der zweiten Seite (B) befindlichen Lötstellen der auf der ersten Seite angeordneten THT-Bauteile (3) in einem Wellenlötverfahren verlötet werden.

IPC 8 full level

H05K 3/34 (2006.01)

CPC (source: EP)

H05K 3/3415 (2013.01); **H05K 3/3494** (2013.01); **H05K 3/305** (2013.01); **H05K 3/3468** (2013.01); **H05K 2203/044** (2013.01); **H05K 2203/047** (2013.01); **H05K 2203/081** (2013.01); **H05K 2203/111** (2013.01); **H05K 2203/1572** (2013.01); **Y02P 70/50** (2015.11)

Citation (applicant)

DE 102006035528 A1 20080131 - ENDRESS & HAUSER GMBH & CO KG [DE]

Citation (search report)

- [IDY] DE 102006035528 A1 20080131 - ENDRESS & HAUSER GMBH & CO KG [DE]
- [A] US 2002130163 A1 20020919 - MIYAZAWA IKUYA [JP]
- [Y] KOKI: "Medium melting point solder paste", 23 September 2009 (2009-09-23), XP055107685, Retrieved from the Internet <URL:http://www.adtool.ca/Library/Koki solder paste/Koki SB6N58-A730-3.pdf> [retrieved on 20140313]
- [Y] KOKI: "Koki low melting point lead free solder paste", 23 April 2009 (2009-04-23), XP055107693, Retrieved from the Internet <URL:http://www.adtool.ca/Library/Koki solder paste/TB48-M741.pdf> [retrieved on 20140313]

Cited by

WO2019166232A1

Designated contracting state (EPC)

AL AT BE BG CH CY CZ DE DK EE ES FI FR GB GR HR HU IE IS IT LI LT LU LV MC MK MT NL NO PL PT RO RS SE SI SK SM TR

Designated extension state (EPC)

BA ME

DOCDB simple family (publication)

EP 2747531 A1 20140625; **EP 2747531 B1 20200603**; DE 102012112503 A1 20140618

DOCDB simple family (application)

EP 13195965 A 20131206; DE 102012112503 A 20121218