

Title (en)
FREQUENCY SYNTHESIS DEVICE WITH HIGH MULTIPLICATION RANGE

Title (de)
FREQUENZSYNTHESEVORRICHTUNG MIT EINEM HOHEN MULTIPLIKATIONSNIVEAU

Title (fr)
DISPOSITIF DE SYNTHÈSE DE FRÉQUENCE À RANG DE MULTIPLICATION ÉLEVÉ

Publication
EP 3627707 A1 20200325 (FR)

Application
EP 19197640 A 20190917

Priority
FR 1858472 A 20180919

Abstract (en)
[origin: US2020091921A1] A frequency synthesis device with high multiplication rank, including a base frequency generator generating two first base signals of square shape of same frequency and opposite to each other, a first synthesis stage including two first switching power supply oscillators, of which the power supplies are respectively switched by the two first base signals, a second synthesis stage including a second switching power supply oscillator of which the supply is switched by a combination of the output signals of the two first oscillators, the output of the second switching power supply oscillator being filtered by a frequency discriminator circuit realized with an injection locked oscillator.

Abstract (fr)
La présente invention concerne un dispositif de synthèse de fréquence à rang de multiplication élevé, comprenant un générateur de fréquence de base (810) générant deux premiers signaux de base de forme carrée de même fréquence et inverses l'un de l'autre, un premier étage de synthèse (820) comprenant deux premiers oscillateurs à alimentation commutée (821), dont les alimentations sont respectivement commutées par les deux premiers signaux de base, un second étage de synthèse (830) comprenant un deuxième oscillateur à alimentation commutée (831) dont l'alimentation est commutée par une combinaison des signaux de sortie des deux premiers oscillateurs, la sortie du second oscillateur à alimentation commutée étant filtrée par un circuit de discrimination de fréquence (832) réalisé au moyen d'un oscillateur à verrouillage par injection.

IPC 8 full level
H03L 7/24 (2006.01); **G06F 1/02** (2006.01); **H03B 28/00** (2006.01)

CPC (source: EP US)
G06F 1/022 (2013.01 - EP); **H03B 28/00** (2013.01 - EP); **H03K 3/03** (2013.01 - US); **H03L 7/093** (2013.01 - US); **H03L 7/099** (2013.01 - US); **H03L 7/20** (2013.01 - US); **H03L 7/24** (2013.01 - EP); **H03L 7/16** (2013.01 - EP)

Citation (applicant)
• FR 2983370 A1 20130531 - COMMISSARIAT ENERGIE ATOMIQUE [FR]
• M. TIEBOUT: "A 50 GHz direct injection locked oscillator topology as low power frequency divider in 0.13 pim CMOS", PROC. OF THE 29TH EUROPEAN SOLID STATE CIRCUITS CONFÉRENCE, 16 September 2003 (2003-09-16), pages 73 - 76

Citation (search report)
• [A] FR 3006131 A1 20141128 - COMMISSARIAT ENERGIE ATOMIQUE [FR]
• [AD] FR 2983370 A1 20130531 - COMMISSARIAT ENERGIE ATOMIQUE [FR]
• [A] JANY CLEMENT ET AL: "A Programmable Frequency Multiplier-by-29 Architecture for Millimeter Wave Applications", IEEE JOURNAL OF SOLID-STATE CIRCUITS, IEEE SERVICE CENTER, PISCATAWAY, NJ, USA, vol. 50, no. 7, 1 July 2015 (2015-07-01), pages 1669 - 1679, XP011585481, ISSN: 0018-9200, [retrieved on 20150623], DOI: 10.1109/JSSC.2015.2411623

Designated contracting state (EPC)
AL AT BE BG CH CY CZ DE DK EE ES FI FR GB GR HR HU IE IS IT LI LT LU LV MC MK MT NL NO PL PT RO RS SE SI SK SM TR

Designated extension state (EPC)
BA ME

DOCDB simple family (publication)
EP 3627707 A1 20200325; **EP 3627707 B1 20210317**; FR 3086132 A1 20200320; FR 3086132 B1 20201009; US 10727849 B2 20200728; US 2020091921 A1 20200319

DOCDB simple family (application)
EP 19197640 A 20190917; FR 1858472 A 20180919; US 201916573082 A 20190917