

(12) **EUROPÄISCHE PATENTANMELDUNG**

(21) Anmeldenummer: 78100525.1

(22) Anmeldetag: 27.07.78

(61) Int. Cl.²: **H 01 L 21/285,**
H 01 L 29/40, H 01 L 21/60,
H 01 L 23/48

(30) Priorität: 06.08.77 US 827912

(43) Veröffentlichungstag der Anmeldung:
 21.02.79 Patentblatt 79/4

(84) Benannte Vertragsstaaten:
 BE DE FR GB

(71) Anmelder: **International Business Machines Corporation**

Armonk, N.Y. 10504(US)

(72) Erfinder: **Dalal, Hormazdyar Minocher**
66 Amherst Lane
Wappingers Falls N.Y. 12590(US)

(72) Erfinder: **Ghafghaichi, Majid**
352 Vassar Road
Poughkeepsie N.Y. 12603(US)

(72) Erfinder: **Kasprzak, Lucian Alexander**
Mountain Pass Road & Geneva Drive
Hopewell Junction N.Y. 12533(US)

(72) Erfinder: **Wimpfheimer, Hans**
4 Lincoln Drive
Poughkeepsie N.Y. 12601(US)

(74) Vertreter: **Böhmer, Hans Erich, Dipl.-Ing.**
Schönaicher Strasse 220
D-7030 Böblingen(DE)

(54) Verfahren zum Herstellen von Tantal-Kontakten auf Silicium Halbleitern und die damit hergestellten Kontakte.

(57) Das Verfahren zum Herstellen von Tantalkontakten auf Siliciumhalbleitersubstraten eignet sich besonders für die Herstellung von Schottky - Sperrschicht - Dioden mit niedriger Potentialschwelle. Das Substrat wird vor dem Aufbringen der Tantalschicht gereinigt. Dann wird die Tantalschicht (28) bei niedrigem Druck und niedriger Substrattemperatur aufgebracht, wodurch eine Oxidation der Tantalschicht vermieden wird. Anschließend wird der Kontakt gesintert, wodurch Grenzflächenladungen und zwischen Tantal und Substrat vorhandene Filme beseitigt werden. Wenn während der Verarbeitung ein Metall verwendet wird, das mit Silicium reagiert, wie zum Beispiel Aluminium für Verbindungsleitungen, dann muss zwischen der Tantalschicht (28) und der Aluminiumumschicht (32) eine Chromschicht (30) niedergeschlagen werden.

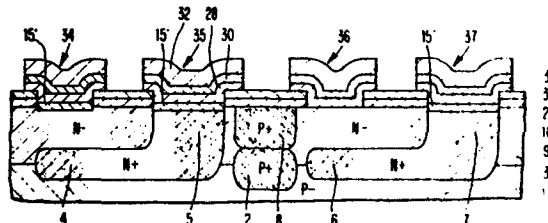


FIG 1 F

EP 0 000 743 A1

BEZEICHNUNG GEÄNDERT
siehe Titelseite

- 1 -

Verfahren zum Herstellen von Tantal-Kontakten und
damit hergestellte Kontakte

Die Erfindung betrifft ein Verfahren von Tantal-Kontakten
beim Herstellen von Metallisierungen bei der Kontak-
tierung von Silicium-Halbleitern zur Darstellung von
ohmschen Kontakten und von Schottky-Sperrschicht-
5 Kontakten.

Die Anforderungen an ein Material oder an eine Kombina-
tion von Materialien für ohmsche oder Schottky-Kontakte
an Halbleitersubstrate sind vom elektrischen und auch
10 vom chemischen Standpunkt aus außerordentlich streng.

Zahlreiche beim Entwurf von Halbleiterschaltungen be-
kannte metallurgische Systeme wurden als ohmsche Kontakte
und als Schottky-Sperrschichtdioden-Kontakte vorge-
15 schlagen und benutzt. Das wohl am meisten und mit dem
größten Erfolg bei Metallisierungsverbindungen von
Silicium-Planartransistoren und integrierten Schaltungen
verwendete Metall ist Aluminium oder mit einer geringen
Menge Kupfer dotiertes Aluminium. Mit Aluminium lassen
20 sich an Silicium und den umgebenden Isolierschichten gute
ohmsche und mechanische Kontakte herstellen. Aluminium
kann durch Verdampfung oder Kathodenzerstäubung leicht
niedergeschlagen werden und läßt sich durch Ätzung oder
ähnliche Verfahren leicht zu Leitungsmustern umwandeln.

Während der Verarbeitung, insbesondere bei hohen Temperaturen zeigt Aluminium jedoch eine Neigung, mit Silicium zu reagieren. Außerdem bildet Aluminium zusammen mit Silicium keine Schottky-Sperrschicht-Kontakte, weder mit
5 hoher Potentialschwelle, noch mit niedriger Potentialschwelle.

In der Literatur findet man eine große Zahl anderer metallurgischer Systeme, die eine oder mehrere Funktionen
10 metallischer Kontakte erfüllen. Wohl das erfolgreichste System dieser Art ist eine Titan-Wolfram-Legierung, die in der Industrie weitgehende Anwendung als Sperrschicht zwischen Aluminium und Silicium gefunden hat. Es ist jedoch nicht möglich, eine Titan-Wolfram-Legierung auf
15 ein Halbleitersubstrat aufzudampfen. Sie muß vielmehr durch Kathodenzerstäubung aufgebracht werden. Diese Legierung kann ebensowenig durch ein Ablöseverfahren zu einem Muster umgestaltet werden.

20 Seit einiger Zeit bestand Bedarf nach einer Schottky-Sperrschichtdiode mit einer geringen Potentialschwelle von beispielsweise 0.5 eV. Beispielsweise ist es bei Dioden-Transistor-Logik (DTL) erwünscht, daß die Potentialschwelle der Eingangsdioden bei etwa 0.5 eV liegt.
25 Insbesondere die unter der Kurzbezeichnung C^3L bekannte DTL-Schaltung ist dann besonders brauchbar, wenn Schottky-Dioden, die eingangsseitig als UND-Glied arbeiten, diese Potentialschwelle aufweisen. Die C^3L -Schaltung ist beispielsweise in einer Veröffentlichung von
30 A. W. Peltier mit dem Titel "Advances in Solid-State Logic - A New Approach to Bipolar LSI: C^3L " in 1975 IEEE International Solid-State Circuits Conference, Digest of Technical Papers, Seiten 168-169 beschrieben. Peltier gibt dabei an, daß entweder Titan, Wolfram
35 oder Titan-Wolfram-Legierungen diese Forderung erfüllen.

Gesamtdarstellung der Erfindung

20 Diese der Erfindung zugrunde liegende Aufgabe wird durch ein neuartiges Verfahren zum Niederschlagen von Tantal auf Silicium gelöst, wodurch man genau steuerbar eine Diodenstruktur mit niedriger Potentialschwelle erhält. Insbesondere wird dabei Tantal unmittelbar auf N-leitendem Silicium niedergeschlagen, und man erzielt eine
25 Potentialschwelle von 0.5 eV. Während ausgiebiger Spannungsprüfungen bleibt die Diode außergewöhnlich stabil.

FI 977 011

und niedriger Substrattemperatur, um eine Oxidation des Tantals zu vermeiden,
Sintern des Kontakts zur Verringerung der Grenzflächenladungen und evtl. zwischen Silicium und Tantal befindlichen Filmen.

Der Niederschlag von Tantal kann beispielsweise durch Elektronenstrahlverdampfung in einem Vakuum von maximal 2.5×10^{-6} TORR und bei einer Substrattemperatur von maximal 200°C durchgeführt werden. Dieser Niederschlag kann auch durch hochfrequenzzerstäubung in einer Kammer durchgeführt werden, die vor dem Zerstäubungsvorgang ein Anfangsvakuum von 4×10^{-7} TORR aufweist.
(1 TORR = 1,333224 mbar)

Eine auf diese Weise niedergeschlagene Tantal-Schicht eignet sich einmal als ohmscher Kontakt dann, wenn sie auf der Oberseite einer in N^{+} -leitendem Silicium gebildeten Metall-Silicid-Schicht aufgetragen wird und auch als Schottky-Sperrschichtdiode (SBD) mit hoher Potentialschwelle, wenn die Schicht auf der Oberseite einer in N-leitenden Silicium gebildeten metallischen Silicid-Schicht niedergeschlagen wird.

Wenn Aluminium als Leitungsmetallisierung verwendet wird, dann muß zwischen der Tantalschicht und der Aluminiumschicht eine Chromschicht niedergeschlagen werden. Die Chromschicht wird dadurch gebildet, daß während der Verdampfung oder der Kathodenzerstäubung von elementarem Chrom ein Wasserdampf eingeleitet wird. Die Langzeitzuverlässigkeit dieses metallurgischen Systems ist außergewöhnlich gut.

Die Erfindung wird nunmehr anhand von Ausführungsbeispielen in Verbindung mit den beigefügten Zeichnungen

im einzelnen beschrieben. Die unter Schutz zu stellenden Merkmale der Erfindung sind den ebenfalls beigefügten Patentansprüchen im einzelnen zu entnehmen.

5 Dabei zeigt

Fig. 1 in den Teilfiguren 1A - 1F

Teilschnittansichten einer Halbleiter-
vorrichtung gemäß der Erfindung
während der verschiedenen Fertigungsver-
fahrensschritte,

10

Fig. 2

15

ein Diagramm der Spannungs-kennlinie über
der Zeit unter Belastung einer Chrom-
Tantal-Schottky-Sperrschichtdiode im
Vergleich mit einer Tantal-Sperrschicht-
diode, wenn Aluminium darauf niederge-
schlagen ist,

Fig. 3

20

ein Diagramm der Durchlaß-Stromspannungs-
kennlinien von gemäß der Erfindung auf-
gebauten Schottky-Sperrschichtdioden mit
niedriger und hoher Potentialschwelle,

Fig. 4

25

eine logische DTL-Schaltung und

Fig. 5

30

eine Querschnittsansicht einer Halbleiter-
schaltung mit Schottky-Sperrschichtdioden
gemäß der Erfindung.

Einzelbeschreibung

Die Teil-Fig. 1A zeigt den Teil eines Halbleiterplättchens,
welcher die erfindungsgemäß aufgebauten Schottky-Sperr-
schichtdioden enthalten soll. Es ist einleuchtend, daß
35 normalerweise innerhalb des gleichen Halbleiterplättchens

tausende solcher Dioden und anderer Halbleitervorrichtungen, wie zum Beispiel Transistoren, Widerstände usw. angeordnet sein können. Das Substrat des Halbleiterplättchens besteht beispielsweise aus P-leitendem Silicium, das einen spezifischen Widerstand von 10 Ohm-cm aufweist. Auf diesem Substrat 1 ist eine N⁻-leitende Schicht 3 angebracht, die vorzugsweise eine Leitfähigkeit von 1×10^{16} bis 8×10^{16} Atome/cm³ aufweist.

In dem Substrat sind zwei vergrabene Zonen 4 und 6 vorgesehen, die über Anschlußzonen 5 und 7 an die Oberfläche des Substrats herausgeführt sind. Das Substrat enthält außerdem eine P⁺-leitende Subisolationszone 2, die in Verbindung mit einer P⁺-leitenden Isolationszone 8 die N⁺-leitenden Zonen gegeneinander abtrennt.

Die Zonen 2, 4 und 6 werden vorteilhafterweise durch Eindiffundieren dieser Zonen durch Öffnungen hergestellt, die in der die Oberfläche des Substrats bedeckenden Schicht vorgesehen sind. Ein eine N⁺-Leitung hervorrufendes Störelement ist Arsen oder Phosphor, ein eine P⁺-Leitfähigkeit hervorrufendes Störelement ist Bor.

Die Maskenschicht wird dann durch übliche Ätzverfahren vom Substrat 1 abgezogen, und es wird dabei epitaxial eine Schicht 3 aufgewachsen, wobei die Zonen 2, 4 und 6 durch Ausdiffusion in die Schicht 3 eindringen. Eine Maskenschicht, die normalerweise aus einer Siliciumdioxid-Schicht 9 und einer Siliciumnitrid-Schicht 10 zusammengesetzt ist, wird dann auf der Oberfläche der Schicht 3 gebildet und in dieser zusammengesetzten Maskenschicht werden dann Öffnungen hergestellt, durch die die eine N⁺-Leitfähigkeit bzw. P⁺-Leitfähigkeit erzeugenden Störelemente zur Bildung der Kontaktzonen 5 und 7 bzw. der Isolationszone 8 eindiffundiert werden.

Anschließend wird dann, alles überdeckend, auf der Siliciumnitrid-Schicht und innerhalb der Öffnungen 11, 12, 13 und 14 eine Platin-Schicht 15, vorzugsweise durch Verdampfen oder Kathodenzerstäubung, bis zu einer Dicke von 40 nm aufgetragen. Die in der Öffnung 13 liegende Siliciumdioxid-Schicht 9 verhindert, daß das Platin in dieser Öffnung mit dem Substrat in Berührung kommt.

In der Teil-Fig. 1B wird das Halbleiterplättchen dann für etwa 20 Minuten bei einer Temperatur von 550°C in einer Stickstoffatmosphäre gesintert, wodurch das Platin mit dem Silicium reagiert und in den Öffnungen 12, 13 und 14 Platin-Silicid-Schichten 15' bildet. Das nicht umgesetzte Platin, einschließlich der über der Siliciumdioxid-Schicht 10 liegenden Platin-Schicht wird dann durch Ätzen mit Königswasser entfernt. Bekanntlich können auch andere Metalle, wie Palladium, Nickel oder Hafnium anstelle von Platin verwendet werden. Im nächsten Verfahrensschritt gemäß Teil-Fig. 1C wird der in der Öffnung 13 liegende Teil der Siliciumdioxid-Schicht 9 durch ein nasses oder trockenes Ätzverfahren entfernt, wodurch dieser Teil des Substrats freigelegt wird, welcher dann die Anode einer Schottky-Sperrschichtdiode mit niedriger Potentialschwelle bilden soll.

Das Niederschlagen des neuen Metallisierungssystems wird dann in den Öffnungen 11 bis 14 vorgenommen. Das bevorzugte Ablöseverfahren ist in der der Anmelderin gehörenden US-Patentschrift 4 004 044 eingehend beschrieben. Dieses Verfahren soll in abgekürzter Form anhand der Teil-Fign. 1D - 1F beschrieben werden. Andere Verfahren zum Bilden der Metallisierung sind nasse oder reaktive Ionen- (Plasma-) Ätzverfahren, die dem Fachmann allgemein zugänglich sind. Das Ablöseverfahren gestattet jedoch eine wesentlich bessere Definition der

Metallisierung, wodurch die für die Verdrahtung erforderliche Fläche wesentlich herabgesetzt wird.

5 Gemäß der Teil-Fig. 1D wird nunmehr, alles überdeckend,
eine dünne Schicht aus Polyäthersulphon aufgebracht, die
das Ablöseverfahren erleichtert. Die Verwendung von Poly-
äthersulphon oder kurz Polysulphon ist eine Abänderung
des in dem oben genannten Patent erwähnten Verfahrens und
wurde in IBM Technical Disclosure Bulletin, Band 19,
10 Nr. 4, vom September 1976, auf Seite 1226 beschrieben.
Über der Polysulphon-Schicht 20 wird eine Schicht 22
aus einem organischen Polymeren aufgebracht, wie
zum Beispiel auf Novalak-Harz-Basis aufgebauter positiver
Photolack, der anschließend bei 210 - 230°C gebrannt
15 oder gehärtet wird, so daß der Photolack nicht mehr
photoempfindlich ist. Über der Photolackschicht 22 wird
eine aus einem Methyl-Siloxan-Harz bestehende Sperr-
schicht 24 aufgebracht und anschließend eine Schicht 26
aus einem strahlungsempfindlichen Photolack.

20 Die Photolackschicht 26 wird dann zur Erstellung eines
reliefartigen Musters entsprechend den Öffnungen 11, 12,
13 und 14 in der Teil-Fig. 1C belichtet und entwickelt.
Die Photolackmaske 26 wird dann für die selektive Entfer-
25 nung der darunter liegenden Schichten 20, 22 und 24 zum
Freilegen der Öffnungen 11', 12', 13' und 14' in der
Teil-Fig. 1D verwendet, die den in Teil-Fig. 1C gezeigten
Öffnungen entsprechen.

30 Nach Herstellen der Öffnungen wird das freiliegende
Substrat einschließlich der Platin-Silicid-Schicht 15
einer Vorreinigung unter genau überwachten Strahlungs-
bedingungen mit einer Mischung 15 : 1 oder weniger von
Wasser und Flußsäure-Ätzmitteln unterzogen. Ein Mischungs-
35 verhältnis von 5 : 1 ist am vorteilhaftesten. Der Aus-

druck "genau überwachte Strahlungsbedingungen" soll bedeuten, daß während dieses Ätzverfahrensschrittes keine merkliche Lichtmenge mit einer Wellenlänge kürzer als 500 nm vorhanden sein darf. Durch diese vorbereitenden
5 Verfahrensschritte wird in dem Kontaktbereich die Bildung einer aus amorphem Silicium bestehenden Schicht verhindert, die sich sonst sehr nachteilig auswirken könnte, da sie die Potentialschwelle erhöht. Diese Vorbereitung der Silicium-Oberfläche ist zur Erzielung
10 einer Schottky-Sperrschichtdiode mit niedriger Potentialschwelle von etwa 0.5 Volt erforderlich. Die Anmelderin hat versucht, die Oberfläche gemäß üblicher Verfahren mit chemischen Ätzmitteln unter weißem Licht zu reinigen. Mit diesem bekannten Verfahren war es jedoch nicht
15 möglich, eine so niedrige Potentialschwelle zu erzielen, man hat vielmehr nur eine Potentialschwelle von etwa 0.61 eV erreicht. Die Anmelderin hat außerdem versucht, die Halbleiteroberfläche in situ in einer Zerstäubungskammer durch Kathodenzerstäubung zu reinigen. Dieses
20 Verfahren ergab zwar eine Potentialschwelle von etwa 0.5 eV, jedoch war der Idealitätsfaktor mit 1.15 zu hoch. Außerdem ließ sich diese Potentialschwelle exakt nicht wiederholen.

25 Gemäß Teil-Fig. 1E wird, alles überdeckend, eine aus Tantal bestehende Schicht 28 über dem Substrat und der Ablösemaske aufgebracht. Damit tatsächlich ein Schottky-Sperrschichtkontakt mit niedriger Potentialschwelle erzielt werden kann, muß dieser Niederschlag der Tantal-
30 Schicht ebenfalls mit einem sehr sorgfältig durchgeführten Verfahren erfolgen. Der Niederschlag erfolgt am besten mit einer Elektronenstrahl-Verdampfungsquelle, wie sie beispielsweise von der Firma Airco-Temescal Corp. als Modell FC1800 geliefert wird. Ähnliche Aus-
35 führungsformen von Verdampfungssystemen werden von ande-

ren Herstellern angeboten. Der höchste in der Verdampfungskammer herrschende Druck beträgt während des Verfahrens 2.5×10^{-6} TORR, wobei der Anfangsdruck in der Kammer weniger als 4×10^{-7} TORR ist. Die Maximaltemperatur des Substrats beträgt 200°C . Der hier angegebene Druckes ist für die Menge der in der Kammer vorhandenen Feuchtigkeit, Kohlenwasserstoffe und anderer gasförmiger Verunreinigungen von Bedeutung. Je höher der Druck, umso höher die Feuchtigkeit und der Anteil an Verunreinigungen, die eine leichte Oxidation der Tantal-Schicht hervorrufen können, so daß sich eine Potentialschwelle von etwas mehr als 0.5 eV ergibt. Wenn eine Potentialschwelle dieser Größe annehmbar ist, dann ist der Druck in der Kammer von geringerer Bedeutung und man könnte übliche Verfahren einsetzen. Das Niederschlagsverfahren, das mit einer Geschwindigkeit von etwa 0.2 nm je Sekunde abläuft, wird fortgesetzt, bis eine Schichtdicke von 60 ± 15 nm erreicht ist. Die unter diesen Bedingungen erzeugte Tantal-Schicht besteht aus kubisch-raumzentrierten Kristallen.

Statt durch Verdampfung kann Tantal auch unter gleichen Druck- und Temperaturbedingungen durch Hochfrequenzzerstäubung aufgebracht werden. Gleichspannungszerstäubung ist nicht geeignet, da bei Gleichspannungszerstäubung aufgebrachte Tantal-Schichten aus raumzentrierten tetragonalen Kristallen bestehen, während durch Hochfrequenz zerstäubtes Tantal sich als kubisch-raumzentrierte Kristalle niederschlägt.

Nach der Verdampfung der Tantal-Schicht 28 wird eine Schicht 30 aus Chrom und eine Schicht 32 aus Aluminium oder aus mit Kupfer dotiertem Aluminium bzw. mit Kupfer dotiertem Aluminium-Silicium, vorzugsweise in der gleichen Verdampfungskammer niedergeschlagen.

Die Chrom-Schicht wird vorzugsweise bis zu einer Dicke von 60 - 100 nm niedergeschlagen. Während dieses Verdampfungsvorgangs muß Wasserdampf in die Kammer eingeleitet werden. Das Substrat wird dabei auf einer Maximal-
5 temperatur von 160°C gehalten, wobei dem Substrat keinerlei Wärme zugeführt wird. In dem Verfahren wird eine geringe Menge Chrom in das Schiffchen eingebracht und Wasserdampf wird in die Verdampfungskammer eingeleitet, deren Druck bei etwa 10^{-5} TORR gehalten wird.

10 Bei Erwärmung durch einen Elektronenstrahl wird das reine Chrom in dem Schiffchen verdampft und zu handelsüblichem Chrom umgewandelt, was für die Bildung der Sperrschicht kritisch ist. Das mit Wasserdampfung niedergeschlagene Chrom weist an den Korngrenzen Chromoxid
15 auf. Wir haben festgestellt, daß reines Chrom, d. h. elementares Chrom als Sperrschicht zwischen Aluminium und Tantal wirkungslos ist.

20 Das Aluminium wird vorzugsweise bis zu einer Schichtdicke von 850 - 1000 nm niedergeschlagen. Ein mit einer geringen Menge Kupfer dotiertes Aluminium ist reinem Aluminium vorzuziehen. Es soll hier der Ausdruck Aluminium in der Weise verwendet werden, daß auch mit Kupfer
25 dotiertes Aluminium und auch mit Kupfer dotiertes Aluminium-Silicium darunter verstanden werden soll. Die sich dabei ergebende Struktur zeigt Teil-Fig. 1E.

Die verbleibende Ablösestruktur und die darüberliegende
30 Metallschicht werden unter Verwendung von N-Methylpyrrolidon oder einem anderen geeigneten Lösungsmittel rasch abgehoben, so daß ein metallisches Muster auf der Oberfläche des Substrats oder der Oxidschicht 10 verbleibt, wie dies Teil-Fig. 1F zeigt.

Dann wird diese Struktur für etwa 1 Stunde bei 400°C und dann erneut für weitere 2 Stunden bei 450°C gesintert. Dieser Sinter-Verfahrensschritt ist wichtig, da er die Grenzflächen-Ladungen und Filme zwischen Silicium-Substrat und dem Tantal zumindest verringert, meist aber beseitigt. Obgleich diese Zeiten und Temperaturangaben am vorteilhaftesten sind, können auch andere Werte durch normale Versuche ermittelt werden, die ebenso wirksam sein mögen. Diese Sinterung ist erforderlich, um die Höhe der Potentialschwelle von 0.5 eV zu erzielen, selbst dann, wenn nur Tantal als Kontaktmaterial, d. h. ohne Chrom und Aluminium verwendet worden wäre.

Damit ist das Grundverfahren beendet, und man hat Schottky-Sperrschichtdioden mit hoher Potentialschwelle und mit niedriger Potentialschwelle. Die Anode und die Kathode der Schottky-Sperrschichtdiode mit hoher Potentialschwelle sind durch die Bezugszeichen 34 bzw. 35 in Teil-Fig. 1F bezeichnet. Anode und Kathode der Schottky-Sperrschichtdiode mit niedriger Potentialschwelle sind durch die Bezugszeichen 36 bzw. 37 bezeichnet.

Unter Verwendung der gleichen Metallisierung wurden drei verschiedene Arten von Kontakten hergestellt. Die Kathoden beider Dioden sind die nach den N^+ -leitenden Zonen 5 und 7 in der Schicht 3 führenden ohmschen Kontakte. Die Anode 34 der Schottky-Sperrschichtdiode mit hoher Potentialschwelle verwendet eine Chrom-Tantal-Metallisierung zwischen der Platin-Silicid-Schicht 15 und der Aluminium-Schicht 32, welche als Diffusionssperre wirkt, während die Platin-Silicid-Schicht eine erhöhte Potentialschwelle ergibt, verglichen mit der Anode 36 der Schottky-Sperrschichtdiode mit niedriger Potentialschwelle, wo keine Platin-Silicid-Schicht vorhanden ist.

In der Zone 36 berührt die Tantal-Schicht das N-leitende Silicium-Substrat 3 unmittelbar.

5 In der Praxis ist bei der Herstellung einer Schottky-Sperrschichtdiode mit hoher Potentialschwelle die Tantal-Schicht nicht erforderlich. Ein aus Aluminium, Chrom und Platin-Silicid bestehender Kontakt ist völlig zufriedenstellend. Es ist jedoch bei der praktischen Herstellung wesentlich besser, das Tantal, alles überdeckend,
1) innerhalb aller Kontaktöffnungen niederzuschlagen.

Es wurde dabei festgestellt, daß die Chrom-Schicht 30 insofern kritisch ist, da sie als Sperrschicht eine Wechselwirkung zwischen Aluminium und Tantal verhindert.
15 Es ist allgemein bekannt, daß Aluminium in einer unzuträglichen Weise mit Silicium reagiert und auch Platin-Silicid für eine Wechselwirkung oder Reaktion mit Silicium durchdringt. Entgegen allen Erwartungen reagieren Tantal und Aluminium jedoch miteinander in der Weise,
20 daß beim Sintern ein Film hoher Widerstandsfähigkeit gebildet wird. Es ist daher notwendig, zwischen der Aluminium- und der Tantal-Schicht eine aus Chrom bestehende Sperrschicht vorzusehen. Das hat zur Folge, daß der Serienwiderstand stark verringert wird und von etwa
25 1 Megohm auf etwa 100 Ohm zurückgeht. Es wurde ferner festgestellt, daß Platin als Sperrschicht zwischen Aluminium und Tantal nicht geeignet ist, weil Platin mit Aluminium reagiert, was zur Folge hat, daß das Aluminium in das Tantal eindringt.

30 Die kritische Natur der zwischen Tantal und Aluminium liegenden aus Chrom bestehenden Sperrschicht wird sehr schön deutlich aus Fig. 2. Die Diagramme zeigen in Prozenten die Veränderung der Durchlaßspannung ($\Delta V_F\%$)
35 über die Zeit für eine Schottky-Sperrschichtdiode mit

einer zusammengesetzten Schicht aus Tantal und mit Kupfer dotiertem Aluminium, im Vergleich mit einer zusammengesetzten Schicht aus Tantal, Chrom und mit Kupfer dotiertem Aluminium. Man sieht, daß die letztgenannte
5 Metallisierung vier- bis sechsmal stabiler ist, als die erstgenannte.

Fig. 3 zeigt ein Diagramm der gemessenen Stromspannungskennlinie in Durchlaßrichtung von erfindungsgemäß auf
10 dem gleichen Halbleiterplättchen aufgebauten Schottky-Sperrschichtdioden mit hoher bzw. niedriger Potentialschwelle. Die Anodenflächen beider Schottky-Sperrschichtdioden sind die gleichen. Die Potentialschwelle ϕ_B der Schottky-Sperrschichtdiode mit niedriger Potential-
15 schwelle beträgt angenähert 0.5 eV. Der Idealitätsfaktor η ist angenähert 1.10.

Die Potentialschwelle ϕ_B der Schottky-Sperrschichtdiode mit hoher Potentialschwelle liegt bei angenähert 0.8 eV.
20 Der Idealitätsfaktor η beträgt angenähert 1.06.

Wie bereits erwähnt, ist die Erfindung insbesondere für integrierte Schaltungen von Vorteil, bei der Schottky-Sperrschichtdioden mit niedriger Potentialschwelle erforderlich sind. Eine solche in Fig. 4 dargestellte
25 Schaltung ist eine DTL-Schaltung gemäß dem Stande der Technik, die ein NAND-Glied darstellt. Diese Schaltung bildet keinen Teil der Erfindung an sich und ist dem Fachmann aus der Halbleiterschaltungstechnik gut bekannt. Es sei hier angemerkt, daß die Erfindung in keiner
30 Weise auf diese bestimmte Schaltung oder auf die Anordnung auf einem Halbleiterplättchen beschränkt ist. Vielmehr ist die Erfindung auf verschiedene Schaltungssysteme, wie zum Beispiel TTL, Standard DTL usw. anwend-
35 bar.

Diese Art von Schaltung und ihre Abwandlungen sind in einem Aufsatz von Peltier mit dem Titel "A New Approach to Bipolar SLI: C³L" in 1975 IEEE International Solid-State Circuits Conference, Digest of Technical Papers, 5 Seiten 168 - 169 beschrieben. Die Schaltung enthält einen einzigen Transistor T1 mit zwei Vorspannungswiderständen, die mit RB bzw. RC bezeichnet sind, und an Basis bzw. Kollektor des Transistors T1 angeschlossen sind, und aus einer als Haltediode wirkenden Schottky-Sperrschichtdiode DO mit hoher Potentialschwelle. Die 10 Schaltung hat sechs anschließbare Ausgänge, in Form von Schottky-Sperrschichtdioden D1, D2, D3, D4, D5 und D6 mit niedriger Potentialschwelle und einen ohmschen Kontakt an der Kollektorelektrode, der mit C bezeichnet ist. 15

Fig. 5 zeigt eine Querschnittsansicht einer DTL-Zelle. Jede dieser Zellen ist in gleicher Form auf einem Halbleiterplättchen mehrere hundert mal vorhanden, wie 20 dies dem Fachmann der Halbleitertechnik bekannt ist.

Transistor T1 besteht aus einer langgestreckten Subkollektorzone 104, einer Basiszone 123 und einer Emitterzone 124. Die Schottky-Sperrschichtdioden D1, D2 ... D6 25 sind symmetrisch auf jeder Seite des Transistors T1 in der Epitaxialschicht 103 angeordnet. Der Kollektorkontakt C vervollständigt den Transistor T1. Die Widerstände RB und RC sind nicht gezeigt. Wie in Fig. 5 dargestellt, weisen nur diejenigen Dioden, die tatsächlich in die 30 Schaltung eingeschaltet sind, die zur Darstellung dieser Dioden erforderliche neuartige Metallisierung auf. Daher ist die Anzahl der tatsächlich verwendeten, mit Störelementen dotierten Zonen kleiner als die maximale Anzahl der möglichen Dioden, und die Orte der nicht benutzten Dioden D2 und D6 sind in gestrichelten Linien 35 gezeigt.

Die Dioden D1, D3, D4 und D5 sind erfindungsgemäß aufgebaute Schottky-Sperrschichtdioden mit niedriger Potentialschwelle. Sie bestehen aus N-leitendem Silicium 103, einer Tantal-Schicht 128, einer Chrom-Schicht 130 und einer Aluminium-Kupfer-Verbindungsmetallisierung 132 für ein ϕ_B von angenähert 0.5 eV. Die Haltediode D0 enthält ebenfalls eine Platin-Silicid-Schicht 115 und liefert ein ϕ_B von angenähert 0.8 eV.

Als Alternative zu dem bei der Herstellung des Metallisierungsmusters verwendeten Ablöseverfahrens kann auch subtraktives oder reaktives Ionen- (Plasma) oder chemisches Ätzen eingesetzt werden. Dieselben kritischen Verfahrensschritte der Vorreinigung, die Betriebsbedingungen der Vakuumkammer und der Sinterung müssen eingehalten werden. Wie bereits erwähnt, sind diese Verfahren nicht so vorteilhaft wie das Ablöseverfahren.

Bei jedem dieser Ätzverfahren werden alles überdeckende Schichten aus Tantal, Chrom und Kupfer dotiertem Aluminium oder Kupfer dotiertem Aluminium-Silicium in den Öffnungen 11, 12, 13 und 14 in Fig. 1 niedergeschlagen. Ein positives Muster wird durch einen positiven Photoack definiert, wie er beispielsweise unter den Bezeichnungen AZ1350 oder AZ111 durch die Firma Shipley auf den Markt gebracht wird.

Die nun freiliegenden, nicht benötigten Metallschichten werden durch übliche, nasse Ätzverfahren für Metalle in einem subtraktiven Verfahren oder dadurch entfernt, daß man das Substrat in eine Plasma-Ätzkammer einbringt, das für ein Plasma-Ätzverfahren eine Gasmischung aus CCl_4 -Ar enthält.

Bei dem chemischen Ätzverfahren wird das freiliegende

- Aluminium durch eine Mischung aus H_3PO_4 - HNO_3 - H_2O entfernt. Die freiliegende Chrom-Oberfläche wird durch eine Mischung aus 50 Gramm KMnO_4 und einem Liter eines Entwicklers mit der Typenbezeichnung AZ1350 entfernt.
- 5 Dann wird das Tantal durch Zerstäubungsätzen entfernt, wobei die restliche Aluminium-Schicht als Maske dient. Ist die Breite der Metallisierungs-Leitungszüge des Musters größer als 0.0127 mm, dann kann das Tantal durch eine Mischung aus einem Teil HF, 20 Teilen HNO_3 und
- 10 20 Teilen H_2O entfernt werden.

- Die Erfindung wurde zwar in Verbindung mit einer integrierten Schaltung beschrieben, bei der ohmsche Kontakte und Schottky-Sperrschichtkontakte mit hoher und
- 15 driger Potentialschwelle hergestellt werden, es ist dabei jedoch nicht erforderlich, daß alle solche Kontakte gemäß der Erfindung hergestellt sein müssen.

- 1 -

PATENTANSPRÜCHE

1. Verfahren zum Herstellen eines Tantal-Kontaktes auf
einem aus Silicium bestehenden Halbleitersubstrat,
gekennzeichnet durch folgenden Verfahrensablauf:
5 Vorbereiten mindestens eines Teils der Substrat-
oberfläche zur Verhinderung der Bildung von
amorphem Silicium,
Niederschlagen von Tantal auf diesem Teil der Ober-
10 fläche des Substrats in einer Vakuumkammer bei
niedrigem Druck und niedriger Substrattemperatur zur
Vermeidung einer Oxidation des Tantals und
Sintern des Substrats über eine solche Zeit und bei
einer solchen Temperatur, daß dabei die zwischen der
15 Substratoberfläche und der Tantalschicht vorhandenen
Grenzflächenladungen und Filme entfernt werden.
2. Verfahren nach Anspruch 1,
gekennzeichnet durch die Verwendung eines N-leitenden
20 Substrats zur Bildung eines eine Schottky-Sperr-
schicht-Diode mit niedriger Potentialschwelle dar-
stellenden Kontakts.
3. Verfahren nach Anspruch 1, dadurch gekennzeichnet,
25 daß auf dem Teil der Oberfläche des Substrats vor
dem Niederschlagen von Tantal ein metallisches
Silicid gebildet wird.

4. Verfahren nach Anspruch 3,
gekennzeichnet durch Verwendung eines N-leitenden
Substrats zur Bildung eines ohmschen Kontaktes.
- 5 5. Verfahren nach Anspruch 1, dadurch gekennzeichnet,
daß das Tantal mittels Elektronenstrahl-Verdampfung
bei einem Druck von nicht mehr als 2.5×10^{-6} TORR
und einer Temperatur von nicht mehr als 200°C nie-
dergeschlagen wird (1 TORR = 1.333224 mbar).
- 10 6. Verfahren nach Anspruch 1, dadurch gekennzeichnet,
daß das Tantal mittel HF-Kathodenzerstäubung bei
einem Anfangsdruck von nicht mehr als 4×10^{-7} TORR
niedergeschlagen wird.
- 15 7. Verfahren nach Anspruch 1, dadurch gekennzeichnet,
daß das Tantal-Muster auf jenem Teil der Substrat-
oberfläche durch ein Ablöseverfahren definiert wird
und
20 daß das Tantal durch Elektronenstrahl-Verdampfung
niedergeschlagen wird.
- 25 8. Verfahren nach Anspruch 1, dadurch gekennzeichnet,
daß zur Vorbereitung der Oberfläche des Silicium-
substrats diese Oberfläche mit einer verdünnten
HF-Ätzlösung unter solchen Bedingungen gereinigt
wird, daß dabei kein Licht einer Wellenlänge von
weniger als 500 nm auftritt.
- 30 9. Verfahren nach Anspruch 1, dadurch gekennzeichnet,
daß die Sinterung für eine Stunde bei 400°C und
für weitere zwei Stunden bei 450°C durchgeführt wird.

10. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß auf dem Tantal eine aus Chrom bestehende Schicht niedergeschlagen wird.
- 5 11. Verfahren nach Anspruch 10, dadurch gekennzeichnet, daß das Chrom in der Weise verdampft wird, daß das Chrom in den Tiegel einer Verdampfungskammer eingebracht, diese auf einen Druck von etwa 10^{-6} TORR ausgepumpt und während der Verdampfung des Chroms Wasserdampf in die Verdampfungskammer bis zu einem Druck von etwa 10^{-5} TORR eingeleitet wird, wodurch Chrom auf der Oberfläche des Tantals niedergeschlagen wird.
- 10 12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß über dem Chrom eine Schicht aus Aluminium niedergeschlagen wird, wodurch das Chrom als Sperrschicht zwischen dem Tantal und dem Aluminium wirkt.
- 15 13. Verfahren nach Anspruch 12, dadurch gekennzeichnet, daß das Tantal-Chrom-Aluminium-Muster auf jenem Teil der Substratoberfläche durch ein Ablöseverfahren definiert wird und daß das Tantal und das Aluminium durch Elektronenstrahl-Verdampfung niedergeschlagen wird.
- 20 25 14. Halbleiterkontakt hergestellt nach einem Verfahren gemäß Anspruch 1 mit einem aus Silicium bestehenden Halbleitersubstrat, dadurch gekennzeichnet, daß auf dem Substrat ein Muster aus einer Tantal-Schicht, einer darüber liegenden Chromschicht und einer über dieser liegenden Aluminiumschicht niedergeschlagen ist.
- 30

15. Halbleiterkontakt nach Anspruch 14, dadurch gekennzeichnet,
daß zwischen der Tantal-Schicht und dem Substrat eine
aus einem Metall-Silicid bestehende Schicht liegt,
5 so daß damit ein ohmscher Kontakt gebildet ist.
16. Halbleiterkontakt nach Anspruch 14, dadurch gekennzeichnet,
daß zwischen der Tantal-Schicht und dem Substrat eine
10 aus einem Metall-Silicid bestehende Schicht liegt,
so daß damit ein ohmscher Kontakt gebildet ist.
17. Halbleiterkontakt nach Anspruch 16, dadurch gekennzeichnet,
15 daß die Dicke der Tantal-Schicht etwa 60 nm und
die Dicke der Chromschicht etwa 80 nm beträgt.
18. Halbleiterkontakt als Schottky-Sperrschicht-Diode
mit einer Potentialschwelle von etwa 0.5 eV,
20 dadurch gekennzeichnet,
daß die Störelementkonzentration des N-leitenden
Siliciumsubstrats etwa 1×10^{16} bis 8×10^{16} Atome/
 cm^3 beträgt und
daß über dem Substrat eine Schicht aus Tantal,
25 darüber eine Schicht aus Chrom und darüber eine
Schicht aus Aluminium liegt.
- 30

1/4

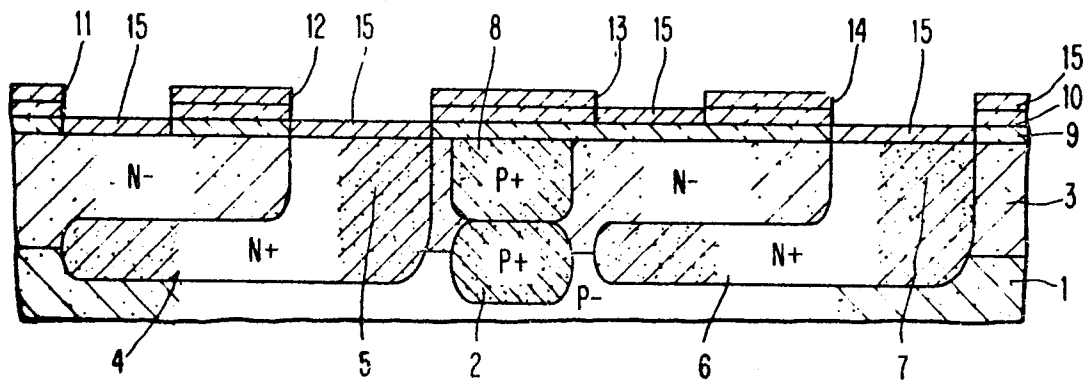


FIG. 1A

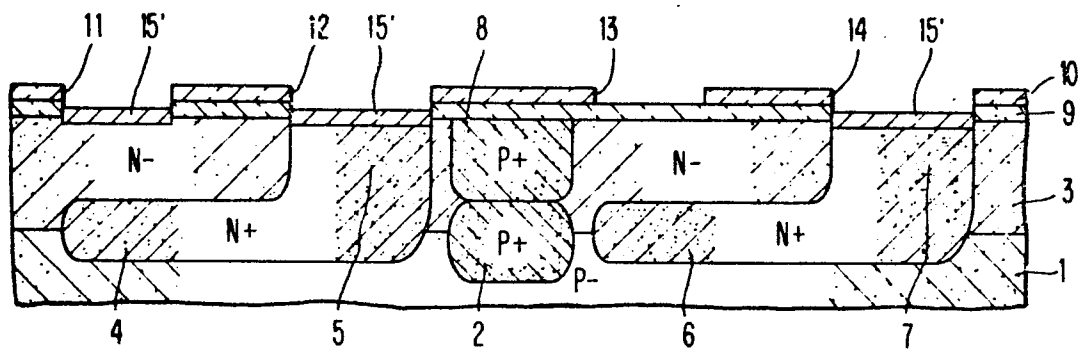


FIG. 1B

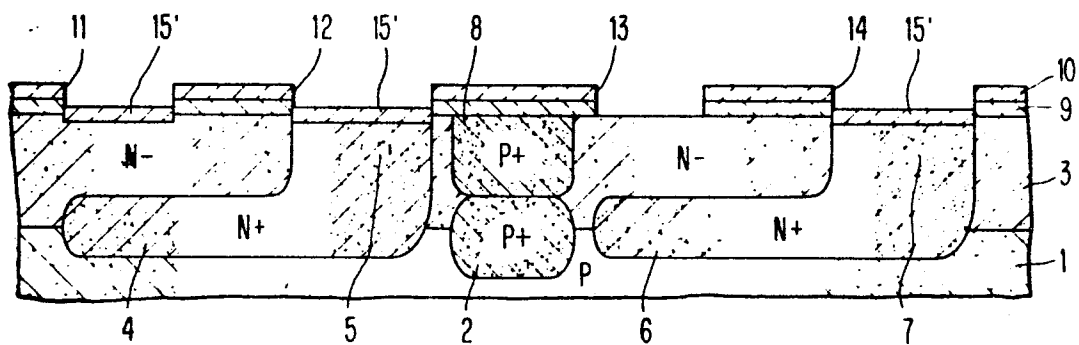


FIG. 1C

2/4

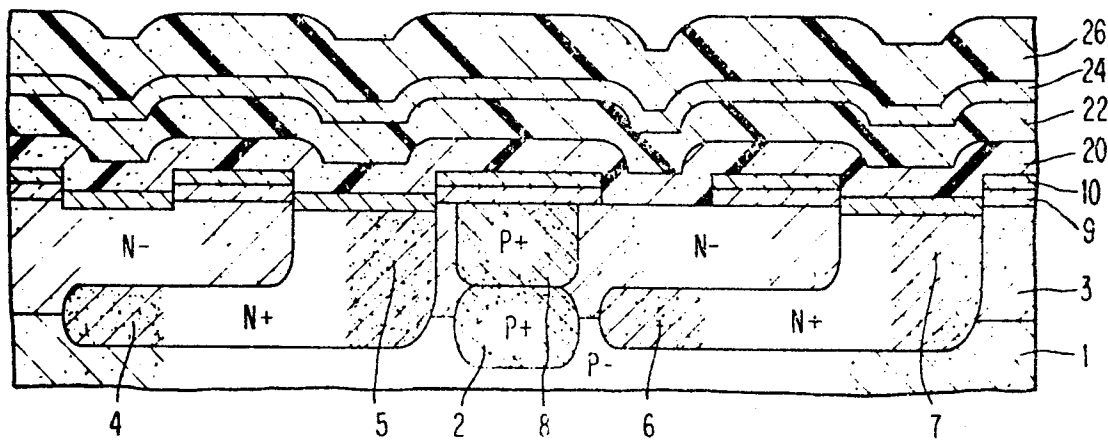


FIG. 1 D

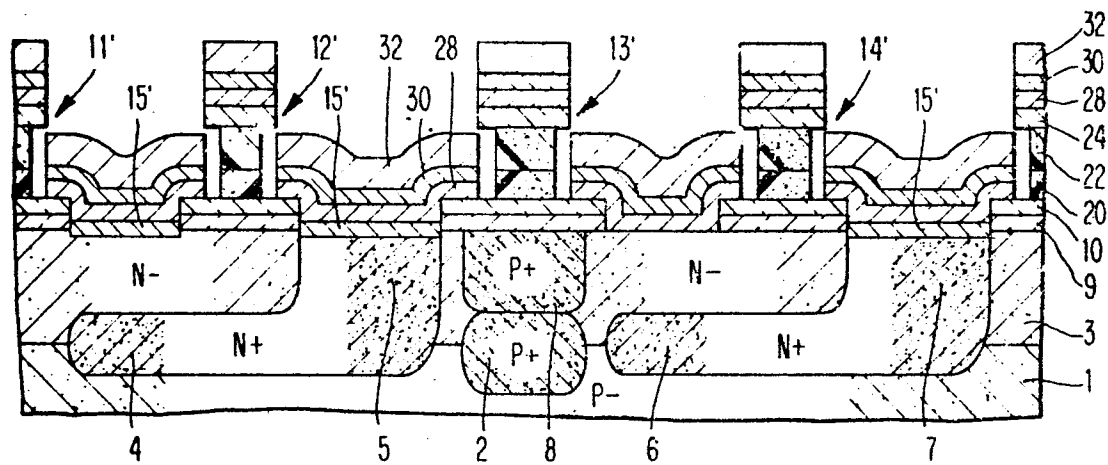


FIG. 1 E

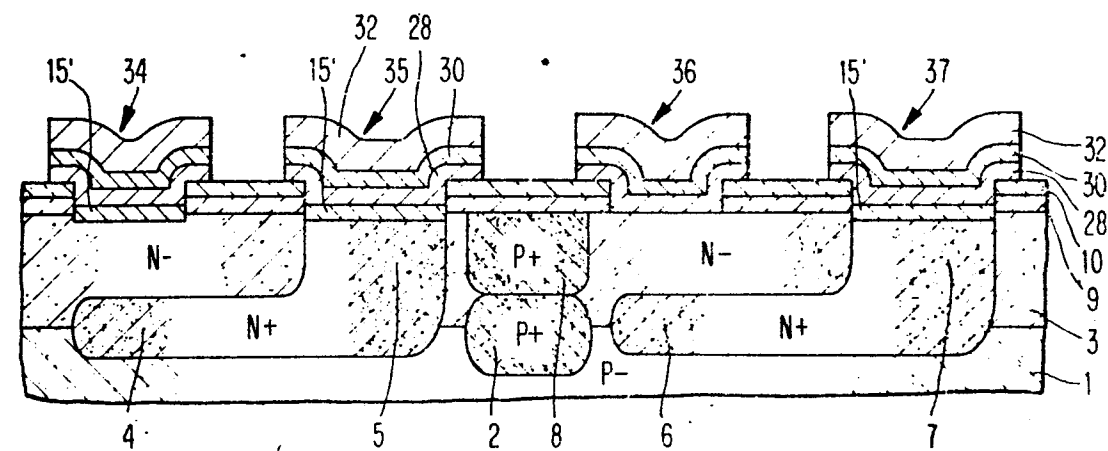


FIG. 1 F

- 3/4

BEANSPRUCHUNG 200° BEI $I_F = 3 \text{ mA}$
 $\Delta \cdot V_F$ GEMESSEN BEI $I_F = 100 \mu \text{ A}$

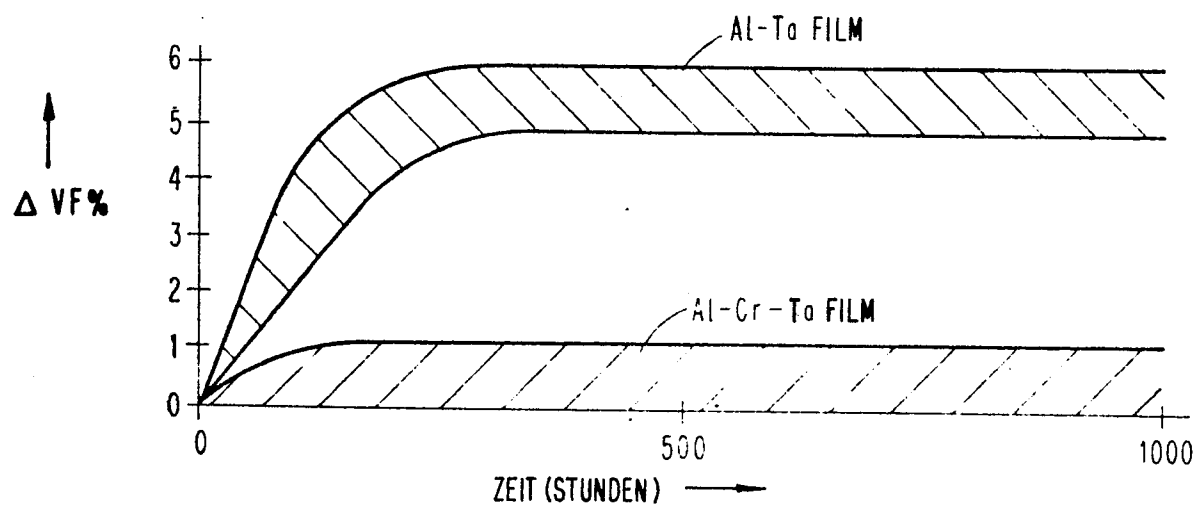


FIG. 2

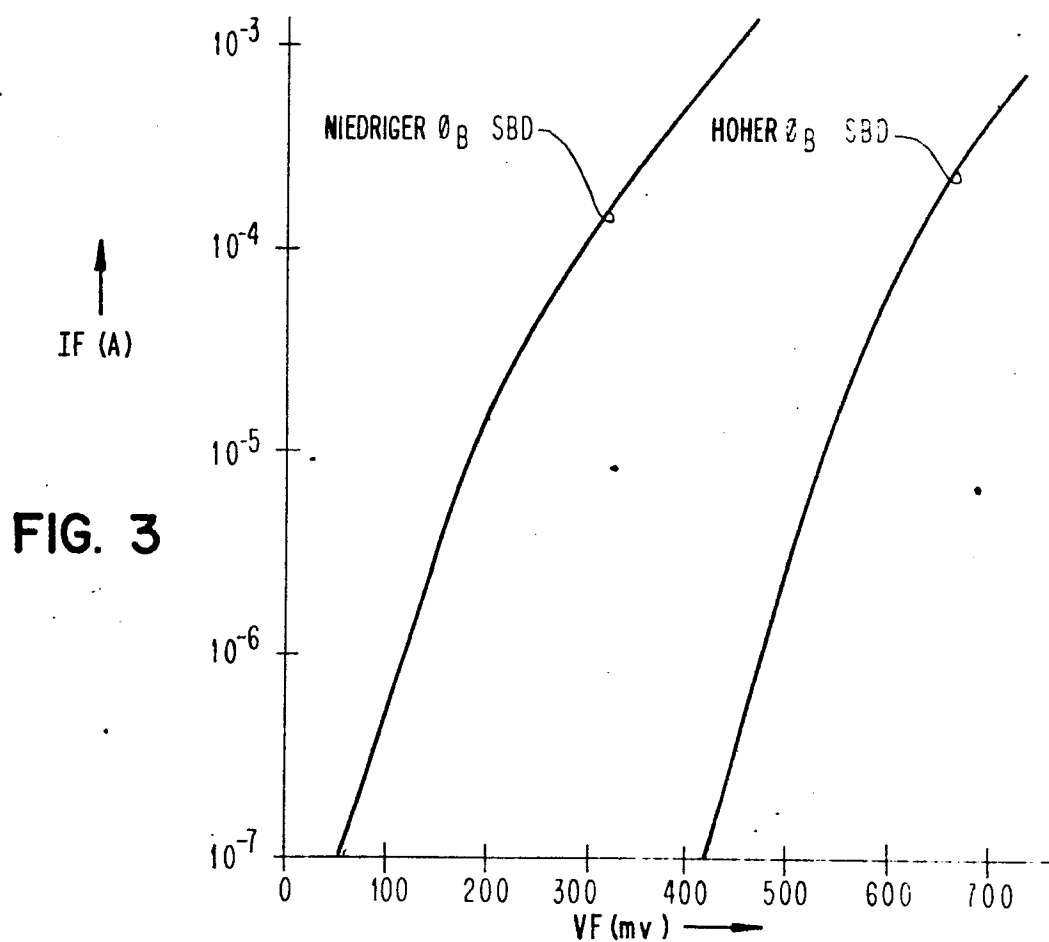


FIG. 3

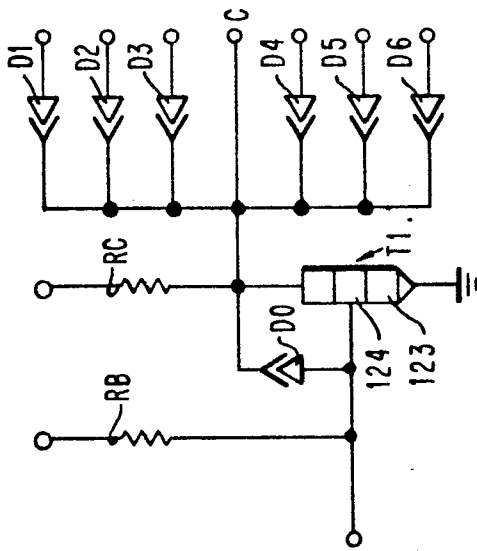


FIG. 4

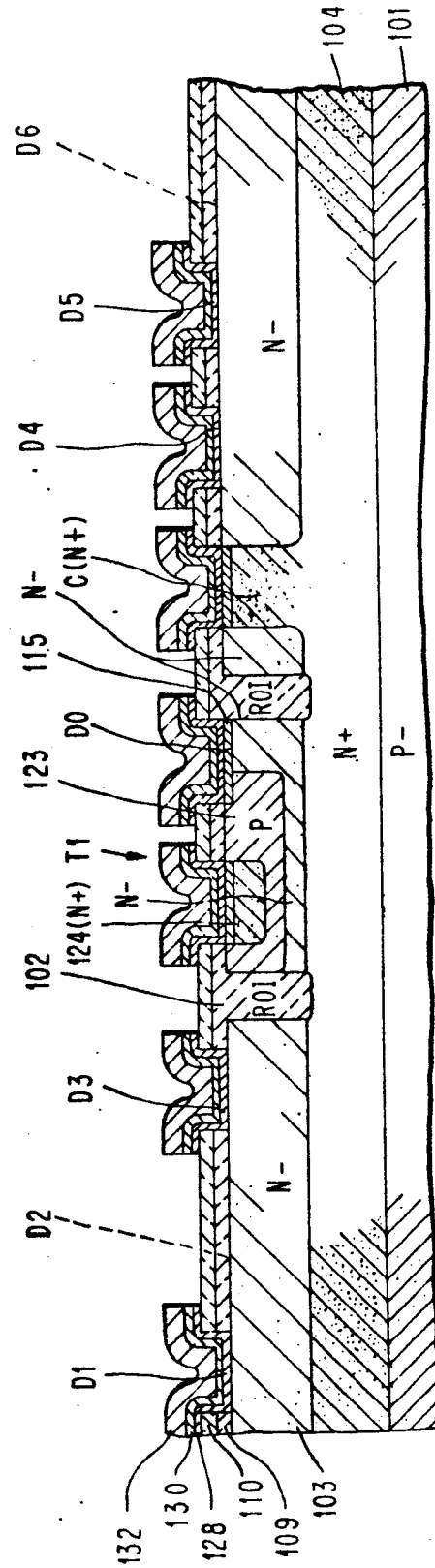


FIG. 5



Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

0000743

Nummer der Anmeldung

EP 78 10 0525

EINSCHLÄGIGE DOKUMENTE			KLASSIFIKATION DER ANMELDUNG (Int.Cl. ²)
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	betrifft Anspruch	
	<u>DE - A - 2 104 672 (IBM)</u> * Patentansprüche 1,2; Seite 9, Absätze 1-3; Seite 10, Absatz 1 * --- <u>US - A - 3 900 944 (TEXAS)</u> * Anspruch 1; Spalte 2, Zeile 49 - Spalte 3, Zeile 1 * --- <u>DE - A - 2 029 236 (TEXAS)</u> * Patentansprüche 1-4; Seite 4, Absatz 3 - Seite 5, Absatz 1 * --- <u>US - A - 3 906 540 (NAT. SEMI-CONDUCTOR CORP.)</u> * Spalte 2, Zeilen 27-48; Spalte 2, Zeile 64 - Spalte 3, Zeile 6 * --- <u>US - A - 3 662 458 (WESTINGHOUSE)</u> * Anspruch 1; Spalte 3, Zeile 70 - Spalte 4, Zeile 2; Spalte 4, Zeilen 70-75 * --- <u>FR - A - 2 324 124 (PHILIPS)</u> * Ansprüche 1,3; Seite 5, Zeilen 1-6; Seite 5, Zeile 37 - Seite 6, Zeile 2 * & DE - A - 2 639 479 --- ./.	1,3,4,6,15-17 1,3,4,6,15,16 1,2,6,18 1-3,9,12-14,17,18 1,4,6,8,12 1,4-6	H 01 L 21/285 H 01 L 29/40 H 01 L 21/60 H 01 L 23/48 RECHERCHIERTE SACHGEBIETE (Int. Cl.²) H 01 L 21/285 H 01 L 29/40 H 01 L 21/60 H 01 L 23/48 KATEGORIE DER GENANNTEN DOKUMENTE X: von besonderer Bedeutung A: technologischer Hintergrund O: nichtschriftliche Offenbarung P: Zwischenliteratur T: der Erfindung zugrunde liegende Theorien oder Grundsätze E: kollidierende Anmeldung D: in der Anmeldung angeführtes Dokument L: aus andern Gründen angeführtes Dokument &: Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument
X	Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt.		
Recherchenort	Abschlußdatum der Recherche	Prüfer	
Den Haag	7-11-1978	DE RAEVE	

0000743



Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung

EP 78 10 0525

-2-

EINSCHLÄGIGE DOKUMENTE			KLASSIFIKATION DER ANMELDUNG (Int.Cl. ²)
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	betrifft Anspruch	
	IBM TECHNICAL DISCLOSURE BULLETIN, vol. 16, April 1974, New York, T.M. REITH et al. "Al/Pt Si Schottky Barrier Diodes with a dif- fusion Barrier", Seite 3586. * Seite 3586 * -- IBM TECHNICAL DISCLOSURE BULLETIN, vol. 14, April 1972, New York M. REVITZ et al: "Metallurgy bar- rier for Au and Pb", Seite 3358. * Seite 3358 * ----	2,3, 10,12, 14 1,4, 10,14	RECHERCHIERTE SACHGEBIETE (Int. Cl.³)