

①⑫

EUROPÄISCHE PATENTANMELDUNG

①⑪ Anmeldenummer: **78100655.6**

①⑪ Int. Cl. 2: **H 01 L 29/72, H 01 L 27/08**

①⑫ Anmeldetag: **16.08.78**

③⑩ Priorität: **31.08.77 US 830222**

⑦① Anmelder: **International Business Machines Corporation, Armonk, N.Y. 10504 (US)**

④③ Veröffentlichungstag der Anmeldung: **07.03.79**
Patentblatt 79/5

⑦② Erfinder: **Gates, Harlan Rogene, 11305 Handlebar Road, Reston Virginia 22091 (US)**

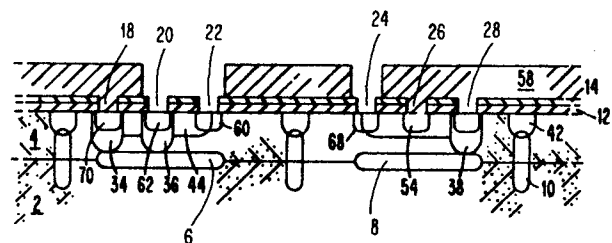
⑧④ Benannte Vertragsstaaten: **DE FR GB**

⑦④ Vertreter: **Gaugel, Heinz, Dipl.-Ing., Schönaicher Strasse 220, D-7030 Böblingen (DE)**

⑤④ **Lateraler Transistor.**

⑤⑦ Ein lateraler Transistor ist mit einer vertikal ausgerichteten, sich durch die sie umgebende P-dotierte Kollektorzone 44 bis in die darunterliegende N-dotierte Epitaxieschicht 4 und eine vergrabene N-dotierte Zone 6, die Subbasiszone, erstreckenden N-dotierten Basiszone 36 ausgestattet. Die Subbasiszone 6 dient dem niederohmigen elektrischen Anschluss der Basiszone 36, wobei die Epitaxieschicht 4 als extrinsische Basiszone anzusehen ist, über die der Anschluss der aktiven intrinsischen Basiszone zur Oberfläche erfolgt. Unter Verwendung des bereits für das Einbringen der Basiszone 36 verwendeten Maskenfensters erfolgt die Implantation der Emitterzone 62 in die Basiszone. Diese doppeltdiffundierte Basis-Emitterstruktur ermöglicht die Einhaltung einer genauen Basisweite der von den Seitenflächen der Basis- und Emitterzone definierten intrinsischen Basiszone des lateralen Transistors.

Der optimale Eigenschaften aufweisende laterale PNP-Transistor lässt sich gleichzeitig, ohne zusätzliche Verfahrensschritte mit einem vertikalen NPN-Transistor im gleichen Halbleiterkörper integrieren.



- 1 -

Lateraler Transistor

Die Erfindung betrifft einen lateralen Transistor, der sich insbesondere zusammen mit komplementären vertikalen Transistoren integriert herstellen läßt.

- 5 Laterale Transistoren in Verbindung mit komplementären vertikalen Transistoren werden beispielsweise in den bekannten I^2L -Strukturen (Integrated Injection Logic) verwendet.

- Beispielsweise ist in der Veröffentlichung "IEEE Solid
10 State Conference", 1976, von Y. Tokumaru, et al., unter dem Titel " I^2L with Self-Aligned Double Diffused Injector" auf den Seiten 100 und 101 eine Struktur mit einem lateralen PNP-Transistor und einem vertikalen NPN-Transistor beschrieben, die in einer P-dotierten Epitaxieschicht gebildet sind.
15 Die Basiszone des NPN-Transistors wird dabei durch die Epitaxieschicht selbst gebildet. Hierbei handelt es sich um eine typische, kostengünstige, keine optimale Eigenschaften aufweisende bipolare Struktur, bei der sich die relativ großen Toleranzen in der Dicke der Epitaxieschicht und damit die
20 großen Schwankungen in den Eigenschaften des vertikalen NPN-Transistors ungünstig auswirken.

- Hier will die Erfindung Abhilfe schaffen. Die Erfindung, wie sie in den Ansprüchen gekennzeichnet ist, löst die Aufgabe, einen lateralen Transistor anzugeben, der bei kleinstem Flächenbedarf und optimalen Eigenschaften gleichzeitig
25

mit komplementären, vertikalen Transistoren herstellbar ist, wobei insbesondere die Basiszone, die Kollektorzone und die Emitterzone des lateralen Transistors in dieser Reihenfolge mit der Kollektorkontaktierungszone, der Basiszone und
5 der Basisanschlußzone des vertikalen Transistors verträglich sind.

Zusammenfassend kann die Erfindung im wesentlichen darin gesehen werden, daß der laterale Transistor mit einer verti-
10 kal ausgerichteten, sich durch die sie umgebende P-dotierte Kollektorzone bis in die darunterliegende N-dotierte Epitaxieschicht und eine vergrabene, N-dotierte Zone, die Subbasiszone, erstreckenden N-dotierten Basiszone ausgestattet ist. Die Subbasiszone dient dem niederohmigen elektrischen An-
15 schluß der Basiszone, wobei die Epitaxieschicht als extrinsische Basiszone anzusehen ist, über die der Anschluß der aktiven intrinsischen Basiszone zur Oberfläche erfolgt. In die Basiszone wird mit Hilfe desselben Maskenfensters die Emitterzone, vorzugsweise durch Implementation eingebracht. Diese
20 doppeltdiffundierte Basis-Emitterstruktur ermöglicht die Einhaltung einer genauen Basisweite der intrinsischen Basis des lateralen Transistors. Auf diese Weise läßt sich ein optimale Eigenschaften aufweisender lateraler PNP-Transistor mit einem ebenfalls optimale Eigenschaften aufweisenden verti-
25 kalen NPN-Transistor in dem gleichen Halbleiterkörper integrieren, wobei das Merkmal der Selbstausrichtung der Zonen zueinander gewährleistet wird.

Im folgenden wird die Erfindung anhand von lediglich ein
30 Ausführungsbeispiel darstellenden Zeichnungen näher erläutert.

Es zeigen die Fign. 1a bis 1i im wesentlichen Schnittansichten der Struktur des Ausführungsbeispiels in aufeinanderfolgenden Verfahrensschritten.
35

Hergestellt wird ein erfindungsgemäßer lateraler PNP-Transistor gleichzeitig mit einem vertikalen NPN-Transistor.

Wie in Fig. 1a dargestellt, werden zunächst konventionelle
5 Maskierungsprozesse, Dotierungsprozesse (Diffusion oder Ionenimplantation) und Beschichtungstechniken angewandt, um N^+ -dotierte vergrabene Zonen 6 und 8 und P^+ -dotierte vergrabene Zonen 10 in der Grenzschrift zwischen einem Substrat 2 und einer darauf aufgebrachtten N^- -dotierten
10 Epitaxieschicht 4 zu bilden. Auf die Epitaxieschicht ist zunächst eine Siliziumdioxidschicht 12 und darüber eine Siliziumnitridschicht 14 aufgebracht.

In Fig. 1b sind unter Verwendung einer Ätzmaske 16 aus
15 Fotolack sämtliche Maskenfenster 18, 20, 22, 24, 26 und 28 in die Siliziumnitridschicht 14 geätzt. Die Draufsicht dieser Ätzmaske ist in Fig. 1c dargestellt.

Wie aus Fig. 1d zu ersehen, werden mit Hilfe einer Sperrmaske 50 aus Fotolack die Fenster definiert, in deren Bereich die Siliziumdioxidschicht 12 zu ätzen ist. In den dabei entstehenden Fenstern werden durch Implantation von beispielsweise Phosphor die N-leitenden Kontaktierungszonen 34 und 38 zu den N^+ -dotierten vergrabenen Zonen 6 und 8 und
25 die Basiszone 36 des lateralen Transistors gebildet. Dabei können gleichzeitig niederohmige N-dotierte Widerstände (75 Ohm/Flächeneinheit) gebildet werden. Die Implantation erfolgt mit niedriger Energie, so daß die durch die Siliziumdioxidschicht und die Siliziumnitridschicht definierten Maskenfenster 18, 20 und 28 die dabei erzeugten dotierten Zonen definieren. In einem nachfolgenden Reoxydationsprozeß werden im Bereich dieser Fenster 18, 20 und 28 Oxydschichten gebildet, die eine etwas geringere Dicke aufweisen als die ursprüngliche Siliziumdioxidschicht 12.
30
35 Dabei diffundieren die N-dotierten Zonen 34, 36 und 38 weiter

in die Epitaxieschicht 4 ein, so daß sie sich mit den ausdiffundierenden vergrabenen Zonen 6 und 8 treffen. Bei diesem Reoxydationsprozeß wird die Siliziumdioxidschicht 41 im Bereich der Fenster 22, 24 und 26 nur geringfügig verstärkt, so daß sich dort eine Bremswirkung für die Ionen ergibt, die der der Siliziumdioxidschicht 12 einschließlich der Siliziumnitridschicht 14 entspricht.

Aus Fig. 1e ist zu ersehen, wie unter Verwendung einer Sperrmaske aus Fotolack die Basiszone 40 des vertikalen NPN-Transistors, die Kollektorzone 44 des lateralen PNP-Transistors und die oberen Isolationszonen 42 eingebracht werden. Die Implantation von beispielsweise Bor erfolgt durch die Siliziumdioxidschichten 39, 41 bzw. 12 und die Siliziumnitridschicht 14. Es ist darauf hinzuweisen, daß die Zonen 40 und 44 ihre zugeordneten Anschlußfenster 24 und 22 nicht zu überlappen brauchen und daß ihre Überschneidung mit den Kontaktierungszone 38 und 34 unkritisch ist, da die P-dotierten Zonen 40 und 44 durch die N-dotierten Zonen 38 und 34 kompensiert werden. Ist man bestrebt, geringe Kapazitäten zwischen diesen P- und N-dotierten Zonen 40, 38 und 44, 34 zu erzielen, so können sie in einem Abstand zueinander angeordnet werden, was zu einer leichten Erhöhung des Flächenbedarfs führt. Die P-dotierten Zonen 40 und 44 weisen einen hohen Schichtwiderstand (1000 Ohm/Flächeneinheit) auf, so daß sich eine niedrige Emitter-Basiskapazität für den vertikalen NPN-Transistor und eine hohe Kollektor-Basis-Durchbruchsspannung für den lateralen PNP-Transistor ergibt. Diese Zonen sind außerdem geeignet, Widerstände zu verwirklichen.

In Fig. 1f sind sämtliche Maskenfenster 18, 20, 22, 24, 26 und 28 durch die Siliziumdioxidschicht 39, 41 unter Verwendung der Siliziumnitridschicht 14 als Ätzmaske geätzt. Für diesen Ätzschritt ist keine gesonderte Maske erforderlich.

Fig. 1g zeigt die Draufsicht der durch die Siliziumnitridschicht 14 definierten Maskenfenster 18, 20, 22, 24, 26 und 28 in der Siliziumdioxidschicht.

5 In den beiden nächsten Prozeßschritten werden Sperrmasken aus Fotolack in Verbindung mit Ionenimplantationen verwendet. Die Reihenfolge der Prozeßschritte kann umgekehrt werden.

1. In Fig. 1h wird eine Sperrmaske 66 aus Fotolack verwendet, um die N^+ -dotierte Emitterzone 54 des vertikalen NPN-Transistors, die Kollektoranschlußzone 56 des vertikalen Transistors und die Basisanschlußzone 70 des lateralen PNP-Transistors zu implantieren.

15 2. Fig. 1i zeigt die Verwendung einer Sperrmaske 58 aus Fotolack, mit deren Hilfe die P^+ -dotierte Emitterzone 62 des lateralen PNP-Transistors, die Kollektoranschlußzone 60 des lateralen Transistors und die Basisanschlußzone 68 des vertikalen NPN-Transistors implantiert werden.

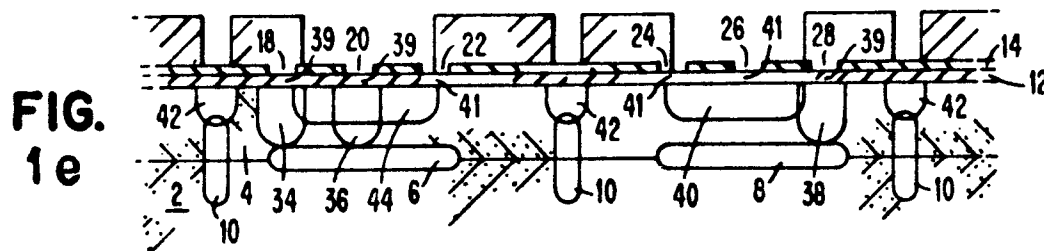
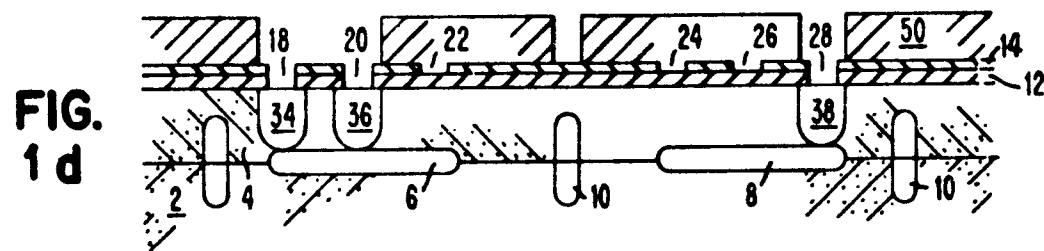
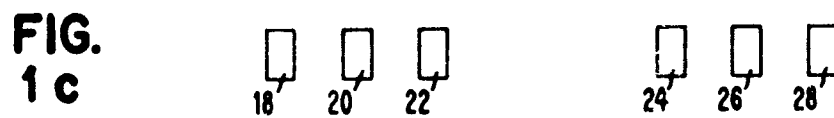
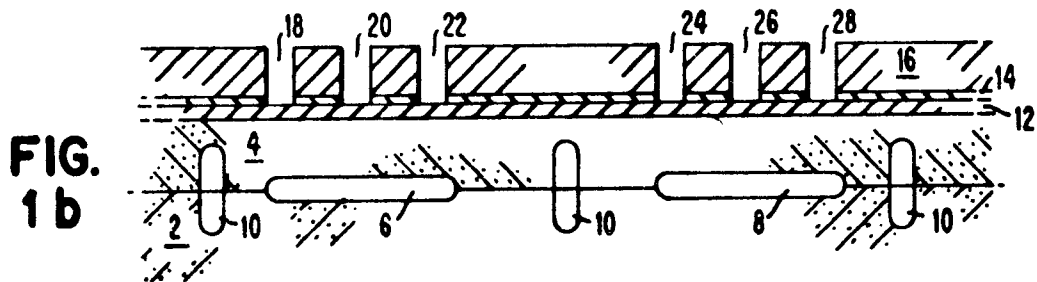
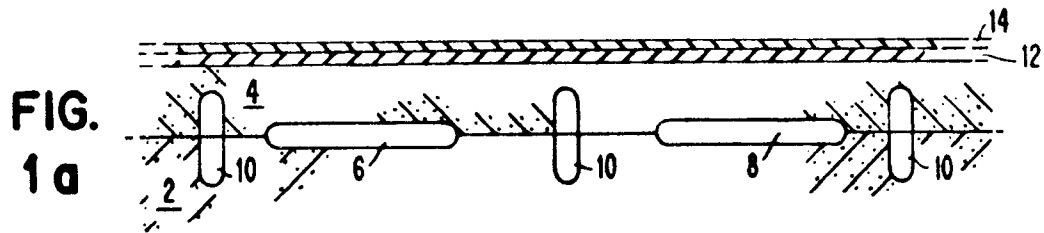
20 Im Anschluß an diese Ionenimplantationsprozesse wird ein Erwärmungsprozeß durchgeführt, bei dem die implantierten Bereiche aktiviert und die N^+ - und P^+ -dotierten Zonen bis zu ihrer
25 endgültigen Tiefe ausdiffundiert werden.

- 1 -

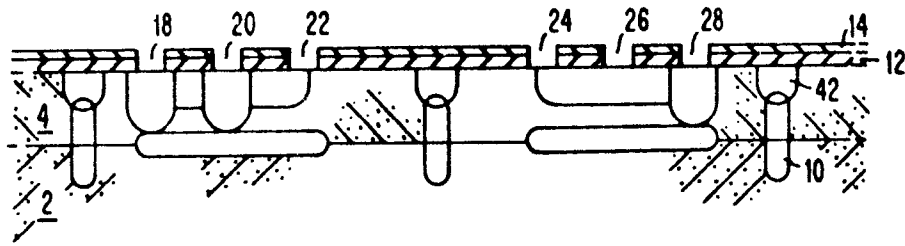
P A T E N T A N S P R Ü C H E

1. Lateraler Transistor, dadurch gekennzeichnet,
daß eine Epitaxieschicht (4) eines ersten Leitungstyps
5 über einer hochdotierten, vergrabenen Subbasiszone (6)
des gleichen Leitungstyps angeordnet ist, daß in der
Oberfläche der Epitaxieschicht (4) über der Subbasis-
zone (6) eine Kollektorzone (44) des zweiten Leitungs-
typs angeordnet ist,
10 daß in die Kollektorzone (44) unter Verwendung einer
Maske eine Basiszone (36) des ersten Leitungstyps einge-
bracht ist, die sich durch die sie umgebende Kollektor-
zone (44) und die Epitaxieschicht (4) bis in die Sub-
basiszone (6) erstreckt,
15 daß unter Verwendung derselben Maske in die Basiszone
(36) eine Emitterzone (62) des zweiten Leitungstyps ein-
gebracht ist, so daß die aktive, intrinsische Basis-
zone durch die Seitenflächen der Emitterzone (62)
und der Basiszone (36) definiert ist und
20 daß die Subbasiszone (6) über eine Basiskontaktie-
rungszone (34) des ersten Leitungstyps seitlich bis
zur Oberfläche der Epitaxieschicht (4) geführt ist.
2. Lateraler Transistor nach Anspruch 1, dadurch gekenn-
25 zeichnet,
daß in die Kollektorzone (44) seitlich von der Basis-
zone (36) eine Kollektoranschlußzone (60) des zweiten
Leitungstyps eingebracht ist.

3. Lateraler Transistor nach Anspruch 1 oder 2, dadurch gekennzeichnet,
daß in die Basiskontaktierungszone (34) eine Basisanschlußzone des ersten Leitungstyps eingebracht ist.
- 5
4. Lateraler Transistor nach den Ansprüchen 1 bis 3, dadurch gekennzeichnet,
daß ein zu ihm komplementärer, vertikaler Transistor mitintegriert ist, wobei der vertikale Transistor mit
10 einer der Subbasiszone (6) des lateralen Transistors entsprechenden Subkollektorzone (8), einer der Kollektorzone (44) des lateralen Transistors entsprechenden Basiszone (40) und einem der Basiskontaktierungszone (34) des lateralen Transistors entsprechenden Kollektor-
15 kontaktierungszone (38) ausgestattet ist und in die Basiszone (44) des vertikalen Transistors, dessen Emitterzone (54) eingebracht ist.
5. Lateraler Transistor nach Anspruch 4, dadurch gekennzeichnet,
20 daß die Basisanschlußzone (70) des lateralen Transistors der Emitterzone (54) des vertikalen Transistors entspricht.
- 25 6. Lateraler Transistor nach Anspruch 4 oder 5, dadurch gekennzeichnet, daß der vertikale Transistor mit einer der Kollektoranschlußzonen (60) des lateralen Transistors entsprechenden Basisanschlußzone (68) ausgestattet ist.



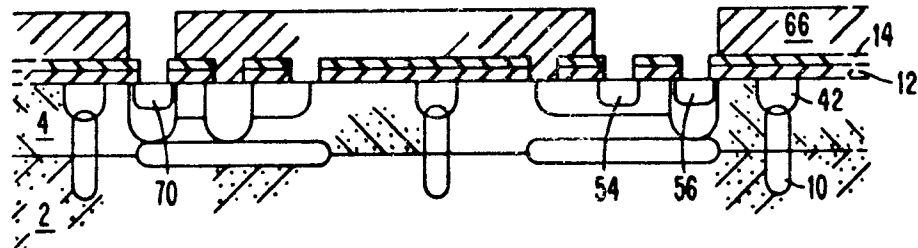
**FIG.
1 f**



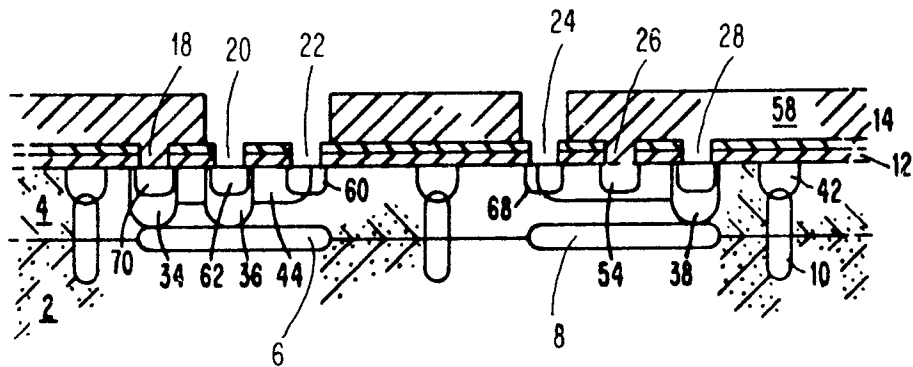
**FIG.
1 g**



**FIG.
1 h**



**FIG.
1 i**



EINSCHLÄGIGE DOKUMENTE			KLASSIFIKATION DER ANMELDUNG (Int.Cl. ²)
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	betrifft Anspruch	
	BULLETIN SEV/VSE, Vol. 68, Nr. 2, 22. Januar 1977, Zürich, J. LOHSTROH: "Integrated injection logic", Seiten 53-59 * Seite 54, rechte Spalte, Para- graph 3; Figuren 3,10 *	1	H 01 L 29/72 27/08
	IEEE J. OF SOLID-STATE CIRCUITS, Vol. SC-12, Nr. 2, April 1977, New York, Y. TOKUMARU et al." I ² L with a self-aligned double diffused injector", Seiten 109-114 * Seite 110, Paragraph II *	1	RECHERCHIÉRTÉ SACHGEBIÉTÉ (Int. Cl. ²) H 01 L 29/72 27/08 27/02
	<u>FR - A - 2 337 433 (TOKYO SHIBAURA ELECTRIC CO)</u> * Seiten 3,4; Figuren 1,2 *	1	KATEGORIE DER GENANNTEŒ DOKUMENTE X: von besonderer Bedeutung A: technologischer Hintergrund O: nichtschriftliche Offenbarung P: Zwischenliteratur T: der Erfindung zugrunde liegende Theorien oder Grundsätze E: kollidierende Anmeldung D: in der Anmeldung angeführtes Dokument L: aus andern Gründen angeführtes Dokument &: Mitglied der gleichen Patent- familie, übereinstimmendes Dokument
X	Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt.		
Recherchenort	Abschlußdatum der Recherche	Priifer	
Den Haag	29-11-1978		PELSERS