

1 Veröffentlichungsnummer:

0 019 651 A1

12

EUROPÄISCHE PATENTANMELDUNG

(21) Anmeldenummer: 79101750.2

(f) Int. Cl.3: **H 01 H 47/04**, H 03 K 17/56

2 Anmeldetag: 01.06.79

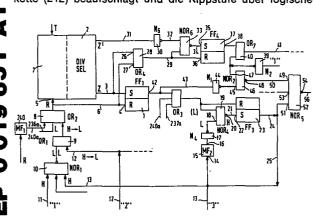
Weröffentlichungstag der Anmeldung: 10.12.80
Patentblatt 80/25

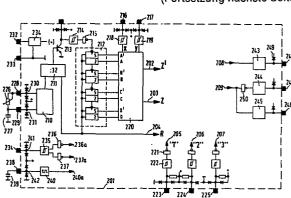
- Anmelder: WESTDEUTSCHE ELEKTROGERÄTEBAU G.m.b.H., Postfach 704, Windmühlenweg 27 D-4770 Soest (DE)
- Erfinder: Mauz, Erwin, Delringser Weg 36, D-4770 Soest (DE)
- Benannte Vertragsstaaten: BE CH DE FR GB IT LU NL
- Vertreter: Bierl, Richard, Dipl. Phys. Dr., Sonnenweg 2, D-7218 Trossingen 1 (DE)
- (54) Elektronische Schaltungsanordnung für ein Relais mit festlegbarem Zeitverhalten.
- Bei einer elektronischen Schaltungsanordnung für ein Relais mit festlegbarem Zeitverhalten, das durch die Betätigung eines Schalters ausgelöst wird und wobei die Schaltungsanordnung einen Taktgenerator (210), eine Teilerkette (212), Kippstufen, logische Verknüpfungsglieder und einen Ausgangskreis für die Ansteuerung des Relais enthält, wird eine bistabile Kippstufe (1) vom Ausgang einer durch den Taktgenerator (210) gesteuerten Teilerkette (212) beaufschlagt und die Kippstufe über logische

Verknüpfungsglieder, an deren anderen Eingängen ein vom Schalter erzeugtes Eingangssignal anliegt, ein Ausgangssignal an den Eingang eines Ausgangskreises abgibt, wobei das Eingangssignal durch eine Kette von logischen Bausteinen umgeformt am Rücksetzeingang der Teilerstufe diese sperrt oder freigibt.

Die Teilerkette (212) kann als Dekadenteiler mit abwechselnd 5-Teiler- und 2-Teiler-Stufen aufgebaut sein,

(Fortsetzung nächste Seite)





wobei seine Ausgänge mittels einer zweidimensional aufgebauten Matrix (220) durch Code-Signale ausgewählt werden. Die Schaltungsanordnung kann als integrierter Halbleiter-Baustein ausgeführt werden, der durch eine entsprechende Belegung seiner Anschlüsse eine Ansteuerung eines Relais mit wählbarem Zeitverhalten gestattet.

-1-

25 o193 / DrBi 30.Mai 1979

Dr. Richard Bierl 7218 Trossingen Sonnenweg 2

Elektronische Schaltungsanordnung für ein Relais mit festlegbarem Zeitverhalten

Die vorliegende Erfindung betrifft eine elektronische Schaltungsanordnung für ein Relais mit durch die Betätigung eines Schalters festlegbarem Zeitverhalten, die einen Taltgenerator, eine Teilerkette, astabile und/oder monostabile und/oder bistabile Kippstufen, logische Verknüpfungsglieder und einen Ausgangskreis für die Ansteuerung des Relais enthält.

Relais mit festlegbarem, durch die Betätigung eines Schalters ausgelöstem Zeitverhalten gibt es in dem einschlägigen technischen Bereich der Technik der zeithaltenden Schalter in zahlreichen und teilweise sehr verschiedenen Ausführungsformen. Zunächst ist dabei zu unterscheiden zwischen analogen zeithaltenden Schaltern, bei denen zB. ein RC-Kreis zur Festlegung des Zeitverhaltens in Verbindung mit einem nichtlinearen Entladeglied, zB. einer Schaltdiode, einem Thyristor od.dgl. oder in der rein mechanischen Version ein elektromechanisches oder ein pneumatisches Hemmwerk, eingesetz werden einerseits und Relais, die teilweise von digitalen Baueinheiten, zB. Zählern, od.dgl. Gebrauch machen oder völlig in Digitaltechnik aufgebaut sind.

Teilweise ist diese Vielfalt von praktischen Ausführungen auch dem Umstand zuzuschreiben, daß nicht nur Schaltzeiten in größenordnungsmäßigen, dh. in mehreren Zehnerpotenzen verschiedenen Bereichen je nach dem Anwendungsfall gefordert werden, sondern auch Relais-Steuerungs-Schaltungsanordnungen mit verschiedenem, typischen Zeitverhalten, zB. anzug- oder abfalls-verzögert, impuls-verlängernd oder -verkürzend, impulsgebend, additiv anzug-verzögert und andere mehr.

Bisher waren diese Forderungen in verschiedenen Zeitbereichen und mit verschiedenen ZeitverhaltensFunktionen nur mittels teilweise völlig verschiedenen
Konstruktionen zu erfüllen; als extreme Beispiele seien
zu nennen der Treppenlicht-Zeitschalter, elektronische
Blinkrelais, Kipprelais, Kondensator-Wischrelais usw.
Digital-Zeitrelais werden zwar bezüglich des Zeitbereichs
allen Anforderungen gerecht, sie erfordern aber einen
größeren Aufwand und lassen sich nur mit relativ hohen
Kosten herstellen, vor allem, wenn unterschiedliches Zeit-

verhalten verlangt wird, was bei Digital-Zeitrelais allenfalls durch aufwendige Ketten von Verknüpfungsgliedern realisierbar ist.

Der vorliegenden Erfindung liegt deshalb die Aufgabe zugrunde, eine elektronische Schaltungsanordnung der eingangs beschriebenen Gattung so kompakt aufzubauen, daß sie mit einfachen Mitteln, zB. durch die Belegung unterschiedlicher Anschlüsse oder auch durch nur in kleinem Umfang geänderte Bestückung in möglichst dem gesamten Anwendungsbereich optimal umgerüstet und eingesetzt werden kann, um ein Relais mit dem gewünschten Zeitverhalten anzusteuern. In gesteigerter Form besteht die Aufgabe darin, die Schaltungsanordnung so auszubilden, daß mehrere für bestimmte Funktionen spezifische Baueinheiten Baugruppen so mit einer einzigen gemeinsamen Gruppe von Baueinheiten verbunden bzw. ergänzt werden können, daß zwischen mehreren Anschlüssen für den im Eingangskreis wirkenden Schalter und für Ausgangskreise die Schaltungs-Anordnung mit dem gewünschten Zeitverhalten für die Ansteuerung des Relais ausgewählt werden kann, und zwar möglichst derart, daß lediglich die spezifischen äußeren Anschlußstellen belegt werden.

In letzter Steigerung besteht die Aufgabe darin, die Schaltungsanordnung für eine Integration in einem
Kompakt-Halbleiter-Baustein geeignet auszugestalten, bei
der mit immer dem gleichen Baustein - lediglich durch
unterschiedliche Beschaltung der Anschlußstellen, zB.
mit Code-Signalen, mit vom Schalter gelieferten EingangsSignalen und mit dem Relais an verschiedenen Ausgangsanschlüssen - alle praktisch benötigten Ausführungen, sowohl bezüglich der Zeitverhaltens-Funktion als auch bezüglich des Zeitbereichs, verwirklicht werden können.

Die vorstehend beschriebene Aufgabe der zunächst allgemeinsten Form wird erfindungsgemäß dadurch gelöst, daß der Ausgang mindestens einer Stufe der vom Taktgenerator-vorzugsweise über eine Teiler-Vorstufe - gesteuerten Teilerkette eine zu einer FLIP-FLOP-Funktionskette gehörende bistabile Kippstufe beaufschlagt, deren Ausgangssignal zusammen mit einem vom Schalter gelieferten Eingangssignal über logische Verknüpfungsglieder, gegebenenfalls unter Zwischenschaltung von ODER-("OR")-, Negations-("N")-, WEDER-NOCH-("NOR")-Gliedern am Eingang des Ausgangskreises liegt, wobei das Eingangssignal - gegebenenfalls zusammen mit einem Rücksetz-("RESET")-Signal über ein ODER- und/oder ein vorgeschaltetes WEDER-NOCHund/oder eine vorgeschaltete Verknüpfungsglieder-Kette aus monostabiler Kippstufe (MONO-FLOP) Negations- WEDER-NOCHiGliedern und bistabiler Kippstufe (FLIP-FLOP) am Rücksetzeingang der Teilerkette liegen.

In weiterer Ausgestaltung liegt zwischen den Ausgängen mehrerer Stufen der Teilerkette und den Eingängen der beaufschlagten Kippstufe(n) eine entsprechend der Zahl der angeschlossenen Teilerstufen-Ausgänge (A, A', ... D', D) zweidimensional durch Gleichspannungssignale ("x", "y") codiert ansteuerbare Auswahl-Matrix.

Es sind wwar schon Schaltungsanordnungen mit einer elektronischen Teilerkette in Kombination mit einem RC-Oszillator bekannt geworden (zB. "electronic industrie 5 - 1978, Seite 17); diese sind aber nur für spezifische Anwendungsfälle entworfen. Dagegen läßt sich mit einer Schaltungsanordnung gemäß der zuerst genannten Merkmalsgruppe schon ein Relais mit verschiedenen Zeitverhaltensfunktionen und außerdem innerhalb eines großen Bereichs verschiedener Verzögerungs-, Halte- und Abfallzeiten verwirklichen. In der weiter ausgebildeten Stufe sind dann

sogar noch die Zeitbereiche lediglich durch die Art der äußeren Spannungsbeschaltung besonderer Anschlüsse zu wählen. Wenn dann zusätzlich zu dem einen Ausgang ("Z") der Teilerstufen – gegebenenfalls über eine Auswahl-Matrix – ein weiterer Ausgang ("Z'") mit halbem Teilungsverhältnis über eine Verknüpfungsglieder-Kette an dem Eingang einer weiteren bistabilen Kippstufe angeschlossen ist, deren Ausgangssignal zusammen mit einem Eingangssignal ("1") über ein ODER-Glied am Eingang eines Ausgangskreises anliegt, lassen sich mit den gleichen Zeitverhaltens-Funktionen auch Blinkrelais-Ansteuerungen realisieren.

Besonders auch in Verbindung mit dem zuletzt erwähnten Anwendungsfall ist es möglicherweise zweckmäßig, wenn die Teilerkette als Mehrfach-Dekadenteiler aus abwechselnd "2"-Teiler- und "5"-Teiler-Stufen aufgebaut ist. Dann läßt sich nämlich gewährleisten, daß wegen der zusätzlichen Steuerung eines Verknüpfungszweigs mit einer Mäander-Taktfunktion der doppelten Frequenz, dh. des halben Teilerverhältnisses die Blinkzeiten und die Blinkpausen exakt gleich lang sind.

In allen bisher beschriebenen Ausgestaltungen ist es weiterhin vorteilhaft, wenn der Taktgenerator im frequenzbestimmenden Kreis ein einstellbares, aus einem Potentiometer und einem Kondensator zusammengesetztes RC-Glied enthält. Beispielsweise mit diesem Potentiometer können so die Stufen der Teiler-Zeitbereichswahl kontinuierlich verändert und so jeder Verzögerungswert mühelos und stufenlos eingestellt werden.

Der zuletzt genannte Teil der erfindungsgemäßen Aufgabe, nämlich eine kompakte Kombination der zugehörigen Baueinheiten auf einem Halbleiter-Baustein der integrier-

ten Bauart unter Einhaltung aller vorerwähnten und angedeuteten Variationsmäglichkeiten, läßt sich dadurch erfüllen, daß mindestens die Teilerkette – gegebenenfalls mit ihrer zugehörigen Auswahl-Matrix – und/oder die FLIP-FLOP-Funktionskette mit ihren Bedingungsgliedern auf einem Halbleiter-Baustein integriert zusammengefaßt und die Codiereingänge der Teilerketten-Auswahl-Matrix bzw. Steuer-Eingänge der Bedingungsglieder, sowie gegebenenfalls des Taktgenerators für das externe RC-Glied bzw. die Takteingänge, Rücksetzeingänge, die Ausgangskreise und die Stromversorgungs-Leitungen an Außen-Lötanschlüsse des Halbleiter-Bausteins in der für diesen charakteristischen Technologie geführt sind.

In dieser Form läßt sich also für alle praktischen Anwendungsfälle ein jeweils identischer Halbleiter-Baustein verwenden, dessen Herstellungskosten deswegen erheblich gesenkt werden können, weil er wegen der Möglichkeit einer universellen Verwendung in großen Stückzahlen eingesetzt werden kann.

Im folgenden ist ein Ausführungsbeispiel der Erfindung anhand der Zeichnung beschrieben; es stellen dar:

Fig.1: einen wesentlichen Teil der Zeitverhaltens-Funktionen mit verschiedenen Schalterbetätigungs-Arten

- A Dauerbetrieb mit Anzug-Verzögerung
- B Kurzbetrieb mit Abfall-Verzögerung
- C beliebiger Dauer mit konstanter Relaiszeit
- D additive Anzugverzögerung

- Fig.2: ein Blockschaltbild für denjenigen Teil, der die Wirkung der vom Schalter gelieferten Eingangsimpulse bei der Auslösung der Zeitverhaltensfunktion betrifft;
- Fig.3: ein Blockschaltbild für denjenigen Teil, der den automatisch ablaufenden Abschnitt der Zeitverhaltens-Funktion betrifft;
- Fig.4: a) die Spannungsdiagramme an verschiedenen Knotenpunkten der Schaltungsanordnung für die Anzug-Verzögerung
 - b) do. für die Blinkschaltung
 - c) do. für die Abfall-Verzögerung
 - d) do. für Impulsverlängerungbzw. -verkürzung;
- Fig.5: ein Blockschaltbild für denjenigen Teil, der zur Ergänzung der Teile von Fig.2 und Fig.3 zu einer Halbleiter-Kompaktbaustein-geeigneten Schaltungsanordnung gehört.

In Fig.1 sind unterhalb des Zeitdiagramms "A" für das vom Schalter erzeugte Eingangssignal diejenigen "1" für die gewünschte Anzugverzögerung, "2" diejenige für ein normal arbeitendes Blinkrelais, "3" diejenige für ein Blinkrelais mit Anzugverzögerung dargestellt. Im Falle B - Eingangssignal vom Schalter erzeugt - zeigen das Diagramm "1" das gewünschte Zeitverhalten für Abfallverzögerung, das Diagramm "2" den Fall des Wisch-Relais, das Diagramm "3" den Fall des Blinkrelais mit Abfallverzögerung und das Diagramm "4" den Fall eines erneut nach einer Pause vorgegebener Dauer nochmals anziehenden Relais.

Unter den beiden Eingangssignal-Diagrammen ${\rm C}_1$ und ${\rm C}_2$ für einenlangen bzw. kurzen Impuls ist die Relaisfunktion mit konstanter Dauer, dh. im ersten Falle für

die Funktion "impuls-verkürzend", im zweiten für die Funktion "impuls-verlängernd" gezeichnet. Schließlich ist unterhalb D mit unterbrochen wiederholter Schalterbetätigung die Relais-Funktion für additive Verzögerung dargestellt.

In Fig.2 ist die bistabile Kippstufe 1 (FF₁) eingangsseitig an den Ausgang "Z" der Auswahl-Matrix 2 über die Leitung 3 angeschlossen, während die beiden Rücksetz-Eingänge 4 und 5 über die Leitung 6 miteinander verbunden sind. So lange am Rücksetzeingang 5 der Teilerkette 7 nicht ein Impuls "L" anliegt, ist die Teilerkette 7 gesperrt; die Spannung an deren Rücksetzeingang 5 wird nämlich bestimmt durch die Baueinheiten (OR₂) 8, (OR₁) 9, (NOR₁) 10, sowie an diesen anliegenden, vom Schalter gelieferten Eingangsspannungen "H" auf den Leitungen 11 (für Fall "1" "Anzug-verzögert"), 12 (für Fall "2": Abfall-verzögert) und 13 (für Fall "3": "impuls-verlängernd bzw. verkürzend").

Das Signal auf der Leitung 13 ist das Ergebnis der Beaufschlagung des Eingangs 14 des MONO-FLOPS 15, an dessen Ausgang 16 über das Negationsglied (N₄) 17 der eine Eingang 18 des NOR₄-Glieds 19 angeschlossen ist. Der Ausgang 20 ist über die Leitung 21 mit dem Setzeingang 22 des bistabilen Kippstufe (FF₃) 23 verbunden, deren Ausgangssignal über die Leitungen 24 und 25 an die Leitung 13 des NOR₁-Glieds 10 geführt wird. Die Baueinheiten zwischen dem Eingang 14 und der Leitung 24 bilden eine vor das NOR₂-Glied 10 vorgeschaltete Verknüpfungs-Kette (15, 17, 19, 23), die das Eingangssignal "3" am Eingang 14 in die für die Relaisfunktion "impulsverlängernd/-verkürzend" notwendige Signalform auf der Leitung 13 umformt.

Die Leitungen 3 und 6 sind außerdem mit den Eingängen 26, 27 des OR_4 -Glieds 28 verbunden, dessen Ausgangs-

leitung 29 zusammen mit dem über das N_6 -Negationsglied 30 invertierten Ausgangssignal "Z'" auf der Leitung 31 über die Leitung 32 das NOR₆-Glied 33 beaufschlagen, wobei dessen Ausgangssignal über die Leitung 34 den Setzeingang 35 und das Signal auf der Ausgangsleitung 29 den Rücksetzeingang 36 der bistabilen Kippstufe 37. Der Setzausgang 38 beaufschlagt seinerseits zusammen mit dem durch das N_2 -Negationsglied 39 invertierten Eingangssignal "1" das $\operatorname{OR}_7 ext{-Glied}$ 4o; das Ausgangssignal des $\operatorname{OR}_7 ext{-Glieds}$ wird also auf der Leitung 41 wirksam, so lange das invertierte Eingangssignal "1" als "L" am zweiten Eingang des OR7-Gliedes ansteht, und auf eine nichtdargestellte Ausgangsstufe gegeben; nach dem Ende des Eingangssignals "1" ist das OR7-Glied 40 an einem Eingang mit "H" beaufschlagt, so daß die Spannungswechsel am anderen Eingang nicht wirksam werden können.

Der Setzausgang 42 ist über die Leitung 43, das N_1 -Negationsglied 44 mit dem einen Eingang 47 ebenfalls mit dem invertierten Eingangssignal "1" beaufschlagt ist. Der Ausgang 48 des NOR_2 -Glieds 46 ist mit einem ersten Eingang 49 über die Leitung 50 verbunden, das Signal auf der Leitung 24 liegt am dritten Eingang 51 des NOR_5 -Glieds 52 und am zweiten Eingang 53 ein weiteres Ausgangssignal aus einer ähnlichen Verknüpfungskette, die zum Eingangssignal "2" gehört. Der Ausgang 54 des NOR_5 -Glieds 52 wird an eine weitere nicht dargestellte Ausgangsstufe über die Leitung 55 geleitet.

In Fig.4 sind die zu den Eingangssignalen "1", "2" und "3" gehörenden Diagramme für verschiedene Knotenpunkte der Schaltungsanordnung wiedergegeben. Für den Fall "1" in Fig.4a wird aus dem "H" am Eingang des NOR_1 -Gliedes 10 ein "L" an dessem Ausgang, das über die OR_1 - 9 - und OR_2 - 10 - Glieder an den Rücksetzeingang 5 der Teiler-

kette 7 geführt wird, woraufhin diese startet.

Zu dem Fall "1" gehören auch die Diagramme der Fig.4b für das Blink-Relais mit genauer Halbierung der Periodendauer. Das Ausgangssignal des OR_4 -Gliedes ergibt zusammen mit demjenigen des N_6 -Negationsgliedes 30 ein gegenüber dem Signal im Ausgang des OR_4 -Gliedes 28 genau um eine halbe Periodendauer versetzte Impulsfolge am Ausgang des NOR_6 -Glieds 33, so daß am Setzeingang NOR_6 -Glieds 33, so daß am Setzeingang NOR_6 -Glieds 37 abwechselnd ein "H" und ein "L"-Signal auftreten und der Setzausgang 38 die gewünschte Blink-Funktion auftritt, deren Dauer vom OR_7 -Glied 40 auf der Leitung 41 durch das Eingangssignal "1" begrenzt wird.

Im Falle "2" tritt auf der Eingangsseite, dh. im Schalterausgangskreis-Abschnitt die in Fig.4c dargestellte Funktion mit einem "H"-Signal während der aktivierten Schalterstellung auf, während deren Dauer die Teilerkette 7 gesperrt ist; dieses "H"-Signal liegt am Ausgang des OR₂-Gliedes 8 an. Durch das Eingangssignal "3" wird - ohne Rücksicht auf seine Dauer - am Ausgang des MF₂-MONO-FLOPa Bausteins 15 ein Kurzimpuls "H" erzeugt, der durch das N₄-Negationsglied 17 invertiert wird, wodurch im Ausgang 20 des NOR₄-Glieds 19 ein "H"-Kurzimpuls entsteht, der nun die gleiche Wirkung wie das Eingangssignal "1" hat, nämlich, daß die Teilerkette freigegeben wird.

Für die Beschreibung des automatisch ablaufenden Teils der Zeitverhalten-Funktionen sind die in Fig.3 dargestellten Baueinheiten und ihre schaltungstechnische Kombination von Bedeutung. Wie bereits vorbeschrieben, beaufschlagen die Matrix-Ausgangssignale "Z'", "Z" und das Rücksetzsignal "R" auf den Leitungen 101, 102 und 103 die bistabile FF₁-Kippstufe 104 bzw. über das OR_4 -Glied 105, das N_6 -Negationsglied 106 und das NOR_6 -Glied 107 die bistabile Kippstufe 108.

Nach Ablauf der voreingestellten Teiler-Zeitspanne wird der Ausgang 109 der FF₁-Kippstufe 104 auf "H"
gesetzt, so daß über das N₁-Negationsglied 110 am Eingang
111 des NOR₂-Glieds 112 ein "L"-Signal anliegt, und am
Ausgang 113 des NOR₂-Glieds ein "H"-Signal zu stehen kommt.
Über das NOR₅-Glied 114 wird daraus ein "L"-Signal, also
nach Ablauf der an der Teilerkette voreingestellten Verzögerungszeit hinter einem nichtdargestellten Negationsglied ein "H"-Zustand, dh. der für die gewünschte Funktion
"Anzug-Verzögerung" erforderliche Übergang zum "H"-Steuerungssignal für das Relais. Mit Abfall des Eingangssignals
"1" nach Rücksetzen des Schalters in die nicht-aktivierte
Stellung tritt am Ausgang 113 des NOR₂-Glieds ein "L"-Zustand und somit nach der Negation hinter dem NOR₅-Glied 114
ein Rückfallen auf "L" ein (vgl. Fig.4a).

Wenn nach Rücksetzen des Schalters auf der Leitung 103 im Falle des Eingangssignals "2" ein "L"-Zustand eintritt, dann wird die Teilerkette freigegeben und nach Ablauf der voreingestellten Zeitspanne der Ausgang 109 der bistabilen FF $_1$ -Kippstufe 104 auf "H" gesetzt; am Rücksetzeingang 115 der bistabilen FF $_2$ -Kippstufe 116 liegt dann ein "H"-Signal an, am Setzausgang 117 also ein "L"-Signal; die Schaltzustände an dem Ausgang 109 der bistabilen FF $_1$ -Kippstufe 104 und auch an demjenigen 117 der bistabilen FF $_2$ -Kippstufe 116 kehren sich also um und mithin wechselt das Signal in der Zeitverhalten-Funktion dann in "L" und am Ausgang des nichtgezeichneten Negationsglieds hinter dem NOR $_5$ -Glied 114 ebenfalls in "L"; dies entspricht dann der Zeitverhaltens-Funktion für "Abfall-Verzögerung" (vgl. Fig. 4c).

Der Fall des Eingangssignals "3" ist im automatischen Teil der Zeitverhaltensfunktion entsprechend demjenigen des Eingangssignals "2"; er unterscheidet sich also nur dadurch von dem anderen, daß die Schalter-"Signalzeit" in extremer Weise auf die Kurzzeit der MONO-FLOP-Stufe (15 in Fig.2) schwindet und sich der Abfall am Ausgang 118 der bistabilen FF₃-Kippstufe 119 auf "L" fast genau nach dem Ablauf der voreingestellten Teiler-Zeitspanne vollzieht. Dies entspricht dem Zeitverhalten der "Impulsverlängerung bzw. -verkürzung" (vgl. Fig.4d).

In Fig.5 stellt das Innere des strichpunktierten Rahmens 201 die auf einem integrierten Halbleiter-Baustein untergebrachte Schaltungsanordnung dar, wovon hier jedoch nur diejenigen Teile gezeichnet sind, die in Fig.2 und Fig.3 nicht oder weniger ausführlich wiedergegeben sind; zwischen den Anschlüssen "Z", "Z'" und "R" (202, 203, 204), "1", "2" und "3" (205, 206 und 207) und schließlich 208 und 209 sind also die Schaltungsteile der Fig.2 und 3 sinngemäß einzufügen.

Der Generator 210 steuert über eine Teiler-Vorstufe (": 32") 211 in an sich bekannter Weise die dekadischen Teilerkette 212 (unter Zwischenschaltung einer Transistorstufe 213, die Schmitt-Trigger-Stufe 214 und das Negationsglied 215). Die Teilerstufen sind je aus einer "5"-Teiler- und einer "2"-Teilerstufe abwechselnd zu "10"-Teilerstufen zusammengefügt; deswegen tritt zB. am A'-Ausgang die doppelte Drequenz von "A"-Ausgang auf. Alle Teiler-Ausgänge A', A, D', D führen in die Zeilenleitungen, die Anschlüsse 216, 217 über die Schmitt-Trigger-Stufen 218, 219 zu den Anschlüssen "x", "y" der Reihenleitungen der zweidimensionalen Auswahl-Matrix 220, an deren Ausgängen 203, 202 - wie auch von ähnlichen Fällen bekannt - die Teilerketten-Ausgangssignale

Codesignal	"H"	"y"	Ausgangssignale	
			A†	A
	"H"	$^{n}L^{n}$	B*	В
	$^{n}\Gamma^{n}$	"H	C†	С
	11L11	117.11	D t	D

liegen.

Die Eingangssignale "1", "2", "3" kommen jeweils über ein Negationsglied 221, die Schmitt-Trigger-Stufe 222 an einem Außen-Lötanschluß 223, 224 bzw. 225 zustande. Jeder dieser Eingänge ist wieder in an sich bekannter Weise an einem Spannungsteiler auf positiver Spannung; durch Verbinden mit Masse bei Schalterbetätigung entstehen also die positiven Eingangssignale. Sowohl die positive Vorspannung als auch die Schmitt-Trigger-Stufen dienen einer Vergrößerung der Störsicherheit.

An den Generator 210 ist das aus Potentiometer 226 und Kondensator 227 von außen an die Lötanschlüsse 228, 229 gelegte RC-Glied im frequenzbestimmenden Kreis angeschlossen; mit dem Potentiometer 226 wird die Frequenz des Generators 210 und damit die an der Teilerkette voreingestellte Zeitspanne an den Ausgängen 202, 203 fein eingestellt zwischen den dekadischen Stufen. Auch die Lötanschlüsse 228, 229 sind durch Spannungsteiler 230, 231 positiv vorgespannt. Über die Lötanschlüsse 232, 233 ist die Stromquelle für die Spannungsversorgung der Schaltungsanordnung außen und innerhalb des Halbleiter-Bausteins eine Spannungsregler-Stufe 234 angeschlossen.

Über den Lötanschluß ²³⁴ können mittels der SchmittTrigger-Stufe 235 und die Negationsglieder 236, 237 Rücksetzsignale in die Schaltungsanordnung an noch freien ANschlüssen von Verknüpfungsgliedern eingeleitet werden; mit
der Beschaltung des Lötanschlusses 238 von außen durch den
Kondensator 239 wird beim Anlegen der Betriebsspannung durch
die MONO-FLOP-Stufe 240 jede Kippstufe automatisch rückgesetzt. Beide Anschlüsse sind wiederum durch Spannungsteiler
241, 242 auf positive Spannung gesetzt, so daß die erforderliche Störsicherheit gewährleistet ist. Die an den Leitungen

236a, 237a und 240a auftretenden Rücksetzsignale werden gegebenenfalls auf die Leitungen 240a und 236a im Eingang des OR_2 -Glieds 8 (Fig.2) bzw. die Leitungen 237a und 240a im Eingang des OR_3 -Glieds gegeben.

Die Ausgänge 208 (41 in Fig.2) und 209 (55 in Fig.2) sind über je eine Leistungsverstärkerstufe 243, 244 bzw. 245 an die Außen-Lötanschlüsse 246, 247 bzw. 248 geführt, von denen jeder durch einen Gleichrichter mit positiver Vorspannung (zB. 249) störsicher gemacht wird. Zwischen dem Ausgang 209 und der Leistungsverstärkerstufe 244 liegt ein Negationsglied 250, das im Zusammenhang besonders mit der Fig.3 mehrfach erwähnt worden ist. Bei diesem Schaltungszweig handelt es sich um jenen, der in den vorbeschriebenen Fällen von Zeitverhaltens-Funktionen für die Relais-Ansteuerung verwendet wird.

"Integrated timer"

25 o193 / DrBi 30.Mai 1979

PATENTANWALT

Dr. Richard Bierl
7218 Trossingen
Sonnenweg 2

Patentansprüche

1. Elektronische Schaltungsanordnung für ein Relais mit durch die Betätigung eines Schalters festlegbarem Zeitverhalten,

enthaltend einen Taktgenerator, eine Teilerkette, astabile und/oder monostabile und/oder bistabile Kippstufen, logische Verknüpfungsglieder und einen Ausgangskreis für die Ansteuerung des Relais,

dadurch gekennzeichnet, daß der Ausgang mindestens einer Stufe der vom Taktgenerator (210 in Fig.5) - vorzugsweise über eine Teiler-Vorstufe (211) - gesteuerten Teilerkette (220) eine zu einer Flip-Flop-Funktionskette gehörende bistabile Kippstufe (1 in Fig.2 bzw. 104 in Fig.3) beaufschlagt, deren Ausgangssignal zusammen mit einem vom Schalter gelieferten Eingangssignal (Leitungen 11, 12 oder 13) über logische Verknüpfungsglieder, gegebenenfalls unter Zwischenschaltung von ODER-("OR")- (110), Negations-("N")- (39, 44), WEDER-NOCH-("NOR")- (19) Gliedern am Eingang des Ausgangskreises (208, 209) liegt,

wobei das Eingangssignal - gegebenenfalls zusammen mit einem Rücksetz-("RESET")-Signal (236a, 240a) über ein ODER- (8, 9) und/oder ein vorgeschaltetes WEDER-NOCH- ("NOR")-Glied (10) und/oder eine vorgeschaltete Verknüpfungsglieder-Kette aus monostabiler Kippstufe (15) (MONO-FLOP), Negations- (17), WEDER-NOCH- Gliedern (19) und bistabiler Kippstufe (FLIP-FLOP) (23) am Rücksetzeingang (5) der Teilerkette (7) liegen.

2. Elektronische Schaltungsanordnung nach Anspruch 1,

dadurch gekennzeichnet, daß zwischen den Ausgängen mehrerer Stufen der Teilerkette (7 in Fig.2, 212 in Fig.5) und den Eingängen der beaufschlagten Kippstufe(n) (1 bzw. 37) eine entsprechend der Zahl der angeschlossenen Teilerstufen-Ausgänge (A, A', ... D', D) zweidimensional durch Gleichspannungssignale ("x", "y") codiert ansteuerbare Auswahl-Matrix (2 in Fig.2, 220 in Fig.5) liegt.

3. Elektronische Schaltungsanordnung nach einem der Ansprüche 1 und 2,

dadurch gekennzeichnet, daß zusätzlich zu dem einen Ausgang ("Z") der Teilerstufen (7) - gegebenenfalls über eine Auswahl-Matrix (2) - ein weiterer Ausgang (Z') mit halbem Teilungsverhältnis über eine Verknüpfungsglieder-Kette an dem Eingang (35) einer weiteren bistabilen Kippstufe (37) angeschlossen ist, deren Ausgangssignal (38) zusammen mit einem Eingangssignal ("1") über ein ODER-Glied (40) am Eingang (41) eines Ausgangskreises (208, 243, 244 in Fig.5) anliegt.

4. Elektronische Schaltungsanordnung nach einem der Ansprüche 1 bis 3,

dadurch gekennzeichnet, daß die Teilerkette (212) als Mehrfach-Dekadenteiler aus abwechselnd "2"-Teilerund "5"-Teiler-Stufen aufgebaut ist (Fig.5).

5. Elektronische Schaltungsanordnung nach einem der Ansprüche 1 bis 4,

dadurch gekennzeichnet, daß der Taktgenerator (210) im frequenzbestimmenden Kreis ein einstellbares RC-Glied (Potentiometer 226, Kondensator 227) enthält.

6. Elektronische Schaltungsanordnung nach einem der Ansprüche 1 bis 5,

dadurch gekennzeichnet, daß mindestens die Teilerkette (212) - gegebenenfalls mit ihrer zugehörigen Auswahl-Matrix (220) - und/oder die FLIP-FLOP-Funktionskette (104, 108, 116, 119) mit ihren Bedingungsgliedern auf einem Halbleiter-Baustein integriert zusammengefaßt und die Codiereingänge ("x", "y") der Teiler-ketten-Auswahl-Matrix (220) bzw. Steuer-Eingänge (205, 206, 207) der Bedingungsglieder, sowie gegebenenfalls Anschlüsse des Taktgenerators (210) für das externe RC-Glied (226, 227) bzw. die Takteingänge (213, 214,

215), Rücksetzeingänge (236a, 237a, 240a), die Ausgangskreise (243, 244, 245) und die Stromversorgungs-Leitungen an Außen-Lötanschlüsse (216, 217 bzw. 223 bis 225, bzw. 234, 238 bzw. 228,229 bzw. 246 bis 248 bzw. 232, 233) des Halbleiter-Bausteins in der für diesen

charakteristischen Technologie geführt sind (201 in Fig.5).

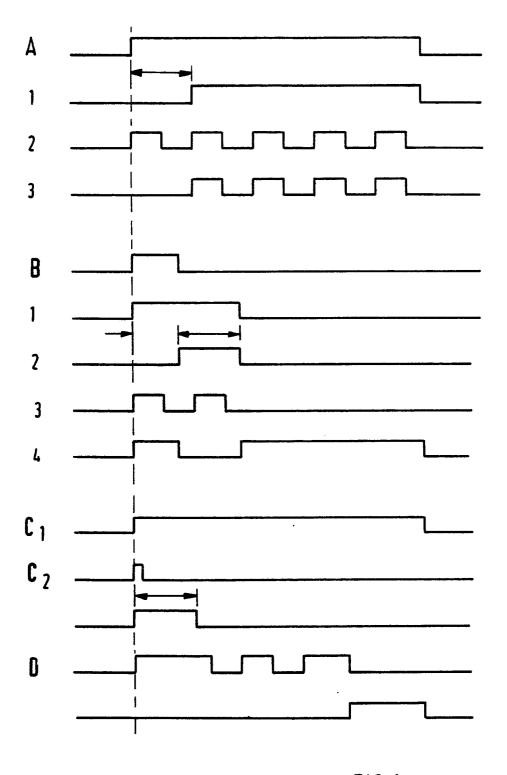
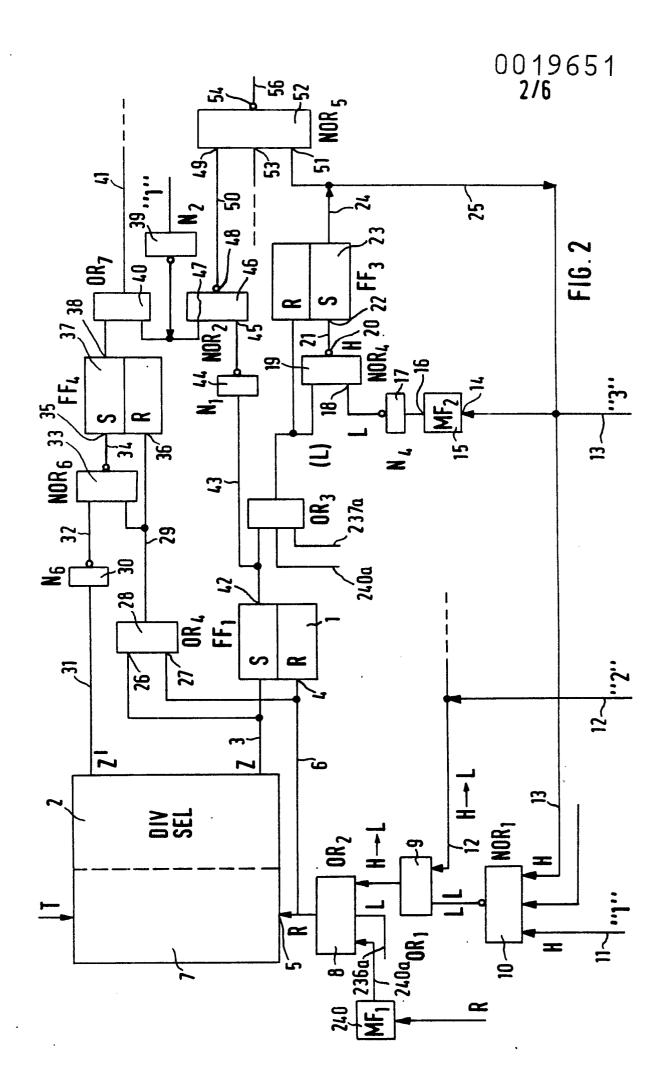
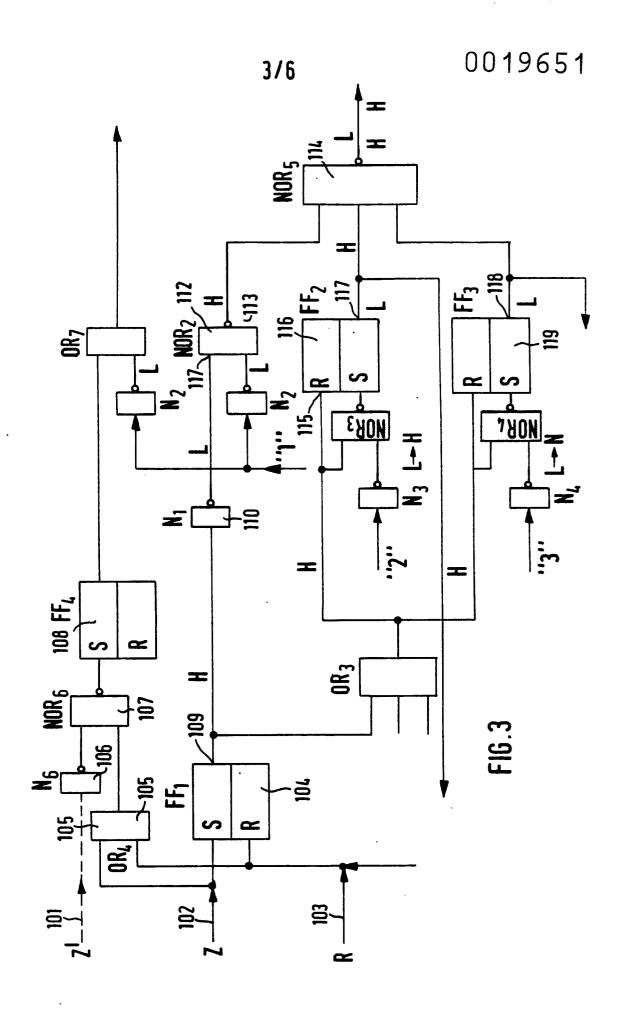
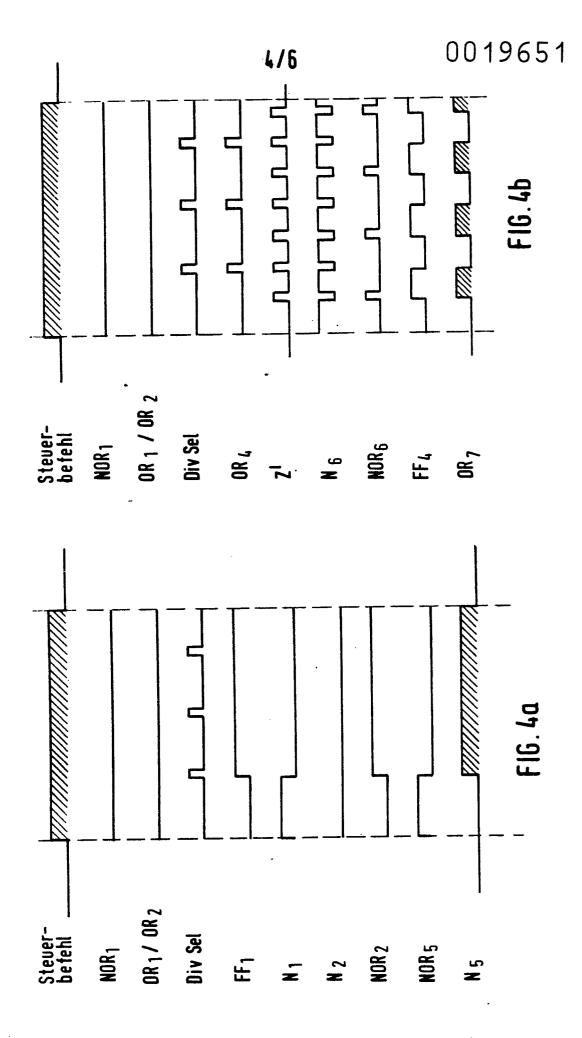
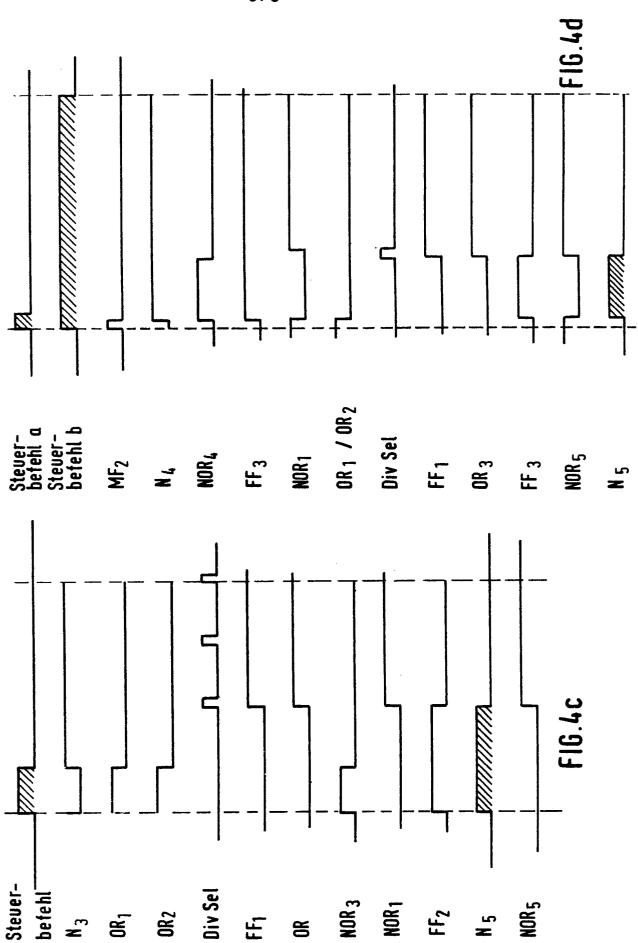


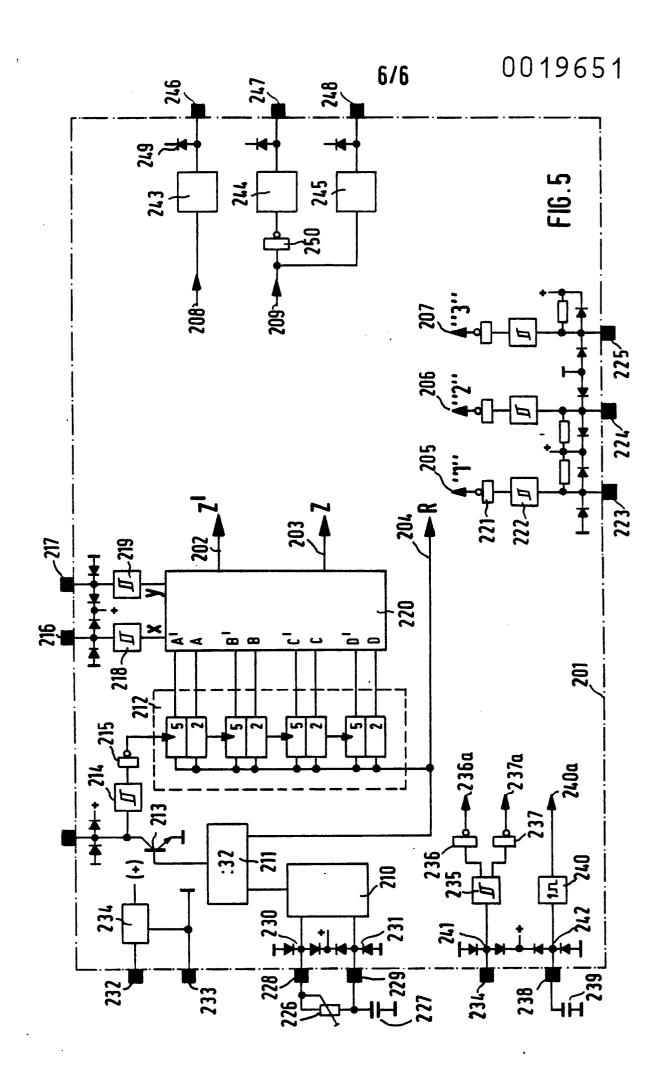
FIG.1













EUROPÄISCHER RECHERCHENBERICHT

O Rumme Dato Theiding

EP 79 101 750.2

	EINSCHLÄG	KLASSIFIKATION DER ANMELDUNG (Int.CL3)		
Kategorie	Kennzeichnung des Dokuments r maßgeblichen Teile	nit Angabe, soweit erforderlich, der	betrifft Anspruch	
A	DE - B2 - 2 243 79	99 (SCHLEICHER GMBH		н 01 н 47/04
	& CO.)	 `		н 03 к 17/56
	* Spalte 2, Zeile	4 bis Spalte 3.		
	Zeile 4 *	,		
l			: 	
A	DE - A - 2 224 78	(VOLKSWAGENWERK AG)		
	* ganzes Dokument			
Ì				
A	DE - B1 - 2 606 9	83 (SIEMENS AG)		
· .]	* Spalte 6, Zeile			RECHERCHIERTE SACHGEBIETE (Int. CL3
		. , , , , , , , , , , , , , , , , , , ,		
A	FLECTRONICS AUSTR	ALIA, Band 36, Nr. 6,		G 05 B 19/02
**	September 1974, S			н 01 н 7/00
	•	2240: a versatile	-	н 01 н 43/00
	programmable time			н 01 н 47/00
	Seiten 74 bis 77	-		н оз к 5/13
	50200 () () ()			н 03 к 17/00
				,
		•		
			ļ	
				KATEGORIE DER GENANNTEN DOKUMENTE
				X: von besonderer Bedeutung
				A: technologischer Hintergrund O: nichtschriftliche Offenbarung
				P: Zwischenliteratur
				T: der Erfindung zugrunde
				liegende Theorien oder
				Grundsätze E: kollidierende Anmeldung
				D: in der Anmeldung angeführte
				Dokument
				L: aus andern Gründen
	-		·[.	angeführtes Dokument &: Mitglied der gleichen Patent-
x	Der vorliegende Recherchenber	icht wurde für alle Patentansprüche ersi	telit.	familie, übereinstimmende
[1]		Dokument		
Recherch	enort LA	bschlußdatum der Recherche	Prilifer	