



0 036 494
A2

EUROPÄISCHE PATENTANMELDUNG

⑤① Int. Cl.³: **G 05 F 3/20**

②② Anmeldetag: 24.02.81

**71) Anmelder: SIEMENS AKTIENGESellschaft Berlin
und München, Postfach 22 02 61,
D-8000 München 22 (DE)**

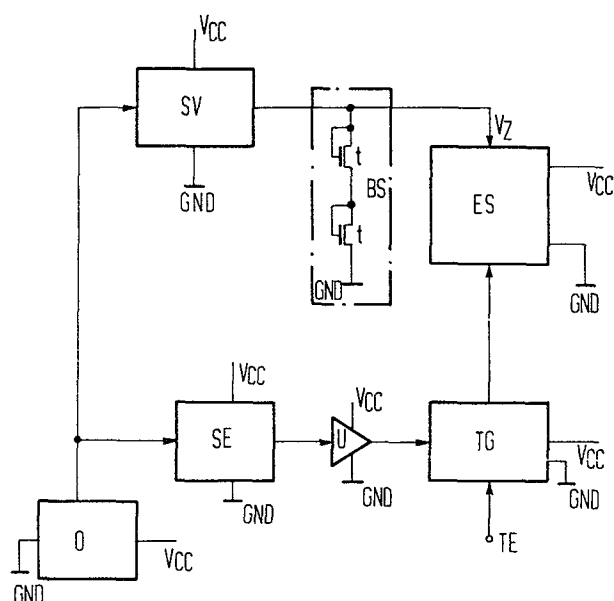
(72) Erfinder: Hoffmann, Kurt, Dr., Nelkenweg 20,
D-8021 Taufkirchen (DE)
Erfinder: Kantz, Dieter, Dipl.-Ing., Heiglhofstrasse 47,
D-8000 München 70 (DE)

⑧ Benannte Vertragsstaaten: **DE FR GB IT**

⑤4 Monolithisch integrierte digitale Halbleiterschaltung.

⑤7) Bei monolithisch integrierten digitalen Halbleiterschaltungen auf MOS-Basis mit einem Taktgeber und zwei durch je ein extern zugeführtes Betriebspotential beaufschlagten Versorgungsanschlüssen ist es wünschenswert, wenn der Taktgeber erst nach dem Aufbau der Substratvorspannung aktiviert wird. Die Erfindung befaßt sich mit der Aufgabe, eine hierzu geeignete Schaltung anzugeben.

Die Erfindung betrifft eine integrierte MOS-Schaltung der genannten Art, bei der durch je ein von einer Gleichspannungsquelle geliefertes Betriebspotential beaufschlagte Versorgungsanschlüsse mit wenigstens je einer leitenden Verbindung an die eigentliche digitale Halbleiterschaltung (ES) und an den Taktgeber (TG) gelegt sind, wobei erfindungsgemäß ein Oszillator (O) zur Steuerung eines Substratvorspannungsgenerators (SE) vorgesehen ist. Dieser Substratvorspannungsgenerator hat neben dem Aufbau der Substratvorspannung die Aufgabe, den Betrieb des Taktgebers (TG) so zu steuern, daß die Aktivierung des Taktgebers (TG) erst nach Vollendung des Aufbaus der Substratvorspannung (V_{RR}) erfolgt.



Siemens Aktiengesellschaft
Berlin und München

Unser Zeichen
VPA 80 P 1037 E

5 Monolithisch integrierte digitale Halbleiterschaltung

Die Erfindung betrifft eine monolithisch integrierte digitale Halbleiterschaltung mit kapazitiv gesteuerten
10 Feldeffekttransistoren sowie mit einem die zur Steuerung des Betriebs der eigentlichen digitalen Halbleiterschaltung erforderlichen Taktimpulse liefernden Taktgeber, bei der durch je ein von einer Gleichspannungsquelle geliefertes Potential beaufschlagte Versorgungsan-
15 schlüsse an dem die eigentliche digitale Halbleiterschaltung samt dem Taktgeber aufnehmenden Halbleiterplättchen vorgesehen und mit wenigstens je einer leitenden Verbindung an die eigentliche digitale Halbleiterschaltung und an den Taktgeber gelegt sind.

20 Nun sind bei digitalen Halbleiterschaltungen häufig nicht nur zwei Betriebspotentiale sondern noch ein weiteres Betriebspotential erforderlich, das zur Erzeugung einer zwischen der Rückseite des Halbleiterplättchens und den Schaltungsteilen an der Vorderseite des-
25 selben liegenden Substratvorspannung gebraucht wird. Ist bei der Schaltung dann ein Taktgeber vorgesehen, so soll im Interesse der Vermeidung einer Zerstörung

der integrierten Halbleiterschaltung der Taktgeber erst nach dem Aufbau der Substratvorspannung V_{BB} eingeschaltet werden. Ferner ist man bei vielen Digitalschaltungen, z.B. bei dynamischen Speichern, daran interessiert, daß
5 eine die zwischen den beiden Anschlüssen des Halbleiterkörpers liegende Spannungsdifferenz übertreffende Hilfsspannung V_z zur Verfügung steht, insbesondere dann, wenn die Schaltung mit aufzuladenden Varaktorkondensatoren versehen ist. Es ist nun Aufgabe der Erfindung, eine ge-
10 eignete Schaltungsmöglichkeit anzugeben.

Erfindungsgemäß ist vorgesehen, daß ein Oszillator zur Steuerung eines Substratvorspannungsgenerators und dieser zur Steuerung des Taktgebers derart vorgesehen ist,
15 daß der Taktgeber erst nach Vollendung des Aufbaus der Substratvorspannung V_{BB} in Tätigkeit tritt. Dies geschieht insbesondere unter Vermittlung eines als Komparator wirkenden Umformers, der mit dem Erreichen des Endwertes der Substratvorspannung den Taktgeber aktiviert.

20

Gemäß einer weiteren Ausbildung der Erfindung ist der besagte Oszillator zur Steuerung einer - ein zusätzliches weiteres Betriebspotential V_z liefernden -Spannungsvervielfachungsschaltung, z.B. einer Spannungsverdopp-
25 lungsschaltung, vorgesehen. Dieses weitere Betriebspotential dient vorzugsweise zur Beaufschlagung von MOS-Kondensatoren, also den besagten Varaktorkondensatoren, die z.B. als Speicherkondensatoren eingesetzt sind. Sie kann aber auch das zum Betrieb der eigentlichen integrier-
30 ten Digitalaschaltung ES benötigte zweite Betriebspotential anstelle von V_{CC} bilden.

Es kann vorteilhaft sein, wenn die Substratvorspannung V_{BB} und/oder die vom Spannungsvervielfacher SV gelieferte
35 Spannung V_z unter Vermittlung eines Regelkreises stabilisiert wird.

Eine der Erfindung entsprechende integrierte digitale Halbleiterschaltung ist im Blockschaltbild in der Zeichnung dargestellt. Auf diese soll nun eingegangen werden.

- 5 Die beiden Versorgungsanschlüsse des die Schaltung auf-
nehmenden Halbleiterplättchens sind mit den Betriebs-
potentialen V_{CC} und G_{ND} beaufschlagt, die dann den ein-
zelnen Schaltungsteilen in der aus der Zeichnung er-
sichtlichen Weise zugeführt werden. Von der Darstel-
10 lung der Leitungswege ist dabei abgesehen worden. Als
Schaltungsteile sind, neben der eigentlichen digitalen
Halbleiterschaltung ES, noch vorgesehen:

- Ein durch die von den beiden Betriebspotentialen
15 V_{CC} und G_{ND} (= Bezugspotential = Masse) gegeben Be-
triebsspannung beaufschlagter Oszillator O, der insbe-
sondere als RC-Oszillator ausgebildet ist. Er liefert
periodische Rechteckimpulse gleicher Amplitude, die zur
Steuerung des Substratvorspannungserzeugers und des
20 Spannungsvervielfachers, z.B. Spannungsverdopplers
dienen. Der Spannungsvervielfacher ist mit SV, der
Substratvorspannungsgenerator mit SE bezeichnet.

- Ein getakteter Substratvorspannungserzeuger SE, bei dem
25 ein Oszillator O als Taktgeber vorgesehen ist, ist aus
der DE-OS 28 12 378 (Titel: "Halbleiterschaltung mit min-
destens zwei in einem Halbleiterkristall vereinigten
Feldeffekttransistoren" (VPA 78 P 1043)) beschrieben.
Die in Fig. 1 dieser OS dargestellte Schaltung eines
30 Substratvorspannungserzeugers kann unmittelbar ange-
wendet werden.

- Der für die eigentliche integrierte digitale Halblei-
terschaltung ES zuständige Taktgeber TG wird seiner-
35 seits über einen Eingang TE mit Rechteckimpulsen von
einer externen Impulsquelle her beauf-
schlagt. Er hat die Aufgabe, die zum Betrieb der eigent-

lichen digitalen Halbleiterschaltung erforderlichen Taktsignale aus den über den Eingang TE erhaltenen Primärimpulsen abzuleiten. Sowohl für den Taktgeber TG als auch für den Substratvorspannungsgenerator SE sind die Versorgungspotentiale V_{CC} und G_{ND} vorgesehen, was übrigens auch für den zwischen beiden vorgesehenen Umformer gilt.

Dieser Umformer oder Umwandler U wird ebenfalls durch die beiden Betriebspotentiale V_{CC} und G_{ND} versorgt. Er hat die Aufgabe, an den Taktgeber TG ein Aktivierungssignal abzugeben, sobald die vom Substratvorspannungsgenerator SE gelieferte Substratvorspannung voll aufgebaut ist. Somit ist es Zweck der vom Umwandler U gelieferten Spannung, erst dann den Taktgeber TG in Betrieb zu setzen, wenn die Substratvorspannung V_{BB} ihren Sollwert erreicht hat. Der Umwandler U wirkt somit als Komparator und kann z.B. durch einen Differenzverstärker gegeben sein. Durch die Anwesenheit des Umwandlers U wird vermieden, daß die eigentliche digitale Halbleiterschaltung ES, z.B. ein Halbleiterspeicher, vor dem Aufbau der Substratvorspannung in Betrieb gesetzt und den dann auftretenden Kurzschlußstrom beschädigt wird.

Ein getakteter Spannungsverdoppler SV ist in der DE-OS 28 11 418 (Titel: "Taktgesteuerter Gleichspannungswandler" (= VPA 78 P 1069)) beschrieben. Das dort beschriebene Schaltungsprinzip läßt sich auch Gleichspannungsvervielfacher mit einem anderen ganzzahligen Verhältnis zwischen Eingangs- und Ausgangsspannung verwenden. Der dort vorgesehene Oszillator kann ohne weiteres durch den zur Versorgung des Substratvorspannungsgenerators SE vorgesehenen Taktosillator O ersetzt werden. Aufgabe des Spannungsvervielfachers SV ist es, eine zum Betrieb der eigentlichen digitalen Halbleiterschaltung ES benötigte erhöhte Betriebsgleichspannung zu erzeugen, wie sie z.B. zum Aufladen von Speicherkapazitäten benötigt wird.

- Der Ausgang des Spannungsvervielfachers SV ist über eine Begrenzerschaltung BS an das Massenpotential G_{ND} gelegt. Er ist außerdem unmittelbar an einen weiteren Versorgungseingang der eigentlichen digitalen Halbleiterschaltung ES geschaltet und führt das zum Betrieb ausgewählter Schaltungsteile, z.B. zum Aufladen von Speicherkondensatoren, benötigte erhöhte zusätzliche Betriebspotential U_2 .
- 10 Die Substratvorspannung V_{BB} , die vom Substratvorspannungsgenerator SE zur Verfügung gestellt wird, kommt hingegen allen im Halbleiterplättchen vorgesehenen Schaltungsteilen zugute. Das eigentliche Betriebspotential V_{CC} ist, wie bereits festgestellt, den Schaltungsteilen O, SE, U, TG und SV zur Verfügung gestellt.
- 15 Es dient außerdem als Hauptbetriebspotential für die eigentliche integrierte Schaltung ES. Dasselbe gilt für das Bezugspotential G_{ND} .
- 20 Die Begrenzerschaltung BS kann z.B. aus zwei oder mehreren hintereinandergeschalteten MOS-Feldeffekttransistoren t bestehen, die durch Verbindung ihrer Gates mit ihren Drains als Widerstände geschaltet sind. Die Source des letzten dieser Transistoren t liegt am Bezugspotential G_{ND} .
- 25 Die Anzahl der in Reihe liegenden Transistoren t richtet sich nach der Anzahl der in der Spannungsvervielfachungsschaltung SV bezüglich der beiden Betriebspotentiale V_{CC} und G_{ND} hintereinandergeschalteten Feldeffekttransistoren. Die Transistoren t können übrigens auch als in Sperrichtung liegende Dioden geschaltet sein.

1 Figur

7 Patentansprüche

Patentansprüche

1. Monolithisch integrierte digitale Halbleiterschaltung mit kapazitiv gesteuerten Feldeffekttransistoren sowie
5 mit einem die zur Steuerung des Betriebes der eigentlichen digitalen Halbleiterschaltung erforderlichen Taktimpulse liefernden Taktgeber, bei der durch je ein von einer Gleichspannungsquelle geliefertes Potential (V_{CC} , G_{ND}) beaufschlagte Versorgungsanschlüsse an dem die eigentliche digitale Halbleiterschaltung (ES) samt dem
10 Taktgeber (TG) aufnehmenden Halbleiterplättchen vorgesehen und mit wenigstens je einer leitenden Verbindung an die eigentliche digitale Halbleiterschaltung (ES) und an den Taktgeber (TG) gelegt sind, dadurch gekennzeichnet,
15 daß ein Oszillator (O) zur Steuerung eines Substratvorspannungsgenerators (SE) und dieser zur Steuerung des Taktgebers (TG) derart vorgesehen ist, daß der Taktgeber (TG) erst nach Vollendung des Aufbaus der Substratvorspannung (V_{BB}) in Tätigkeit tritt.

20

2. Monolithisch integrierte Schaltung nach Anspruch 1, dadurch gekennzeichnet, daß zwischen dem die Substratvorspannung (V_{BB}) liefernden Ausgang des Substratvorspannungserzeugers (SE) und einem der Aktivierung des
25 Taktgebers (TG) dienenden Eingang desselben ein als Komparator wirkender Umformer (U) derart vorgesehen ist, daß der Umformer (U) mit Vollendung des Aufbaus der Substratvorspannung (V_{BB}) ein Aktivierungssignal an den Taktgeber (TG) abgibt.

30

3. Monolithisch integrierte Schaltung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß der Oszillator (O) zur Steuerung einer ein zusätzliches Betriebspotential (V_z) liefernden Spannungsvervielfachungsschaltung (SV)
35 vorgesehen ist.

4. Monolithisch integrierte Schaltung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß der das erhöhte Betriebspotential (V_z) liefernde Ausgang der Spannungsvervielfachungsschaltung (SV) über eine
- 5 Begrenzerschaltung (BS) an das Bezugspotential G_{ND} , das von dem einen Anschluß des die Schaltung aufnehmenden Halbleiterkörpers geliefert wird, gelegt ist.
5. Monolithisch integrierte Schaltung nach Anspruch 4,
- 10 dadurch gekennzeichnet, daß die Begrenzerschaltung (BS) aus in Serie liegenden MOS-Feldeffekttransistoren (t) besteht, die in gleicher Weise als Widerstände geschaltet sind.
- 15 6. Monolithisch integrierte Schaltung nach Anspruch 4, dadurch gekennzeichnet, daß die Begrenzerschaltung (BS) aus in Serie liegenden MOS-Feldeffekttransistoren (t) besteht, die in gleicher Weise als in Sperrichtung liegende Dioden geschaltet sind.
- 20 7. Monolithisch integrierte Schaltung nach einem der Ansprüche 4 bis 6, dadurch gekennzeichnet, daß die vom Spannungsvervielfacher (SV) gelieferte Spannung (V_z) und/oder die vom Substratvorspannungsgenerator (SE) ge-
- 25 lieferte Spannung (V_{BB}) stabilisiert ist.

