

①



Europäisches Patentamt
European Patent Office
Office européen des brevets

⑪

Numéro de publication:

**0 051 531
B1**

⑫

FASCICULE DE BREVET EUROPEEN

④

Date de publication du fascicule du brevet:
12.06.85

⑤

Int. Cl.⁴: **G 04 F 10/10**

⑥

Numéro de dépôt: **81401716.6**

⑦

Date de dépôt: **27.10.81**

⑤

Appareillage pour la datation précise d'un évènement par rapport à une référence de temps.

③

Priorité: **31.10.80 FR 8023404**

④

Date de publication de la demande:
12.05.82 Bulletin 82/19

⑤

Mention de la délivrance du brevet:
12.06.85 Bulletin 85/24

⑧

Etats contractants désignés:
AT BE CH DE GB IT LI NL SE

⑥

Documents cités:
**FR - A - 2 468 153
US - A - 3 983 481**

**NUCLEAR INSTRUMENTS AND METHODS, volume 109,
no. 3, 15 juin 1973, AMSTERDAM (NL) R.E.H. JONES et
al. "The time stretcher", pages 461-477**

⑦

Titulaire: **ELECTRONIQUE SERGE DASSAULT,
80, avenue Marceau, F-75008 PARIS (FR)**

⑦

Inventeur: **Geesen, Michel, 48, rue des Mûres,
F-92160 Antony (FR)**

⑦

Mandataire: **Netter, André et al, Cabinet NETTER 40, rue
Vignon, F-75009 Paris (FR)**

EP 0 051 531 B1

Il est rappelé que: Dans un délai de neuf mois à compter de la date de publication de la mention de la délivrance du brevet européen toute personne peut faire opposition au brevet européen délivré, auprès de l'Office européen des brevets. L'opposition doit être formée par écrit et motivée. Elle n'est réputée formée qu'après paiement de la taxe d'opposition (Art. 99(1) Convention sur le brevet européen).

Description

L'invention se réfère à un dispositif de datation selon le préambule de la revendication 1.

Pour synchroniser deux ou un plus grand nombre d'horloges espacées à la surface de la terre, par exemple des horloges atomiques, sans déplacer ces horloges, on a proposé d'émettre, à partir du site de chaque horloge, une ou deux séries d'impulsion (s) laser à des instants qui peuvent être repérés avec une grande précision en référence à l'horloge dudit site. Les impulsions laser en provenance de deux sites distincts sont dirigées vers un objectif commun placé de manière à «voir» simultanément ces deux sites, ledit objectif étant avantageusement un satellite de la terre, et on détermine l'intervalle de temps séparant l'arrivée sur le satellite d'impulsions laser provenant d'une horloge de celles provenant de l'autre horloge.

La détermination de cet intervalle de temps s'effectue en datant l'arrivée respective de chacune de ces impulsions laser sur le satellite à l'aide d'une horloge dont est muni le satellite et en mesurant l'écart entre les deux dates correspondantes. Cette dernière mesure peut s'effectuer au sol à l'aide des informations retransmises par le satellite sur les dates respectives d'arrivée des deux impulsions.

Dans cette application, la précision de chaque datation doit être exceptionnellement élevée, meilleure que la nanoseconde.

La présente invention résout ce problème et permet d'effectuer des datations avec une très grande précision d'événements tels que l'arrivée d'une impulsion laser sur un satellite.

Par le document antérieur «The time stretcher» — NUCLEAR INSTRUMENTS AND METHODS, volume 109, n° 3, 15 Juin 1973, AMSTERDAM, pages 461—477, on connaît un dispositif de datation d'un premier événement par rapport à un deuxième événement comprenant:

- un circuit d'intégration;
- des moyens de charge de ce circuit d'intégration, propres à engendrer un courant prédéterminé;
- des moyens de commutation commutables dans un premier et un deuxième état, et propres à faire passer, dans ledit premier état, le courant prédéterminé dans le circuit d'intégration, et, dans ledit deuxième état, ce courant prédéterminé dans un circuit de dérivation indépendant dudit circuit d'intégration;
- des moyens de décharge du circuit d'intégration, propres à fournir une vitesse de décharge faible par rapport à la vitesse de charge;
- des moyens de commande pour commuter les moyens de commutation de l'un desdits états à l'autre, lesdits moyens de commande, en réponse à une impulsion représentative du premier événement, plaçant les moyens de commutation dans le premier état afin de charger le circuit d'intégration, et, en réponse à une impulsion représentative du deuxième événement, plaçant les moyens de commutation dans le deuxième état, afin d'interrompre cette charge; et

— des moyens de mesure sensibles à la décharge du circuit d'intégration pour déterminer le temps séparant les deux événements, lesdits moyens de mesure mesurant le temps au bout duquel un état prédéterminé de décharge du circuit d'intégration est atteint.

Il s'est avéré toutefois que le montage connu dans ce document antérieur ne permettait pas une solution complète du problème posé.

Il en est de même pour le dispositif décrit dans US-A-3 983 481, qui propose la mesure d'un intervalle entre deux événements à l'aide d'un dispositif de mesure fonctionnant suivant le principe du vernier, à l'aide d'un circuit d'intégration chargé à un taux relativement rapide et déchargé à un taux relativement lent.

La présente invention part d'un dispositif tel que défini plus haut, caractérisé en ce qu'il comporte une horloge de référence fournissant des impulsions dont celle qui suit immédiatement l'impulsion représentative du premier événement est prise comme référence ce temps du deuxième événement, en ce que les moyens de décharge agissent au plus tard dès l'interruption de la charge par les moyens de commutation, et en ce que les moyens de commutation comprennent deux organes actifs de commutation, sensiblement identiques, montés respectivement et séparément en série sur le circuit indépendant et sur le circuit d'intégration, et commandés en opposition par les moyens de commande.

Ainsi, conformément à cette disposition, il est possible d'obtenir une commutation extrêmement précise du début de la charge d'un intégrateur avec un minimum de phénomènes transitoires. En prévoyant que le premier courant est déjà stabilisé à un niveau prédéterminé dans un circuit parallèle au circuit d'intégration, et en commutant ce premier courant vers le circuit d'intégration, on réduit les transitoires. En outre, par le jeu de la commande rigoureusement symétrique des organes de commutation utilisés à cet effet on évite tout retard à la commutation du courant dans l'un des circuits de dérivation et d'intégration par rapport à l'autre, aussi bien au début qu'à la fin de la période de charge. La commande de chacun de ces organes peut être réalisée d'une façon extrêmement franche entre une condition de blocage dans laquelle les courants de fuites sont réduits au minimum, et une condition passante dans laquelle ces organes de commutation affectent peu ledit premier courant.

Ces précautions sont particulièrement utiles pour un équipement embarqué à bord d'un satellite et destiné à fonctionner sur de longues durées sans possibilité d'intervention humaine et en subissant l'action de variations de températures qui peuvent être importantes.

Conformément à une forme de réalisation, le signal de charge est composé par la superposition du premier courant prédéterminé et d'un courant de décharge, d'amplitude beaucoup plus faible et de sens opposé au premier courant, qui est appliqué au circuit d'intégration dès le début de la période de charge. A la fin de la charge, seul le pre-

mier courant prédétermine est à nouveau commuté pour traverser le premier circuit et le courant de décharge reste appliqué au moins jusqu'à la fin de la période de décharge du circuit d'intégration. La commande de ce courant de décharge en dehors des périodes de charge et de décharge peut être effectuée à l'aide d'un dispositif de commutation qui établit un court-circuit aux bornes du dispositif d'intégration par lequel s'écoule le courant de décharge en dehors des périodes de fonctionnement de ce dernier.

Avantageusement, on prévoit de réguler le premier courant prédéterminé afin de maintenir à un niveau constant le courant traversant le premier circuit à la sortie du premier organe de commutation pour compenser les variations de caractéristiques électriques de ce dernier. Dans la mesure où ces variations sont sensiblement identiques pour le deuxième organe de commutation dont les caractéristiques ont été choisies aussi voisines que possible de celles du premier organe, on assure ainsi indirectement une régulation du niveau de courant à la sortie du deuxième organe de commutation dans le circuit d'intégration pendant les courtes périodes de fonctionnement en charge de ce dernier.

Conformément à un mode de réalisation avantageux de la commande de la commutation, il est prévu un circuit à retard pour retarder l'instant d'interruption de la charge (et par conséquent le début de la décharge) du circuit d'intégration pendant un temps au moins égal au temps mis par ce dernier pour atteindre un régime de charge linéaire après la réception de l'impulsion représentative de l'évènement à dater.

Cette réalisation est d'un intérêt particulier lorsqu'on désire déterminer l'intervalle de temps séparant deux évènements. Dans ce cas, en effet, le défaut de linéarité de la charge d'un condensateur au début de son régime n'intervient pas sur la précision de la détermination, dans la mesure où l'interruption de la charge de l'intégrateur n'est entreprise qu'à partir d'un état où celle-ci est devenue linéaire.

La durée de décharge du circuit d'intégration fournit une mesure de l'intervalle de temps séparant l'arrivée de l'évènement à dater de l'impulsion d'horloge qui suit immédiatement. Avantageusement, on utilise, pour le chronométrage de cette durée de décharge, des moyens de comptage des impulsions de l'horloge de référence employée pour le repérage de l'impulsion représentative de l'évènement à dater. La lecture de la durée de décharge se fait de préférence en laissant ces moyens de comptage fonctionner en permanence et en venant lire l'état instantané du compteur au début et à la fin de la période de décharge en réponse aux signaux correspondants.

L'invention est avantageusement utilisée pour la datation d'impulsions laser reçues par un satellite, en vue notamment de la synchronisation d'horloges atomiques situées en des sites distincts au sol.

D'autres aspects et avantages de l'invention apparaîtront à la lecture de la description qui va

suivre, faite à titre d'exemple, en référence aux dessins annexés, dans lesquels:

la figure 1 représente schématiquement un satellite et des stations terrestres avec lesquelles il communique en vue de la mise en œuvre de l'invention;

la figure 2 est un schéma synoptique d'un circuit pour la détermination de la position d'une impulsion laser par rapport à une horloge de référence;

la figure 3 est un schéma synoptique du circuit de chronométrage utilisé en aval du dispositif de la figure 2;

la figure 4 est un diagramme illustrant le fonctionnement en charge et en décharge d'un circuit d'intégration utilisé pour la datation de l'impulsion laser;

la figure 5 est un diagramme de signaux illustrant le fonctionnement des différentes parties du circuit de la figure 2; et,

la figure 6 représente le détail d'un des circuit de la figure 2.

Le satellite S (figure 1), qui peut être un satellite «spinné», c'est-à-dire stabilisé par rotation, comprend un appareillage optique 21 (figure 2) propre à projeter sur un convertisseur photoélectrique 22 un pinceau laser provenant de l'une et/ou de l'autre d'une multiplicité de stations P1, P2, P3, etc... équipées chacune d'une horloge, par exemple une horloge atomique. Dans cet exemple, le but de l'installation est de synchroniser lesdites horloges en déterminant l'intervalle de temps qui sépare une impulsion d'une horloge d'une impulsion d'une autre horloge, afin de déterminer l'écart de synchronisme entre les horloges.

Le convertisseur 22 peut comprendre une photodiode ou autre cellule photoélectrique unique, comme représenté, ou bien une multiplicité de photodiodes dont chacune est affectée à une longueur d'onde utilisée par une ou plusieurs stations d'émission.

Chaque station P émet une impulsion laser dans un créneau de temps qui lui est affecté, et bénéficie avantageusement d'une multiplicité de créneaux, par exemple, une centaine, de manière que la mesure corresponde à une moyenne de mesures.

Les émissions d'impulsions laser par chacune des stations sont datées à l'aide de leur horloge atomique et l'installation portée par le satellite S a pour but de dater l'arrivée d'une impulsion laser émise par un poste et l'arrivée de celle émise par un autre poste de sorte qu'il soit possible de connaître l'intervalle de temps séparant ces arrivées et d'effectuer sur les horloges atomiques de l'un et/ou de l'autre poste les ajustements requis pour amener ces dernières en synchronisme exact pour tenir compte de leur décalage ou bien d'être informé sur la valeur de celui-ci. L'information sur l'instant d'impact de chaque impulsion laser sur le satellite S, instant déterminé par référence à des signaux d'horloge disponibles sur le satellite est, dans ce but, envoyée par télémesure chacune des stations ou bien, de préférence, vers une station

centrale C liée par télémesure non seulement au satellite S mais également aux divers postes.

L'appareillage optique 21 comprend un réflecteur pour réfléchir vers chaque station le pinceau laser qu'il reçoit de ladite station. La mesure à chaque station, par exemple à ladite station P1, de l'intervalle de temps qui sépare l'instant d'émission de l'impulsion de l'écho ainsi reçu par réflexion fournit l'information sur le temps de trajet de l'impulsion entre ladite station et le satellite.

Outre le réflecteur, non représenté, l'appareillage optique 21 comprend des moyens pour diriger l'énergie laser atteignant le satellite vers une photodiode 22 à travers une optique telle qu'une lentille non représentée.

La sortie électrique 24 de la photodiode 22 est connectée à travers un amplificateur-détecteur 25 à une entrée CE27 d'une bascule 28 de type D, dont l'entrée D29 est fixée à un niveau stable équivalent à un niveau logique 1 en permanence. La bascule 28 comporte une entrée de remise à zéro R30 et deux sorties, directe et inverse, respectivement Q31 et Q32. La sortie Q31 de la bascule 28 est reliée, d'une part, à une entrée de commande 35 d'un circuit de commutation 36 propre, dans une première condition, à court-circuiter deux bornes terminales 37 et 38 et, dans une deuxième condition, à interrompre le court-circuit entre les bornes 37 et 38. La sortie Q31 est également reliée à l'entrée D40 d'une bascule 41 de type D, par une liaison 33. La bascule 41 reçoit sur son entrée d'horloge CE42 des signaux de sortie d'un amplificateur 43, lui-même alimenté par un circuit d'horloge 44, fonctionnant dans l'exemple choisi à une fréquence de 15 MHz.

Le circuit de bascule 41 comporte une sortie Q45 reliée, à travers un circuit à retard 46, qui peut être constitué par un branchement en série de deux portes logiques, à une entrée 47 d'une porte OU 48 dont l'autre entrée 49 est connectée à la sortie Q32 de la bascule 28. La sortie du circuit à retard 46 est également reliée à un circuit d'interface 50 par une liaison 51 transmettant à ce circuit une information dite de début de conversion. Compte tenu du temps de fonctionnement de l'interface 50, il est également possible de connecter la ligne 51 en amont du circuit de retard 46. De cette interface 50 est issue une ligne 53 de remise à zéro RAZ connectée à l'entrée R30 de la bascule 28. L'interface 50 reçoit également sur une entrée 54 des signaux issus d'une sortie inverseuse 55 de l'amplificateur de signaux d'horloge 43. Cette interface par ailleurs possède un certain nombre de sorties qui seront explicitées ci-après.

La porte OU 48 comporte une sortie directe 58 et une sortie inverseuse 60, la première sortie 58 étant connectée à la base 61 d'un transistor de type NPN Q71 tandis que la sortie inverseuse 60 de la porte OU 48 est reliée à la base 62 d'un transistor Q72 choisi pour avoir des caractéristiques aussi proches que possible de celles du transistor Q71. Ces deux transistors Q71 et Q72 ont leurs émetteurs connectés en commun à une borne 65 d'un générateur de courant réglable 66 fournis-

sant un courant désigné ci-après par la lettre I. A son extrémité 67 opposée à la borne 65, le générateur 66 est raccordé à une source de tension qui, dans l'exemple considéré, est de -15 volts. Le courant nominal du générateur 66 est d'environ 20 milli-ampères dans cet exemple. Le générateur de courant 66 possède une entrée 68 susceptible de recevoir un signal de tension d'un circuit de comparaison 70 commandant le niveau de courant fourni par ce générateur dans un but de régulation comme il sera expliqué ci-après. Le circuit de comparaison 70 reçoit sur son entrée 73 un signal de tension prélevé au collecteur 75 du transistor Q71 auquel cette entrée 73 est raccordée. Le circuit comparateur 70 possède une deuxième entrée 74 susceptible de recevoir une tension de référence stabilisée par diode Zener et fournissant une référence à partir de laquelle le niveau du courant du générateur 66 est régulé.

Le collecteur 75 du transistor Q71 est relié à la masse M par l'intermédiaire d'une résistance R78. Une borne d'entrée 37 du circuit de commutation 36 est également à la masse. Le collecteur 76 du transistor Q72 est relié directement à la borne 38 du circuit de commutation 36, cette borne 38 étant elle-même connectée à une extrémité d'un deuxième générateur à courant constant 80 dont l'autre extrémité 81 est reliée à une source de tension, par exemple de +12 volts. Ce générateur 80 est propre à produire un courant auquel il sera fait référence ci-après sous la désignation i , i étant dans l'exemple choisi d'un ordre de grandeur de 20 micro-ampères, c'est-à-dire environ mille fois plus faible que le courant I. Un condensateur C84 est également connecté entre les bornes 37 et 38, son armature 85 étant reliée à la borne 37 et donc à la masse, tandis que son armature 86 est reliée à la borne 38. Cette armature 86 est également reliée à l'entrée d'un détecteur de niveau 88 dont la sortie 90 est connectée, d'une part à une ligne de fin de conversion 92 propre à transmettre une information lorsque la décharge du condensateur C84 a pris fin, et d'autre part, par l'intermédiaire d'une ligne 94, à une entrée 95 du circuit de commutation 36 afin de rétablir la liaison entre les bornes 37 et 38 dès qu'un signal apparaît sur la sortie 90 du comparateur ou détecteur de niveau 88.

L'entrée 35 du circuit de commutation 36 est reliée (figure 6) à une armature d'un condensateur 103, dont l'autre armature est reliée à la base 104 d'un transistor PNP 105 et, à travers une résistance 107 à l'entrée 95 du circuit 36 issue de la sortie 90 du détecteur 88.

Une résistance 110 reliée entre une source de potentiel négatif (-v) et la base 104 forme avec la résistance 107 un circuit de polarisation de cette base à une valeur suffisamment basse, lorsque le détecteur 88 est au repos, pour que le transistor 105, dont l'émetteur 111 est relié à la jonction 37 et le collecteur 113 à la jonction 38 à travers une résistance 112, soit passant. Dans cet état, le transistor 105 court-circuite le condensateur C84 en maintenant seulement entre les armatures 85 et 86 une tension résiduelle égale à la chute de po-

tentiel du courant i dans la résistance 112. Cette chute de potentiel est toujours supérieure à la tension de décalage du comparateur 88 afin de permettre une commutation franche de celui-ci lorsqu'un signal de charge du condensateur est appliqué sur son entrée négative 120, l'entrée positive 121 étant reliée à la masse.

Le principe général de fonctionnement est le suivant:

Dès l'arrivée d'une impulsion laser, on commence à charger le condensateur C84 à un taux stable et relativement élevé. On arrête la charge lors de la réception du premier signal de l'horloge de référence 44 portée par le satellite suivant la réception de l'impulsion laser. A partir de cet instant, on permet la décharge du condensateur C84 à un taux connu, environ mille fois plus faible que le taux de charge et on mesure le temps de décharge de ce condensateur. L'horloge 44 est utilisée pour ce chronométrage, comme il sera indiqué ci-après. La fin de la décharge est détectée par le détecteur 88 qui émet alors un signal de fin de conversion que l'on date pour mesurer le temps écoulé.

Le fonctionnement détaillé sera bien compris si l'on se réfère à la figure 2 en même temps qu'aux diagrammes de signaux représentés sur la figure 5.

Avant la réception d'une impulsion laser, le circuit de commutation 36 est dans sa position fermée (niveau 0 sur le diagramme A de la figure 5). La sortie Q31 est à son niveau 0, Q32 étant au niveau 1 (figure 5 C). L'horloge 44 produit un signal crénelé H, tel que représenté à la figure 5 D, sur l'entrée CE42 de la bascule 41; la sortie Q45 de cette bascule se trouve au niveau 0; la base de Q71 est alimentée par la sortie Q32 de la bascule 28 à travers la porte OU 48, ce qui maintient le transistor Q71 à l'état conducteur. La base de Q72 n'est pas alimentée et ce dernier transistor est bloqué (figure 5 G). Le condensateur C84 est déchargé, ses armatures étant court-circuitées par le circuit de commutation 36 (figure 5 H).

L'arrivée d'une impulsion laser sur la photodiode 22 se traduit par la production d'une impulsion électrique sur la sortie 24 de celle-ci dont le front avant est admis, après amplification, sur l'entrée d'horloge CE27 de la bascule 28 et fait passer la sortie Q31 de cette dernière à un niveau 1, ce qui a pour effet d'ouvrir le circuit de commutation 36, interrompant le court-circuit entre les bornes 37 et 38. Simultanément, le niveau de la sortie Q32 est passé à 0, interrompant ainsi la tension d'alimentation de la base 61 du transistor Q71, qui se trouve bloqué, et provoquant par la sortie inverseuse 60 la mise en conduction du transistor Q72 dont la base 62 se trouve maintenant alimentée. La borne 38 est donc maintenant reliée au générateur de courant 66 et le condensateur C84, dont les armatures ne sont plus en court-circuit, commence à se charger négativement (figure 5 H) sous l'effet d'un courant égal à $(I-i)$ si l'on fait abstraction pour le moment du courant base émetteur du transistor Q72.

Le fonctionnement détaillé du circuit de com-

mutation 36 est le suivant: le signal de la sortie Q31 (figure 6) charge le condensateur 103 à un niveau qui provoque la coupure du transistor 105. Sous l'effet de la charge du condensateur C84, le niveau de tension à la sortie du détecteur 88 s'élève et vient confirmer par l'entrée 95 la polarisation en non conduction de la base 104.

En même temps que les sorties Q31 et Q32 de la bascule 28 changeaient d'état, l'entrée D40 de la bascule 41 se trouve portée au niveau 1. Cette bascule est donc prête à basculer à la réception du prochain front d'horloge en provenance du circuit 44. Ce front FA est représenté sur la figure 5 D. Il provoque le changement d'état de la sortie Q45 lequel est transmis par le circuit à retard 46. (Ce dernier peut être constitué simplement par la mise en série de deux portes dont les délais de transition s'accumulent pour fournir un léger retard, suffisant cependant pour remplir la fonction explicitée ci-après). A l'issue de ce retard désigné par δ sur la figure 5 E, un signal est présent sur l'entrée 47 de la porte OU 48 qui va rétablir les sorties 58 et 60 dans leur état initial en entraînant la conduction de Q71 et le reblocage de Q72 respectivement. Dès lors, le condensateur C84 commence à se décharger sous l'effet du courant i , le courant I étant dévié par le transistor Q71. Cette décharge est représentée sur la figure 5 H par la ligne de pente positive faible qui, dans la réalité est d'environ mille fois moins inclinée que la droite de charge à pente négative la précédant. La durée de cette décharge est chronométrée par des moyens qui seront explicités ci-après.

A la fin de la décharge du condensateur C84, le retour de l'armature 86 a un niveau de potentiel voisin de 0, fait retomber la tension de sortie 90 du détecteur 88. La tension de la base 104 s'abaisse et le transistor 105 laisse passer un courant suffisant pour empêcher le condensateur C84 de se charger sensiblement en sens inverse sous l'action du courant i à un niveau indésirable.

La retombée de la tension de sortie 90 du détecteur 88 (signal de fin de conversion) commande le transfert de l'information de datation dans une mémoire décrite ci-après, et à la fin de laquelle, la remise à zéro de la bascule 28 dont les sorties Q31 et Q32 changent d'état et provoquent, d'une part, la remise à sa tension de repos du condensateur C84 et d'autre part, au top d'horloge suivant, la remise de la sortie Q45 à son état initial. La remise à sa tension de repos du condensateur C84 intervient lorsque la sortie Q31 revient à son état initial en ramenant la tension de polarisation de la base 104 à un niveau qui rétablit la pleine conduction du transistor 105 (figure 6).

On conçoit que si la fréquence du signal d'horloge propre au satellite issue du circuit 44, est à titre d'exemple, de 15 MHz, la période correspondante entre deux fronts d'horloge soit très grande par rapport à la précision, d'une nanoseconde ou moins, requise pour dater l'arrivée des impulsions laser sus-mentionnées. Le circuit qui vient d'être décrit permet de localiser dans le temps la position de l'arrivée d'une telle impulsion entre deux fronts d'horloge successifs, tels que FA sur la

figure 5 D, en mesurant le temps de décharge du condensateur. Ce temps est, en effet, très long et peut être mesuré par le comptage d'un nombre correspondant de créneaux de cette même horloge. Si, par exemple, le taux de décharge du condensateur est mille fois inférieur au taux de charge de ce dernier, le niveau de charge correspondant à l'intégration continue entre deux créneaux d'horloge successifs sera déchargé sur un intervalle de temps dilaté correspondant à mille créneaux de cette même horloge. Si le temps de décharge chronométré correspond par exemple à 600 créneaux, on en déduit que l'impulsion laser avait été reçue à un instant précédant l'arrivée du signal d'horloge ayant déclenché la décharge d'un intervalle égal à soixante pour cent (60%) de la période de cette horloge à une constante près dépendant du retard δ .

La courbe représentative de la charge du condensateur C84 est montrée sur la figure 4. Elle présente une partie initiale a non linéaire, suivie d'une partie b, linéaire. La charge se poursuit jusqu'à l'instant H d'arrivée du signal d'horloge retardé sur l'entrée 47 de la porte OU 48. Le transistor Q72 se bloque, tandis que le transistor Q71 se débloque et le condensateur C84 se décharge linéairement.

On a montré en trait pointillé sur la figure 4, en d la droite de la charge théorique du condensateur C84 après l'arrivée de l'impulsion laser au temps t_1 . On a représenté également les courbes de charge et de décharge théoriques et réelles pour une impulsion laser parvenant au temps t_2 . Les signaux de fin de conversion sont fournis respectivement aux temps T_1 et T_2 pour les courbes réelles (trait plein) et T'_1 et T'_2 pour les courbes théoriques (trait pointillé). La datation des impulsions laser s'effectuant par différence, on constate que: $T_1 - T_2 = T'_1 - T'_2$ et donc que l'information de datation correspond aux conditions théoriques aussi longtemps que le signal d'horloge faisant passer de la charge rapide à la décharge lente se produit sur une partie rectiligne de la courbe de charge.

Le circuit de retard 46 montré sur la figure 2 a pour fonction de retarder l'application sur la porte OU 48 du signal d'horloge suivant immédiatement l'arrivée de l'impulsion laser pendant un temps δ au moins égal au temps δ nécessaire au condensateur C84 pour acquérir un régime de charge linéaire. L'instant H auquel les transistors Q71 et Q72 sont commutés pour aborder la décharge de C84 est donc toujours séparé de l'arrivée de l'impulsion laser d'un intervalle δ qui peut être pris par exemple, égal au dixième de la période de l'horloge 44. Ainsi, la décharge ne peut pas débuter en un point d'une portion non linéaire de la courbe de charge du condensateur C84. Si l'impulsion laser suit de très près une impulsion d'horloge ou un front d'horloge, il est possible que la durée de charge du condensateur soit légèrement supérieure à une période de cette horloge. Dans ces conditions, le nombre d'impulsions comptées pendant la décharge du condensateur pourra être légèrement supérieur à K, K étant le facteur de dilatation de l'échelle des temps utilisé

pour effectuer la datation de la réception d'une impulsion laser entre deux impulsions d'horloge.

Grâce à ces dispositions, il est possible d'utiliser sur le satellite une horloge de fréquence relativement basse, de l'ordre de la dizaine de MHz: On obtient cependant une datation avec une précision supérieure à la nanoseconde, de l'ordre de quelques dizaines de picosecondes. La consommation en énergie électrique reste modérée et l'équipement du satellite léger. L'invention prévoit des mesures contribuant à l'obtention d'une telle précision.

Pour une parfaite stabilité du niveau du courant de charge utilisé – une très faible erreur sur celui-ci pouvant se traduire par des différences considérables de temps de décharge en échelle dilatée –, on utilise des transistors Q71 et Q72 ayant des caractéristiques aussi voisines que possible.

En outre, comme indiqué précédemment, le courant de charge du condensateur C84 n'est pas rigoureusement égal à la différence ($I - i$) des courants issus des générateurs 66 et 80, mais à la différence entre le courant de collecteur (point 76) du transistor Q72 et le courant i . Ce courant de collecteur est lui-même égal à la différence du courant I et du courant base-émetteur du transistor Q72. Le courant base-émetteur de ce transistor pouvant varier, on règle le courant I et, étant donné que le transistor Q72 n'entre en fonctionnement que pendant de brèves durées, on effectue de préférence une régulation du courant de collecteur Q71. Ainsi, pendant les périodes de conduction du transistor Q71, la tension de collecteur (tension au point 75) est prélevée par le comparateur 70 et comparée à une tension de référence admise sur l'entrée 74 de ce comparateur. Le courant du générateur 66 est ajusté en fonction du signal d'erreur apparaissant à la sortie du comparateur 70. Le signal de tension de collecteur est représentatif du courant collecteur traversant la résistance R78. Les transistors Q71 et Q72 étant très voisins l'un de l'autre, tant en ce qui concerne leur environnement que leurs caractéristiques, la compensation du courant I , pour tenir compte des variations du courant base-émetteur de l'un, est convenable, à une très faible erreur près, pour tenir compte des variations du courant base-émetteur de l'autre. Lorsque le transistor Q72 entre en conduction, son courant de collecteur, qui assure la charge du condensateur C84 en combinaison avec le courant i est ainsi bien maintenu à une valeur constante, avec une précision dépendant de celle de la tension de référence Zener sur l'entrée 74.

L'interface 50 de la figure 2 a un rôle de conversion ou d'adaptation des signaux produits ou reçus par les circuits représentés, qui sont réalisés en logique ECL, à une logique TTL ou C MOS, dans laquelle se trouvent réalisées les autres portions du système de traitement des informations et de la datation selon l'invention. Ainsi, on applique à l'entrée 205 de l'interface un signal de remise à zéro RAZ, qui entraîne la remise à zéro de la bascule 28 par l'aligne 53. Une sortie 201 de l'interface 50 fournit les signaux d'horloge à la fréquence

des signaux présents sur la ligne 54. Une sortie 203 transmet à l'extérieur de l'interface un signal de début de conversion dès qu'un tel signal apparaît sur la ligne 51. Enfin, la ligne 92 connectée à la sortie du détecteur de niveau 88 transmet un signal de fin de conversion ainsi qu'il est expliqué auparavant.

On se réfère maintenant à la figure 3. Le circuit de mesure représenté sur cette figure est destiné à effectuer le chronométrage de la durée de décharge du circuit du condensateur C84 sous l'action du courant de décharge.

Un compteur 221 est alimenté sur son entrée 223 par les impulsions d'horloge issues de la sortie 201 de l'interface 50 à la fréquence de ces impulsions à l'entrée de la bascule 41. Ce compteur «tourne» librement, c'est-à-dire qu'il compte en permanence à partir de sa valeur initiale jusqu'à sa capacité maximale, après quoi, il reprend le comptage à sa valeur initiale et ainsi de suite, et cela aussi longtemps qu'il reçoit des impulsions d'horloge. Il est relié, par une liaison multibits 219, à deux registres 218 et 229. Le registre 218 possède une entrée de commande 217 reliée à la sortie 203 de l'interface 50 pour lire dans le registre 218 le contenu du compteur au moment où l'impulsion de début de conversion est engendrée à la sortie 203 de l'interface 50. Le registre 229 est propre à lire l'état des étages de poids les plus faibles, par exemple au nombre de douze, du compteur 221 lorsque son entrée 231 reçoit l'indication du signal de fin de conversion à partir de la ligne 92 de la figure 2. Il enregistre donc l'état instantané de ces étages de poids faibles du compteur 221 au moment où la fin de la décharge est détectée.

Les sorties des registres 218 et 229 sont connectées respectivement aux entrées 225 et 234 d'un dispositif d'écriture qui introduit les contenues des deux registres 218 et 219 dans une mémoire 237 par une ligne 235 reliant la sortie du dispositif d'écriture à l'entrée 236 de cette mémoire. La mémoire 237 est associée à un dispositif de lecture 238 qui commande la sortie en série des informations mémorisées sur une sortie 242 par l'intermédiaire d'une ligne de commande 240. Ce circuit de lecture comprend deux entrées, une entrée de cadencement 241 et une entrée d'autorisation de transfert 239 pour permettre la commande par le circuit de lecture du transfert bit à bit hors de la mémoire sur la sortie 242.

Dans l'application aux satellites envisagée, les bits de sortie série sur la ligne 242 sont transmis par télémesure à une station au sol chargée de centraliser les informations nécessaires à la synchronisation des horloges.

La très grande précision de fonctionnement du circuit de datation qui vient d'être décrit permet de tirer parti de rapports de dilatation de l'échelle de temps très importants, supérieurs à 500 et pouvant dépasser mille, pour la mesure du temps séparant l'arrivée de l'impulsion à dater de l'impulsion d'horloge suivante. De tels facteurs de dilatation qui résultent du rapport entre le taux de charge et de décharge du condensateur utilisé

pour la dilatation seraient illusoires en l'absence d'une très haute précision dans le temps des opérations de commutation liées à la datation, précisions autorisées par les diverses caractéristiques de réalisation qui ont été décrites.

Revendications

1. Dispositif de datation d'un premier événement par rapport à un deuxième événement, comprenant:

- un circuit d'intégration (76, 38, C84, M);
- des moyens de charge (66) de ce circuit d'intégration propres à engendrer un courant (I);
- des moyens de commutation (OU 48, Q71, Q72) commutables dans un premier et un deuxième état et propres à faire passer, dans ledit premier état, le courant prédéterminé (I) dans le circuit d'intégration, et, dans ledit deuxième état, ce courant prédéterminé (I) dans un circuit de dérivation (75, R78, 37, M) indépendant du circuit d'intégration;

- des moyens de décharge (80) du circuit d'intégration, propres à fournir une vitesse de décharge faible par rapport à la vitesse de charge;

- des moyens de commande (28, 41, 46) pour commuter les moyens de commutation de l'un desdits états à l'autre, lesdits moyens de commande, en réponse à une impulsion représentative du premier événement, plaçant les moyens de commutation dans le premier état afin de charger de circuit d'intégration (76, 38, C84, M) et, en réponse à une impulsion représentative du deuxième événement, plaçant les moyens de commutation dans le deuxième état afin d'interrompre cette charge; et

- des moyens de mesure (88, 221, 218, 229, 226, 237, 238) sensibles à la décharge du circuit d'intégration (C84), pour déterminer le temps séparant les deux événements, lesdits moyens de mesure mesurent le temps au bout duquel un état prédéterminé de décharge du circuit d'intégration est atteint; caractérisé en ce qu'il comporte une horloge (44) de référence fournissant des impulsions dont celle qui suit immédiatement l'impulsion représentative du premier événement est prise comme référence de temps du deuxième événement, en ce que les moyens de décharge (80) agissent au plus tard dès l'interruption de la charge par les moyens de commutation (OU 48, Q71, Q72), et en ce que les moyens de commutation comprennent deux organes actifs de commutation (Q71, Q72), sensiblement identiques, montés respectivement et séparément en série sur le circuit indépendant (75, R78, 37, M) et sur le circuit d'intégration (76, 38, C84, M) et commandés en opposition par les moyens de commande (28, 41, 46).

2. Dispositif selon la revendication 1, caractérisé en ce que lesdits moyens de charge comprennent un générateur de courant (66) connecté en un point commun (65) dudit circuit indépendant et dudit circuit d'intégration, en amont desdits organes de commutation (Q71, Q72).

3. Dispositif selon la revendication 2, caractérisé en ce qu'il comprend un détecteur (70) du ni-

veau du courant traversant (R78) le circuit indépendant, en aval de l'organe de commutation (Q71), associé à ce circuit indépendant, ledit générateur de courant (66) étant réglable et placé sous la commande de ce détecteur (70) de niveau de courant pour maintenir ledit niveau de courant à une valeur stable en dépit d'éventuelles variations des caractéristiques électriques desdits organes de commutation.

4. Dispositif selon la revendication 1, caractérisé en ce que les deux organes de commutation sont respectivement constitués par un premier (Q71) et un second (Q72) transistor dont les émetteurs sont connectés au point commun (65) dudit circuit indépendant et du circuit d'intégration, et dont les bases (61, 62) sont reliées respectivement à deux sorties (58, 60) d'une porte logique (OU, 48) propre à produire deux signaux logiques inverses, ladite porte logique étant connectée en entrée aux moyens de commande.

5. Dispositif selon l'une des revendications précédentes, caractérisé en ce que les moyens de commande (28, 41, 46) sont propres à provoquer la décharge dudit circuit d'intégration dès l'interruption du signal de charge.

6. Dispositif selon l'une des revendications 1 à 4, caractérisé en ce qu'il comporte un générateur (80) courant (i) de décharge d'amplitude très inférieure à celle du courant prédéterminé (I), et en ce que les moyens de commande (28, 41, 46, 36) sont propres à appliquer ce courant de décharge (i) dans le circuit d'intégration (C84) en opposition audit courant prédéterminé (I) dès le début de la charge du circuit d'intégration tandis que la décharge du circuit d'intégration est interrompue (36) en réponse à la détection d'un niveau de décharge prédéterminé (88).

7. Dispositif selon la revendication 6, caractérisé en ce que les moyens de commande (28, 41, 46, 36) comportent un dispositif de commutation (36) du courant de décharge (i) propre à, dans une première position, court-circuiter le circuit d'intégration (C84) et, dans une deuxième position, laisser le courant de décharge (i) traverser ledit circuit d'intégration.

8. Dispositif selon l'une quelconque des revendications 1 à 7, caractérisé en ce que les moyens de commande comportent en outre une première bascule (28) déclenchée en réponse à ladite impulsion représentative du premier événement et une deuxième bascule (41) validée en réponse à ladite impulsion représentative du premier événement pour basculer en réponse à l'impulsion représentative du deuxième événement, lesdits organes de commutation (Q71, Q72) étant placés sous la commande de ladite première et de ladite deuxième bascules.

9. Dispositif selon l'une des revendications 1 à 7, caractérisé en ce que les moyens de commande (28, 41, 46, 36) comportent un circuit à retard (46) propre à retarder l'interruption de la charge du circuit d'intégration pour un temps au moins égal au temps mis par ce dernier pour atteindre un régime de charge linéaire.

10. Dispositif selon l'une des revendications

précédentes, caractérisé en ce que lesdits moyens (88, 221, 218, 229, 226, 237, 238) de mesure de temps comporte des moyens (221) de comptage des impulsions de l'horloge de référence.

11. Dispositif selon la revendication 10, caractérisé en ce que les moyens de mesure de temps comportent en outre des moyens (238) de lecture de l'état instantané desdits moyens (221) de comptage au début et à la fin de la période de décharge sans modifier le fonctionnement desdits moyens de comptage en réponse auxdites impulsions de l'horloge de référence.

Patentansprüche

1. Einrichtung für die Datierung eines ersten Ereignisses bezogen auf ein zweites Ereignis, bestehend aus:

– Einer Integrationsschaltung (76, 38, C84, M);

– Vorrichtungen für die Aufladung (66) dieser Integrationsschaltung die geeignet sind, einen vorbestimmten Strom (I) zu erzeugen;

– Schaltvorrichtungen (Oder Gatter 48, Q71, Q72), die zwei Schaltzustände haben und geeignet sind, im ersten Zustand den vorbestimmten Strom (I) in die Integrationsschaltung und im zweiten Zustand diesen Strom (I) in einen Ableitkreis (75, R78, 37, M), welcher von der Integrationsschaltung unabhängig ist, fließen zu lassen;

– Entladevorrichtungen (80) für die Integrationsschaltung die, bezogen auf die Aufladegeschwindigkeit, eine niedrige Entladegeschwindigkeit sicherstellen;

– Steuereinrichtungen (28, 41, 46) um die Schaltvorrichtungen in den einen oder anderen der vorgenannten Zustände zu bringen. Diese Steuereinrichtungen setzen die Schalteinrichtungen, als Antwort auf einen Impuls, der das erste Ereignis darstellt, in ihren ersten Zustand um die Integrationsschaltung (76, 38, C84, M) aufzuladen, und sie setzen die Schaltvorrichtungen als Antwort auf einen Impuls, der das zweite Ereignis darstellt, in ihren zweiten Zustand, um die Aufladung zu unterbrechen; und

– Messmitteln (88, 221, 218, 229, 226, 237, 238) die auf die Entladung der Integrationsschaltung (C84) reagieren, um die Zeit zwischen den beiden Ereignissen zu bestimmen. Diese Messmittel messen die Zeitdauer an deren Ende die Integrationsschaltung einen vorbestimmten Entladezustand erreicht hat. Diese Messmittel sind dadurch gekennzeichnet, dass sie eine Referenzuhr enthalten (44), die Impulse liefert, unter denen sich derjenige befindet, der unmittelbar auf den Impuls folgt, der das erste zu datierende Ereignis darstellt und als Referenzzeit für das Ereignis herangezogen wird, weiterhin sind diese Messmittel dadurch gekennzeichnet, dass die Entladeeinrichtung (80) spätestens nach Unterbrechung der Aufladung durch die Umschalteinrichtung (Oder Gatter 48, Q71, Q72) einsetzt zu arbeiten, und sie sind dadurch gekennzeichnet, dass die Umschalteinrichtungen zwei aktive Schaltelemente (Q71, Q72) enthalten, die einander sehr gleichen, die getrennt hintereinander in die unabhängige

Schaltung (75, R78, 37, M) und in die Integrationsschaltung (76, 38, C84, M) eingefügt sind und durch die Steuermittel (28, 41, 46) entgegengesetzt geschaltet werden.

2. Einrichtung entsprechend dem Anspruch 1, die dadurch gekennzeichnet ist, dass die genannten Lademittel einen Stromgenerator (66) enthalten, der an einen gemeinsamen Punkt (65) der genannten unabhängigen Schaltung und der genannten Integrationsschaltung angeschlossen ist, und zwar vor den genannten Schaltmitteln (Q71, Q72).

3. Einrichtung entsprechend dem Anspruch 2, dadurch gekennzeichnet, dass sie einen Amplitudendetektor (70) für den Strom, der durch die unabhängige Schaltung (R78) fließt, enthält und der vor dem Schaltorgan (Q71) an das die unabhängige Schaltung angeschlossen ist, angeordnet ist. Der genannte Stromgenerator (66) ist regelbar und zwar über diesen Amplitudendetektor der Stromstärke (70), so dass der genannte Strom auf einem stabilen Wert, unabhängig von eventuellen Schwankungen der elektrischen Eigenschaften der genannten Schaltmittel, gehalten wird.

4. Einrichtung entsprechend dem Anspruch 1, dadurch gekennzeichnet, dass die beiden Schaltorgane aus zwei Transistoren Q71 und Q72 bestehen und deren Emitter beide mit Punkt 65 der Integrationsschaltung und der unabhängigen Schaltung verbunden sind, und deren Basen (61, 62) mit zwei Ausgängen (58, 60) eines Logik Gatters (Oder 48), geeignet für die Erzeugung von zwei invertierten logischen Signalen, verbunden sind, wobei das genannte logische Gatter am Eingang der Steuermittel angeschlossen ist.

5. Einrichtung entsprechend einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Schaltmittel (28, 41, 46) geeignet sind die Entladung der genannten Integrationsschaltung zu bewirken, sobald das Ladesignal unterbrochen wird.

6. Einrichtung entsprechend einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, dass sie einen Generator für den Entladestrom (i) umfasst, dessen Amplitude sehr weit unter der des vorbestimmten Stromes (I) liegt, und dadurch, dass die Steuereinrichtungen (28, 41, 46, 36) geeignet sind, diesen Entladestrom (i) in die Integrationsschaltung einzuführen (C84), und zwar vom Beginn der Aufladung der Integrationsschaltung an, wobei dieser Strom in der Richtung dem eingepprägten Strom (I) entgegengesetzt ist, während die Entladung der Integrationsschaltung durch die Feststellung eines vorbestimmten Entladenniveaus (88) unterbrochen wird (36).

7. Einrichtung entsprechend dem Anspruch 6, dadurch gekennzeichnet, dass die Steuereinrichtungen (28, 41, 46, 36) eine Umschaltvorrichtung (36) für den Entladestrom (i) umfassen, die geeignet ist, in einer ersten Stellung die Integrationsschaltung (C84) kurzzuschließen und in einer zweiten Stellung den Entladestrom (i) durch die Integrationsschaltung hindurchfließen zu lassen.

8. Einrichtung entsprechend einem beliebigen der Ansprüche 1 bis 7, dadurch gekennzeichnet, dass die Schalteinrichtungen unter anderem ein erstes Flip-Flop (28) enthalten, das als Reaktion auf den genannten Impuls, der das erste Ereignis darstellt, umgeschaltet wird und ein zweites Flip-Flop (41), das als Reaktion auf die Ankunft des Impulses, der das erste Ereignis darstellt, vorbereitet wird, um als Reaktion auf das Eintreffen des Impulses, der das zweite Ereignis darstellt, die genannten Schaltorgane (Q71, Q72), welche von den erwähnten beiden Flip-Flops gesteuert werden, umzuschalten.

9. Einrichtung entsprechend einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, dass die Steuereinrichtungen (28, 41, 46, 36) eine Verzögerungsschaltung (46) enthalten, die geeignet ist, die Aufladung der Integrationsschaltung für eine Dauer zu verzögern, die mindestens der Zeit entspricht, die diese Integrationsschaltung benötigt, um in den linearen Teil ihrer Ladekurve zu gelangen.

10. Einrichtung nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die genannten Vorrichtungen (88, 221, 218, 229, 226, 237, 238) für die Zeitmessung Einrichtungen umfassen (221), die die Impulse der Referenzuhr zählen.

11. Einrichtung entsprechend dem Anspruch 10, dadurch gekennzeichnet, dass die Mittel für die Zeitmessung unter anderem Vorrichtungen umfassen (228), die es erlauben, den jeweiligen Stand dieser Zähleinrichtungen (221) am Anfang und am Ende der Entladephase abzulesen, ohne die Funktion der genannten Zähleinrichtungen, bezogen auf die genannten Impulse der Referenzuhr zu ändern.

Claims

1. Apparatus for dating a first event relative to a second event, the apparatus comprising:

an integrator circuit (76, 38, C84, M);

charging means (66) for charging the integrator circuit and suitable for generating a predetermined current (I);

switching means (OU 48, Q71, Q72) switchable between a first state and a second state and suitable, in the first state, for passing the predetermined current (I) into the integrator circuit, and in the second state, for passing the predetermined current (I) into a bypass circuit (75, R78, 37, M) independent of the integrator circuit;

integrator circuit discharging means (80) suitable for providing a discharging rate which is small relative to the charging rate;

control means (28, 41, 46) for switching the switch means from one state to the other, said control means being responsive to a pulse representative of the first event to place the switching means in the first state in order to charge the integrator circuit (76, 38, C84, M), and to a pulse representative of the second event to place the switching means in the second state in order to interrupt said charging; and

measuring means (88, 221, 218, 229, 226, 237,

238) responsive to the discharging of the integrator circuit (C84) to determine the time separating the two events, the said measuring means measuring the time at the end of which a predetermined discharge of the integrator circuit is reached;

the apparatus being characterized in that it includes a reference clock (44) supplying pulses, with the first pulse that immediately follows the pulse representative of the first event being taken as the time reference for the second event;

in that the discharging means (80) act no later than the interruption of charging by the switching means (OU 48, Q71, Q72); and

in that the switching means comprise two active switching devices (Q71, Q72) which are substantially identical, which are respectively and separately connected in series with the independent circuit (75, R78, 37, M) and with the integrator circuit (76, 38, C84, M), and which are oppositely switched by the control means (28, 41, 46).

2. Apparatus according to claim 1, characterized in that the said charging means comprise a current generator (66) connected to a point (65) which is common to the said independent circuit and to the integrator circuit, upstream from the said switching devices (Q71, Q72).

3. Apparatus according to claim 2, characterized in that it includes a current level detector (70) for detecting the level of the current passing (R78) through the independent circuit downstream from its switching device (Q71) and associated with said independent circuit, the said current generator (66) being adjustable and under the control of the current level detector circuit (70) to maintain the said current level at a stable value in spite of any possible variations in the electrical characteristics of the said switching devices.

4. Apparatus according to claim 1, characterized in that the two switching devices are respectively constituted by a first transistor (Q71) and by a second transistor (Q72) having their emitters connected to the point (65) common to the said independent circuit and the integrator circuit, and having their bases connected respectively to two outputs (58, 60) of a logic gate (OU, 48) suitable for producing two inverse logic signals, the said logic gate having its input connected to the control means.

5. Apparatus according to any preceding claim, characterized in that the control means (28, 41, 46) are suitable for causing the said integrator circuit

to discharge as soon as the charging signal is interrupted.

6. Apparatus according to any one of claims 1 to 4, characterized in that it includes a discharging current generator (80) for generating a discharging current (i) of much lower amplitude than the predetermined current (I), and in that the control means (28, 41, 46, 36) are suitable for applying the discharging current (i) to the integrator circuit (C84) in opposition to the said predetermined current (I) from the beginning of integrator circuit charging, while the discharging of the integrator circuit is interrupted (36) in response to the detection of a predetermined level of discharge (88).

7. Apparatus according to claim 6, characterized in that the control means (28, 41, 46, 36) include a discharging current (i) switching device (36) suitable, in a first position, for short-circuiting the integrator circuit (C84) and, in a second position, for allowing the discharging current (i) to pass through the said integrator circuit.

8. Apparatus according to any one of claims 1 to 7, characterized in that the control means further include a first bistable (28) which is triggered in response to the said pulse representative of the first event, and a second bistable (41) which is enabled in response to the said pulse representative of the first event to change state in response to the pulse representative of the second event, the said switching devices (Q71, Q72) being placed under the control of the said first and second bistables.

9. Apparatus according to any one of claims 1 to 7, characterized in that the control means (28, 41, 46, 36) include a delay line (46) suitable for delaying the interruption of integrator circuit charging for a period of time not less than the time taken by the integrator circuit to begin charging linearly.

10. Apparatus according to any preceding claim, characterized in that the said time measuring means (88, 221, 218, 229, 226, 237, 238) comprise counting means (221) for counting reference clock pulses.

11. Apparatus according to claim 10, characterized in that the time measuring means further comprise means (238) for reading the instantaneous value of the said counting means (221) at the beginning and at the end of the discharge period without modifying the operation of the counting means in response to the said reference clock pulses.

1/4

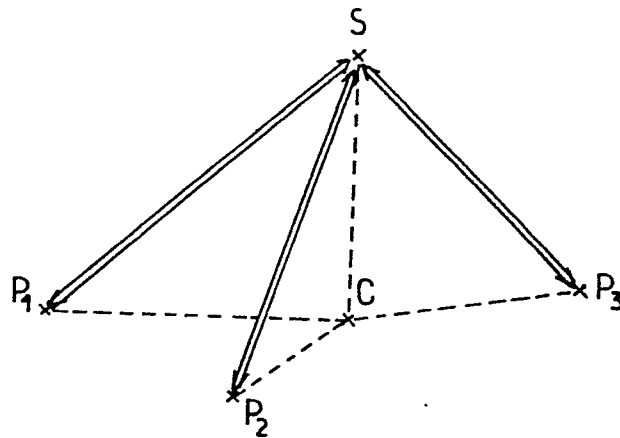
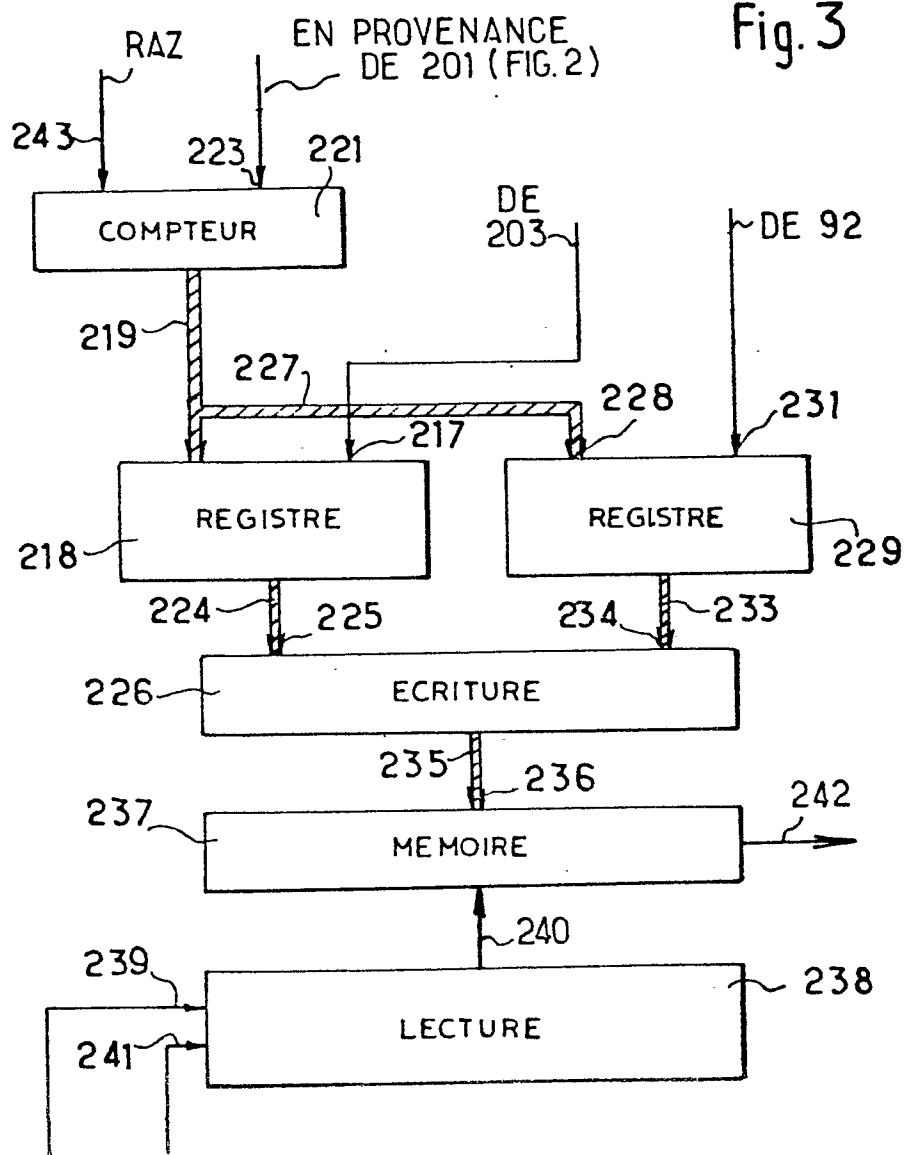


Fig. 3



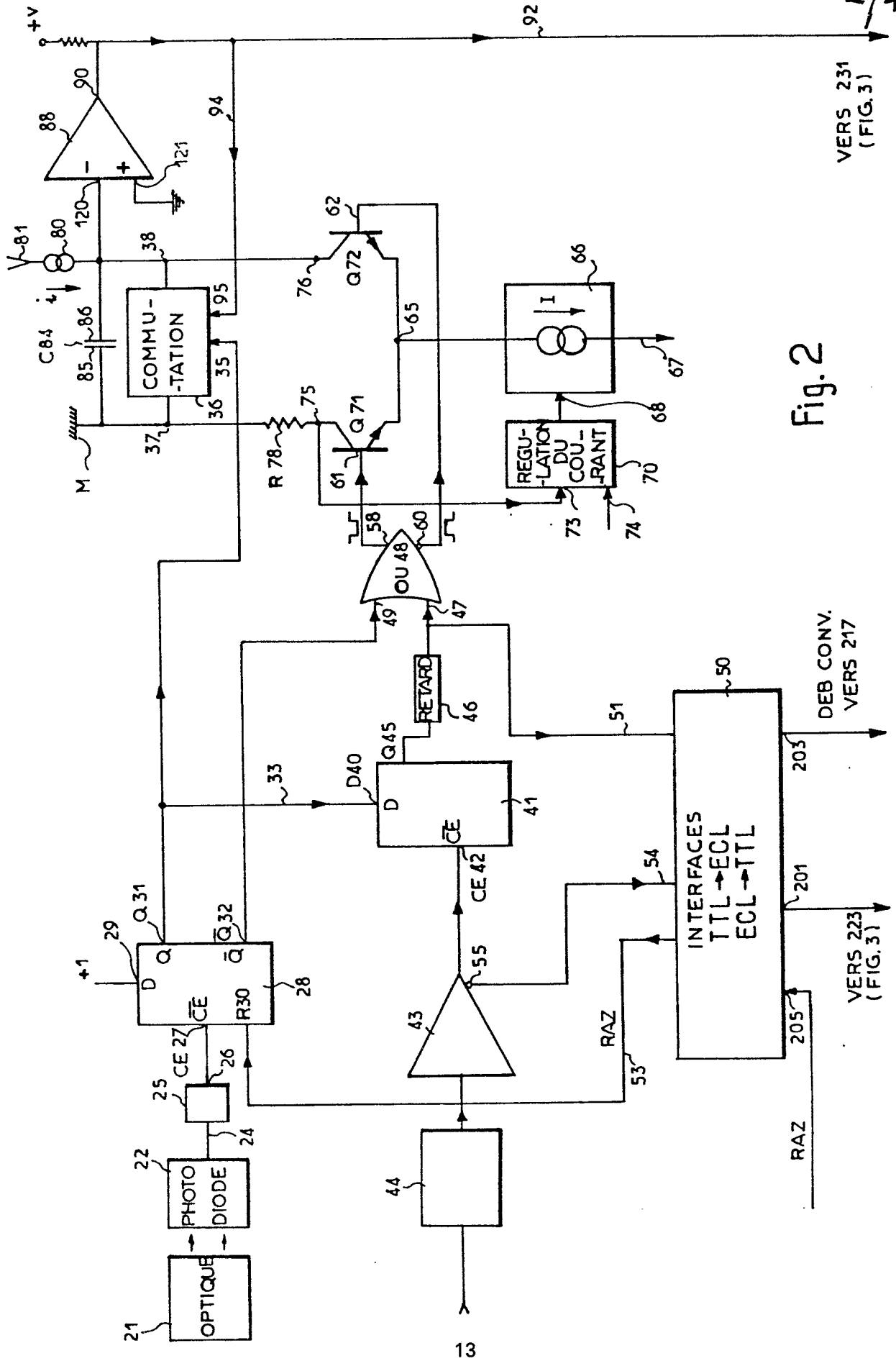


Fig. 2

VERS 231
(FIG. 3)DEB CONV.
VERS 217VERS 223
(FIG. 3)



Fig. 5



