(19) Europäisches Patentamt
European Patent Office
Office européen des brevets

(11) Veröffentlichungsnummer : **0 064 774**
B1

(12) # EUROPÄISCHE PATENTSCHRIFT

(45) Veröffentlichungstag der Patentschrift : **02.01.86**

(51) Int. Cl.⁴ : **F 42 C 15/10**, F 42 C 15/40, F 42 B 22/04

(21) Anmeldenummer : **82104693.5**

(22) Anmeldetag : **04.09.80**

(60) Veröffentlichungsnummer der früheren Anmeldung nach Art. 76 EPÜ : **0026348**

(54) **Sicherheits-Zündschaltung für einen Unterwasserzünder.**

(30) Priorität : **29.09.79 DE 2939700**

(43) Veröffentlichungstag der Anmeldung : **17.11.82 Patentblatt 82/46**

(45) Bekanntmachung des Hinweises auf die Patenterteilung : **02.01.86 Patentblatt 86/01**

(84) Benannte Vertragsstaaten : **BE FR GB NL SE**

(56) Entgegenhaltungen :
DE-A- 2 752 823
DE-C- 824 218
US-A- 3 115 833
US-A- 3 572 244

(73) Patentinhaber : **Rheinmetall GmbH**
Ulmenstrasse 125 Postfach 6609
D-4000 Düsseldorf (DE)

(72) Erfinder : ***Kaltbeitzer, Dieter, Dipl.-Ing.***
Hüttenstrasse 56
D-4006 Erkrath-2-Hochdahl (DE)
Erfinder : **Veldhoen, Hendrik**
Kerkendyk 28
Schyndel (NL)

(74) Vertreter : **Behrens, Ralf Holger, Dipl.-Phys.**
in Firma Rheinmetall GmbH Ulmenstrasse 125 Postfach 6609
D-4000 Düsseldorf 1 (DE)

EP 0 064 774 B1

Anmerkung : Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents im Europäischen Patentblatt kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99(1) Europäisches Patentübereinkommen).

Beschreibung

Die Erfindung betrifft eine Sicherheitszündschaltung für einen Unterwasserzünder mit den Merkmalen des Oberbegriffs des Patentanspruchs 1.

Mit derartigen Sicherheitszündschaltungen ausgestattete Unterwasserzünder werden beispielsweise bei Minenvernichtungsladungen eingesetzt. Eine derartige Sicherheitszündschaltung ist aus der US-A-3 572 244 bekannt. Eine Blindstellung wird bei dieser bekannten Zündschaltung durch die Kombination eines Relais mit einem logischen Schaltkreis erreicht, der das Relais nur dann ansprechen läßt, wenn eine vorgebbare Folge akustischer Signale empfangen wird. Diese Blindstellungsmaßnahme genügt den in jüngster Zeit aufgestellten hohen Sicherheitsanforderungen nicht mehr, da bei Versagen bzw. Fehlfunktion des Relais und/oder des mit diesem verbundenen logischen Schaltkreises eine unbeabsichtigte Zündung, beispielsweise durch ein dafür nicht vorgesehenes Schallsignal, wegen der ständigen Verbindung des Zünders mit der Energiequelle nicht ausgeschlossen ist.

Eine andere, vorzugsweise für Wirkkörper im Landeinsatz geeignete Sicherheitszündeinrichtung ist aus der DE-A-2 752 823 bekannt. Diese weist ein Empfangsteil, ein aus Richtsignalgenerator, einer digitalen Zeitbasis und einem Zeitfenster bestehendes Logikteil sowie daran angeschlossene Betätigungselemente auf. Hier dient das Empfangsteil zum Aussenden und wieder Auffangen von Schallfrequenzen und liefert über Steuerelemente Signale zum Vergleich mit gespeicherten Signalen an das Logikteil, das über die Betätigungselemente eine Zündung auslöst oder eine Passivierung, z. B. bei Freundvorbeizug, hervorruft. Ein analoges Empfangsteil für zeitlich korrelierte Frequenzen ist dort nicht vorhanden und ein Auslösen der Betätigungselemente in aufeinanderfolgenden Zeitintervallen ist nicht vorgesehen. Es ist somit kein Hinweis auf die der Erfindung zugrundeliegenden Aufgabe aus dieser Offenlegungsschrift zu entnehmen.

Aus der DE-A-2 617 775 sind auch bereits Sicherheitszünder für derartige Sprengladungen bekannt, die eine ausschließlich mechanische Sicherheitseinrichtung besitzen, bei der nach Entfernen einer mechanischen Sicherung die gesamte Ladung ins Wasser geworfen wird, woraufhin der beim Absinken zunehmende Wasserdruck über eine Membran und einen Kolben einen Zwischenzünder betätigt, der dann die Hauptladung zur Explosion bringt. Eine derartige Anordnung detoniert somit nach Entfernen der mechanischen Sicherung zwangsläufig bei Erreichen eines vorgegebenen hydrostatischen Druckes, der auf sie nach einer bestimmten Zeit einwirkt, die von der Sinkgeschwindigkeit und damit von etwaigen Strömungsverhältnissen abhängt. Ein definiertes Einwirken auf den Zündzeitpunkt sowie ein Abwenden der Zündung ist nach dem Abwerfen praktisch nicht mehr möglich.

Aufgabe der Erfindung ist es daher, eine Sicherheits-Zündschaltung anzugeben, mit der es möglich ist, eine sichere Zündeinrichtung aufzubauen, die wahlweise zu definierten Zeitpunkten zündbar ist und bei der ein unbeabsichtigtes Zünden praktisch ausgeschlossen ist.

Die erfindungsgemäße Lösung besteht darin, eine Sicherheits-Zündschaltung so auszubilden, daß sie ein analoges Empfangsteil, ein digitales Logikteil sowie zwei über Treiberstufen angeschlossene parallele Entladungskreise aufweist, um wahlweise einen Detonator zu zünden oder die Schaltung von ihrer Spannungsversorgung abzutrennen und letztere kurzzuschließen, und daß das digitale Logikteil die Betätigung der beiden Entladungskreise in aufeinanderfolgenden Zeitintervallen in Abhängigkeit von zwei frequenzmässig und zeitlich korrelierten Eingangssignalen steuert.

Weiterbildende Merkmale der erfindungsgemäßen Schaltung sind in den Unteransprüchen sowie in der nachstehenden Detailbeschreibung der Schaltung näher erläutert.

Mit der erfindungsgemäßen Schaltung wird in vorteilhafter Weise erreicht, daß innerhalb eines ersten Zeitintervalls keine Zündung möglich ist, um Unfälle auszuschließen, innerhalb eines zweiten Zeitintervalls zu beliebigen Zeitpunkten eine Zündung möglich, aber nicht erforderlich ist, um den jeweiligen Verhältnissen Rechnung zu tragen, und in einem dritten Zeitintervall die Spannungsversorgung dauerhaft abgeschaltet wird, um Unfälle zu vermeiden und zufällige Zündungen sicher auszuschließen.

Dabei wird in vorteilhafter Weise das selektive Bandpaßverhalten des analogen Empfangsteiles ausgenutzt, das nur auf einen schmalen Frequenzbereich des möglichen Eingangssignales ausgelegt ist, wobei eine eindeutige Verriegelung der Digitalschaltung gegen artfremde Signale gegeben ist. Außerdem bietet die erfindungsgemäße Schaltung den Vorteil einer hohen Betriebssicherheit unter Verwendung von C-MOS-Bauelementen, die im Betrieb wenig Strom brauchen, und einer eine Reihe von Jahren lagerfähigen Energiequelle in Form einer Lithium-Batterie.

Es ist einsichtig, daß die erfindungsgemäße Zündschaltung sowohl für die verschiedensten Minenvernichtungsladungen als auch für andere Unterwassergeräte einsetzbar ist. Darüber hinaus bestehen selbstverständlich auch andere Verwendungsmöglichkeiten, wenn man z. B. den beim Ausführungsbeispiel verwendeten Schalter einer Wasserdrucksicherung durch einen anderen Schalter ersetzt, bei dessen Schließen die Zündschaltung in Betrieb gesetzt wird. Während die Verwendung der erfindungsgemäßen Zündschaltung mit einer mechanischen Anordnung von Vorstecker und Wasserdrucksiecherungen eine geeignete Einsatzart darstellt, ist die erfindungsgemäße Schaltung keinesfalls darauf beschränkt.

Die Erfindung wird nachstehend anhand der Beschreibung von Ausführungsbeispielen und unter Bezugnahme auf die beiliegende Zeichnung näher erläutert. Die Zeichnung zeigt in

Figur 1 ein Impulsdiagramm von Ausgangssignalen an zwei Ausgängen eines Teilers zur Erläuterung der Abfolge von Totzeit, Scharfzeit und Batterieentladungszeit bei der erfindungsgemäßen Zündschaltung ;

Figur 2 Blockschaltbild zur Erläuterung des Signalflusses bei der erfindungsgemäßen Zündschaltung ;

Figur 3 eine Bandfiltercharakteristik der bei der Zündschaltung verwendeten Filter im Bandpaßfilter ;

Figur 4 ein Schaltbild des verwendeten selektiven Bandpaßfilters ;

Figur 5 eine grafische Darstellung zur Erläuterung des Dämpfungsverlaufes des selektiven Bandpaßfilters nach Fig. 4 ;

Figuren 6A und 6B ein Schaltbild zur Erläuterung von Einzelheiten der gesamten erfindungsgemäßen Schaltungsanordnung, wobei Fig. 6A Einzelheiten der Baugruppen nach Fig. 2A und Fig. 6B Einzelheiten der Baugruppen nach Fig. 2B zeigt.

Allgemeine Funktion

Die gesamte Zündschaltung der Zünderelektronik wird dadurch aktiviert, daß bei Erreichen einer vorgegebenen Wassertiefe von einigen Metern die Zündschaltung über den Schalter 42 der Wasserdrucksicherung mit der internen Batterie 40 verbunden wird, bei der es sich zweckmäßigerweise um eine Lithium-Batterie handelt. Bei einer Batteriespannung von U_{Batt} fließt im Normalbetrieb ein normaler Laststrom, während im Einschaltaugenblick für etwa 1 Sekunde ein erhöhter, etwa doppelt so großer Laststrom fließt. Dieses Verhalten ist gleichzeitig die Kontrolle für die Funktion des Richtsignalgenerators 26, der dafür sorgt, daß bei Missionsbeginn die digitale Zeitbasis 22 und die übrigen digitalen Baugruppen 24-32 in eine definierte Ausgangsposition gebracht werden. Außerdem wird neben weiteren Sicherheitsmaßnahmen zusätzlich während der ersten Betriebssekunde die Gate-Elektrode des Zünd-Thyristors Thy1 kurzgeschlossen und damit eine Zündung dieses Zünd-Thyristors Thy1 sicher verhindert.

Mit dem Ende des Richtsignales beginnt die digitale Zeitbasis 22 mit der Erzeugung eines Zeittaktes. Das Impulsdiagramm ist in Fig. 1 dargestellt, in der die logischen Ausgangspegel der beiden verwendeten Ausgänge Q11 und Q12 des Teilers IC7 gegenüber der Zeit aufgetragen sind. Die Gesamt-Missionsdauer besteht somit aus drei Hauptintervallen, nämlich einer Totzeit t_1, einer daran anschließenden Scharfzeit t_2 und schließlich einer Batterieentladungszeit t_3. Die Erzeugung und Verwendung der in Fig. 1 dargestellten Logiksignale wird nachstehend näher erläutert.

Während der Totzeit im Zeitintervall t_1 kann zwar ein vom Hydrophon 10 empfangenes Schallsignal verstärkt und von den Schmitt-Triggern, die im wesentlichen aus den Transistoren T3 und T5 bzw. T4 und T6 aufgebaut sind, durchgeschaltet werden, jedoch verhindert die digitale Verknüpfungs- und Entscheidungslogik die Abgabe eines Ausgangssignales vom Leistungsinverter I3 des integrierten Schaltkreises IC9 an den Zünd-Thyristor Thy1, so daß eine Zündung in diesem Zeitintervall t_1 noch nicht möglich ist.

Während der Scharfzeit im anschließenden Zeitintervall t_2 ermöglicht der Eingangsdecoder IC4A in Verbindung mit dem Zeitbasisdecoder IC4B die Vorbereitung des NAND-Gatters G1 im IC8, so daß beim Eintreffen eines korrekten Zündsignales der Leistungsinverter I3 des IC9 durchgeschaltet und damit der Zündvorgang eingeleitet wird. Bleibt aber ein derartiges Zündsignal während der Scharfzeit im Zeitintervall t_2 aus, so wird während des anschließenden Zeitintervalles t_3 die Batterie 40 entladen und über eine Schmelzsicherung Si die gesamte Auswerte-Elektronik von der Stromversorgung abgetrennt. Eine Zündung ist auf diese Weise unmöglich, während eine Bergung der dazugehörigen Minenvernichtungsladung oder des Unterwasserzünders zwar nach der Missionsdauer möglich, aber nicht erforderlich ist.

Analogteil mit Vorverstärker, Bandpaßfilter und Trennverstärker (vgl. Fig. 2 und Fig. 6A)

Der Analogteil der erfindungsgemäßen Zündschaltung, der im wesentlichen einen Vorverstärker 12, ein Bandpaßfilter 14, einen Trennverstärker 16 sowie ein erstes und ein zweites Selektiv-Filter 18 bzw. 20 aufweist, ist schematisch in Fig. 2 und im einzelnen in Fig. 6A dargestellt.

Vorverstärker

Zur Aufnahme der von einem Sender abgestrahlten, codierten Tonfrequenzsignale wird ein keramischer Druckwandler oder ein Hydrophon 10 verwendet. Das Hydrophon 10 ist bereits unmittelbar am Eingang der Schaltung (vgl. Fig. 6A) mit einem Widerstand R1 beschaltet, um das Übertragungsmaß zu linearisieren und um die Ausbildung einer statischen Gleichspannung infolge der Eigenkapazität des Hydrophons 10 zu vermeiden.

Das vom Druckwandler oder Hydrophon 10 empfangene Schallsignal wird dann über den Koppelkondensator C2 dem invertierenden Eingang des analogen Operationsverstärkers IC1 zugeführt, der das wesentliche Bauteil des Vorverstärkers 12 darstellt. Der invertierende Eingang des Operationsverstärkers IC1 liegt mit zwei hochohmigen Widerständen R3 und R2 symmetrisch zwischen der Masse bzw. der Versorgungsspannung U_{Batt}, während die Versorgungsleitung selbst über zwei Kondensatoren C1

und C15 gegenüber der Masse abgeblockt ist. Zwei Meßpunkte MP5 und MP6 für das empfangene Schallsignal befinden sich an den beiden Enden des Widerstandes R1. Der nicht invertierende Eingang des Operationsverstärkers IC1 liegt über einem Widerstand R4 und einen Kondensator C3 an Masse.

Die Verstärkung dieser ersten Verstärkerstufe beträgt $V_1 = 1\,000 \mathrel{\hat{=}} 60$ dB, entsprechend der gewählten frequenzabhängigen Gegenkopplung des Operationsverstärkers IC1 über den Widerstand R5 und der Reihenschaltung des Widerstandes R4 und das Kondensators C3. Für ein empfangenes Schallsignal hat die Ausgangsspannung des Druckwandlers oder Hydrophons 10 einen Wert U1, so daß am Ausgang des Vorverstärkers 12 ein entsprechend verstärktes Signal mit einem Wert von U2 zur weiteren Verarbeitung zur Verfügung steht.

Das aus dem Widerstand R4 und dem Kondensator C3 bestehende RC-Glied sorgt für eine frequenzabhängige Verstärkung des Ausgangssignals, wobei das Dämpfungsmaß ungefähr 6 dB pro Oktave beträgt. In Verbindung mit dem aus dem Kondensator C2 und dem Widerstand R3 bestehenden RC-Glied bzw. dem Widerstand R1, die miteinander einen Hochpaß bilden, ergibt sich bereits an dieser Stelle ein leichtes Bandpaßverhalten. Der Kondensator C4 dient der Frequenzkompensation des Operationsverstärkers IC1. Der Ausgang des IC1 liegt über einen Widerstand R6 an der Versorgungsspannung und über einen Kondensator C5, einen Widerstand R7 und einen Kondensator C7 am invertierenden Eingang eines ersten Operationsverstärkers IC2A des anschließenden Bandpaßfilters 14.

Bandpaßfilter

Das Bandpaßfilter 14 besteht im wesentlichen aus zwei Operationsverstärkern IC2A und IC2B mit entsprechender Beschaltung, um das bereits im Vorverstärker 12 angestrebte Bandpaßverhalten mit noch ausgeprägterem Dämpfungsverlauf zu realisieren.

Der Ausgang des Operationsverstärkers IC2A ist über einen Widerstand R9 mit dem invertierenden Eingang verbunden sowie über einen Kondensator C6 mit dem Eingang des Kondensators C7 sowie der einen Seite eines Widerstandes R8 verbunden, der auf der anderen Seite an Masse liegt. Der nichtinvertierende Eingang des Operationsverstärkers IC2A liegt an der einen Seite eines Widerstandes R10, der auf der anderen Seite über einen Kondensator C8 mit der Masse, über einen Widerstand R12 ebenfalls mit der Masse, über einen Widerstand R14 mit dem nichtinvertierenden Eingang des nächsten Operationsverstärkers IC2B und über einen Widerstand R11 mit der Versorgungsspannung verbunden ist. Der Ausgang des Operationsverstärkers IC2A liegt über einen Widerstand R13 und einen Kondensator C10 am invertierenden Eingang des zweiten Operationsverstärkers IC2B des Bandpaßfilters 14. Der Ausgang des Operationsverstärkers IC2B ist über einen Widerstand R16 mit seinem invertierenden Eingang sowie über einen Kondensator C9 mit dem Eingang des Kondensators C10 und der einen Seite eines Widerstandes R15 verbunden, der auf der anderen Seite auf Masse liegt.

Das angestrebte Bandpaßverhalten mit ausgeprägtem Dämpfungsverlauf läßt sich beispielsweise dadurch erreichen, daß man zwei selektive Filter 1. Ordnung in Reihe schaltet, deren Resonanzfrequenzen geringfügig gegeneinander verstimmt sind, was auch als « staggered tuning » bezeichnet wird. Der qualitative Dämpfungsverlauf ist in Fig. 3 dargestellt, in der der Betrag der normierten Verstärkung über der normierten Frequenz aufgetragen ist. Dabei zeigen die Kurven 1 und 2 den Frequenzgang der Einzelfilter, während die stärker ausgezogene Kurve 3 den resultierenden Frequenzgang wiedergibt.

Man erkennt, daß der in Kurve 3 dargestellte resultierende Frequenzgang in der Nähe der Resonanzfrequenz wesentlich flacher verläuft als der der einzelnen Tiefpaßfilter, jedoch bei höheren und niedrigeren Frequenzen steiler abfällt. Ein für den Übertragungsbereich optimiertes Bandpaßfilter, wie es bei der gesamten Schaltungsanordnung verwendet wird, ist im einzelnen in Fig. 4 dargestellt.

Es ergibt sich der in Fig. 5 dargestellte Dämpfungsverlauf des selektiven Bandpaßfilters gemäß Fig. 4 bzw. 6A.

Unter Verwendung von Bauelementen mit einer maximalen Toleranz von 1 % für die Widerstände R7 bis R13 bzw. von 2,5 % für die Kondensatoren C6 bis C10 ergibt sich eine ausreichend geringe Frequenzänderung über den Temperaturbereich von − 20 °C bis + 50 °C.

Die in Fig. 5 dargestellte Einsattelung des übertragungsmaßes an den Bandenden beträgt maximal 6 dB und ist in der Praxis unerheblich da im tatsächlich zur Anwendung gelangenden Bereich die Verstärkung auf ± 1 dB konstant ist.

Trennverstärker

Das im Vorverstärker 12 verstärkte und im Bandpaßfilter 14 aufbereitete und verstärkte Signal wird über einen Kopplungskondensator C11 an den invertierenden Eingang eines Operationsverstärkers IC3 angelegt.

Die Eingangsseite des Kondensators C11 ist über einen Widerstand R17 mit der Versorgungsspannung verbunden, während der invertierende Eingang des IC3 mit zwei hochohmigen Widerständen R18 und R19 symmetrisch zwischen der Masse und der Versorgungsspannung liegt. Der nicht invertierende Eingang des Operationsverstärkers IC3 liegt über einen Widerstand R20 und einen Kondensator C12 an Masse, so daß der Operationsverstärker IC3 über das RC-Glied R20/C12 schwach frequenzabhängig gegengekoppelt ist. Der Ausgang des IC3 ist über ein Potentiometer P1 mit seinem

nicht-invertierenden Eingang verbunden, so daß sich die erforderliche Ausgangsspannung zur Ansteuerung der Schmitt-Trigger in den beiden Selektiv-Filtern 18 und 20 einstellen läßt. Kriterium für das Einhalten der gewählten Empfindlichkeit ist das eindeutige Schalten der Schmitt-Trigger, das für die beiden Frequenzen F1 und F2 an den beiden Meßpunkten MP3 und MP4 am Ausgang der beiden Selektiv-Filter nachweisbar ist. Der Kondensator C13 dient der Frequenzkompensation des Operationsverstärkers IC3. Ferner liegt der Ausgang des Operationsverstärkers IC3 über einen Widerstand R21 an der Versorgungsspannung.

Sämtliche vier Operationsverstärker IC1, IC2A, IC2B und IC3 sind in üblicher Weise an die Versorgungsspannung U_{Batt} und an Masse angeschlossen (vgl. Fig. 6A).

Das am Ausgang des Trennverstärkers 16, also am Ausgang des Operationsverstärkers IC3 vorliegende, nunmehr niederohmige und niederfrequente Ausgangssignal wird über einen Auskoppelkondensator C14 ausgekoppelt und gelangt über ein RC-Tiefpaßglied, das aus einem Widerstand R22 und einem Kondensator C16 besteht, auf die als Begrenzer geschaltete Zenerdiode D1, die bei Erreichen der Zenerspannung das niederfrequente Ausgangssignal begrenzt.

Durch diese Maßnahme wird sichergestellt, daß bei konstanter Verstärkung bei stärker einfallendem Eingangssignal, etwa bei einer geringen Zünd- und Sprengentfernung, die nachgeschalteten Stimmgabelfilter StG1 und StG2 nicht vor den Schmitt-Triggern übersteuert werden. Das hätte zur Folge, daß die zulässige Schaltbandbreite der Stimmgabelfilter zu sehr von der Nennfrequenz abweichen würde. Auf diese Weise würde ein Teil der erreichten hohen Selektivität wieder eingebüßt.

Selektiv-Filter und Schmitt-Trigger

Die am Ausgang des Trennverstärkers 16 verfügbare niederfrequente Spannung wird zur weiteren Signalaufbereitung über die beiden Entkopplungswiderstände R23 und R24 den beiden Selektivfilterkanälen für die Codefrequenzen F1 und F2 zugeführt, wo sie getrennt weiterverarbeitet werden können. Die erforderliche hohe Selektivität und Übertragungsgüte läßt sich mit relativ geringem Schaltungsaufwand nur über piezo-elektrische Stimmgabelfilter realisieren, die die aufgedruckte Resonanz-Sollfrequenz auf ± 1 Hz exakt einhalten.

Den beiden Stimmgabelfiltern StG1 und StG2 ist jeweils ein als Emitterfolger geschalteter Transistor T1 bzw. T2 im Kanal F1 bzw. F2 nachgeschaltet, welche über Auskoppelkondensatoren C19 bzw. C20 jeweils einen Schmitt-Trigger ansteuern, der aus den beiden Transistoren T3 und T5 bzw. T4 und T6 aufgebaut ist. Im Kanal für das Signal F1 liegt die Basis des Transistors T1 über einen Widerstand R25 an der Versorgungsspannung, während der Emitter von T1 über einen Widerstand R27 und einen parallelen Kondensator C17 auf Masse liegt und der Kollektor direkt mit der Versorgungsspannung verbunden ist. Der Kondensator C19 ist eingangsseitig mit dem Emitter von T1 verbunden, liegt ausgangsseitig über die in Sperrichtung geschaltete Diode D2 an Masse und liefert das Ausgangssignal von T1 über die in Durchlaßrichtung geschaltete Diode D4 an die Basis des Transistors T3 des ersten Schmitt-Triggers. Die Basis von T3 liegt über einen Widerstand R29 an der Versorgungsspannung und über einen Kondensator C21 an Masse.

Der Kollektor des Transistors T3 liegt über einen Widerstand R31 an der Versorgungsspannung und ist mit seinem eigenen Emitter über einen Kondensator C23 sowie mit der Basis des nachgeschalteten Transistors T5 direkt verbunden. Der Emitter von T3 liegt über einen Widerstand R32 an Masse und ist an den Emitter des nachgeschalteten Transistors T5 angeschlossen. Der Emitter von T5 liegt über den Kondensator C23 an seiner Basis, während sein Kollektor über einen Widerstand R35 an die Versorgungsspannung angeschlossen ist. Am Kollektor von T5 liegt außerdem der Meßpunkt MP3.

Im zweiten Selektiv-Filter liegt die Basis des als Emitterfolger geschalteten Transistors T2 am zweiten Stimmgabelfilter StG2 und über einen Widerstand R26 an der Versorgungsspannung, während der Kollektor von T2 direkt an der Versorgungsspannung liegt. Der Emitter von T2 liegt über eine Parallelschaltung von Widerstand R28 und Kondensator C18 an Masse, während das Ausgangssignal von T2 über den Emitter, den Koppelkondensator C20 und eine in Durchlaßrichtung geschaltete Diode D5 an der Basis des Transistors T4 des zweiten Schmitt-Triggers liegt. Die Ausgangsseite des Kondensators C20 liegt über eine in Sperrichtung geschaltete Diode D3 an Masse. Die Basis von T4 liegt über einen Widerstand R30 an der Versorgungsspannung U_{Batt} und über einen Kondensator C22 an Masse. Der Kollektor von T4 liegt über einen Widerstand R33 an der Versorgungsspannung und direkt an der Basis des Transistors T6 des zweiten Schmitt-Triggers. Zwischen den Kollektor und den Emitter von T4 ist ein Kondensator C24 geschaltet, während der Emitter von T4 über einen Widerstand R34 an Masse liegt und direkt mit dem Emitter des Transistors T6 verbunden ist. Der Kollektor des Transistors T6 ist über einen Widerstand R36 an die Versorgungsspannung angeschlossen, außerdem bildet der Kollektor von T6 den Meßpunkt MP4 für das Signal F2 mit der zweiten Codefrequenz.

Beide Schmitt-Trigger arbeiten mit Schaltverzögerungen im Millisekundenbereich, so daß Störimpulse und Rauschsignale nicht zu einer Fehlauslösung führen können. Somit dient die Maßnahme der Einführung einer Schaltverzögerung der Betriebssicherheit. Nach dem Durchschalten der beiden Schmitt-Trigger mit den Transistoren T3 und T5 bzw. T4 und T6 steht an beiden Meßpunkten MP3 und MP4 jeweils ein Gleichspannungssignal mit einem Pegel von ungefähr $0V_{=}$ an, die als Eingangssignale für den digitalen Logik- und Verknüpfungsteil der Zündschaltung dienen.

Die Einstellung des Trennverstärkers 16 für die nachgeschalteten Selektiv-Filter geschieht in der Weise, daß am Meßpunkt MP5 ein Eingangssignal eingespeist wird, wobei beide Frequenzen F1 und F2 entsprechend der gekennzeichneten Zündercodierung gewählt werden.

Daraufhin wird am Meßpunkt MP3 das Schalten des Schmitt-Triggers mit den Transistoren T3 und T5 für die Frequenz F1 überwacht, während die Verstärkung am Potentiometer P1 eingestellt wird. Ein zunächst anstehendes Gleichspannungssignal mit einem Pegel von U_{Batt} geht beim Schalten des Schmitt-Triggers auf einen Pegel von ungefähr $0V_{=}$. In gleicher Weise wird am Meßpunkt MP4 beim Einspeisen des Eingangssignales mit der Frequenz F2 das Schalten des zweiten Schmitt-Triggers mit den Transistoren T4 und T6 kontrolliert. Damit ist die Einstellung der Verstärkung abgeschlossen, wobei die Gesamtverstärkung der Verstärker-Filterkette gleich der Summe der Verstärkungen der Einzelverstärker ist.

Digitalteil der Zündschaltung

Sämtliche integrierten Schaltkreise IC4A, IC4B, IC5, IC6, IC7, IC8 und IC9 im Digitalteil der Zündschaltung sind in C-MOS-Technik aufgebaut und in herkömmlicher Weise an die Versorgungsspannung U_{Batt} bzw. an Masse angeschlossen, wobei diese Anschlüsse der Deutlichkeit halber in der Zeichnung weggelassen sind. Die im Analogteil verstärkten und gefilterten Signale F1 und F2 werden, wie in Fig. 6B dargestellt, an den beiden Eingängen A und B in den Eingangsdecoder IC4A eingespeist, während das Signal F1 außerdem am vierten Eingang des NAND-Gatters G1 liegt. Die Versorgungsspannung des Eingangsdecoders IC4A ist über einen Kondensator C26 gegenüber Masse abgeblockt. Die Ausgänge Q0 und Q3 des IC4A sind frei herausgeführt, während der Ausgang Q1 von IC4A mit dem P/S-Steuereingang des Schieberegisters IC5 verbunden ist und der Ausgang Q2 von IC4A mit dem zweiten Eingang des NAND-Gatters G1 verbunden ist.

An den Ausgang RI des Inverters I1 sind der Eingang des Inverters I2, über einen Widerstand R48 die Basis des Transistors T7, der Takteingang E des Zeitbasisdecoders IC4B, der Rücksetzeingang R des Teilers IC7, der Rücksetzeingang R des Teilers IC6 und der Takteingang E des Eingangsdecoders IC4A angeschlossen. Der Ausgang Q12 des Teilers IC6 ist herausgeführt, der Ausgang Q13 des Teilers IC6 ist mit dem Takteingang CL des Schieberegisters IC5 verbunden und der Ausgang Q14 des Teilers IC6 an den Takteingang CL des Teilers IC7 angeschlossen. Die Ausgänge Q11 und Q12 des Teilers IC7 sind mit den Eingängen A bzw. B des Zeitbasisdecoders IC4B verbunden.

Beim Zeitbasisdecoder IC4B sind der Ausgang Q0 herausgeführt, die beiden Ausgänge Q1 und Q2 an die beiden Eingänge des NOR-Gatters G3 angeschlossen und der Ausgang Q3 mit dem vierten Eingang des NAND-Gatters G2 verbunden. Der Ausgang des NOR-Gatters G3 ist mit dem dritten Eingang des NAND-Gatters G2 und mit dem Eingang des Inverters I5 verbunden. Der Ausgang des Inverters I5 liegt einmal am dritten Eingang des NAND-Gatters G1 und zum anderen über einen Widerstand R39 am Meßpunkt MP8, der über einen Kondensator C27 gegenüber Masse abgeblockt ist. Der Ausgang RI des Inverters I2 liegt an den beiden ersten Eingängen des NAND-Gatters G2 sowie an den acht parallelen Dateneingängen PI1 bis PI8 des Schieberegisters IC5. Der Eingang DS des Schieberegisters IC5 liegt auf Masse, seine beiden Ausgänge Q7 und Q8 sind herausgeführt und der Ausgang Q6 ist mit dem ersten Eingang des NAND-Gatters G1 verbunden. Die Ausgänge der beiden NAND-Gatter G1 und G2 liegen an Invertern I3 bzw. I4, welche über Widerstände R40 bzw. R41 die Signale für den Detonatorzündkreis bzw. den Batterieentladekreis liefern. Der Ausgang des Inverters I2 ist über einen Widerstand R42 auf den Eingang des Inverters I1 zurückgeführt.

Der Teiler IC6 ist in der angegebenen Weise beschaltet, so daß der Eingang Ø über einen Kondensator C25 und einen Widerstand R37 mit dem Eingang $\overline{Ø}$ und über eine Serienschaltung aus einem Potentiometer P2 und einem Widerstand R38 mit dem Eingang $\overline{Ø}$ verbunden ist. Der Eingang Ø selbst liegt am Meßpunkt MP7, der als Zeitraffereingang verwendbar ist.

Der Eingangsdecoder IC4A und der Zeitbasisdecoder IC4B sind in Form eines integrierten Schaltkreises ausgebildet und arbeiten gemäß der nachstehend angegebenen Wahrheitstabelle.

Wahrheitstabelle für die beiden Decoder IC4A und IC4B

Tabelle 1

	F1	F2				
E	B	A	Q3	Q2	Q1	Q0
0	L	L	L	0	0	0
0	0	L	0	0	L	0
0	L	0	0	L	0	0
0	0	0	0	0	0	L
L	X	X	0	0	0	0

Eingangs- und Ausgangsfunktionen des Digitalteiles

Zwei Eingangsfunktionen werden von den beiden Signalen F1 und F2 gebildet, bei denen es sich um trapezförmige Impulse handelt, die von « L » nach « Ø » verlaufen und eine Anstiegszeit von etwa 50 ms, eine Anstiegsverzögerung von etwa 50 ms und eine Abfallzeit von etwa 50 ms aufweisen. Die Impulsdauer beträgt bei ordnungsgemäßer Sendung und ungestörtem Empfang ungefähr 1 Sekunde, der Sendeimpuls kann aber durch Störungen auf dem Übertragungswege schwankend oder auch zerhackt sein. Trotz der oben angegebenen, bewußt flach eingestellten Flankensteilheit sind die Impulse zur Weiterverarbeitung in den anschließenden C-MOS-Schaltkreisen geeignet. Zwischen den beiden Signalen F1 und F2 liegt eine bestimmte Impulspause.

Eine weitere Eingangsfunktion stellt die Versorgungsspannung oder Batteriespannung U_{Batt} dar, weil aus ihrem Anstieg beim Einschalten der Batterie 40 durch den Schalter 42 der Wasserdrucksicherung das Richtsignal RI abgeleitet wird, das sämtliche Flip-Flops innerhalb der C-MOS-Schaltkreise in ihre Ausgangsposition bringt und außerdem während der Einschwingzeit mit einer Sicherheitsschaltung die Zündfreigabe sperrt.

Die beiden Ausgangsfunktionen des Digitalteiles sind der Zündstrom für den Detonator 38 sowie der Batterieentladestrom der Batterie 40.

Wie eingangs bereits erwähnt, besitzt der Digitalteil der Zündschaltung mehrere Aufgaben. Einmal kontrolliert der Digitalteil, ob die Signale F1 und F2 ungefähr mit der richtigen Impulslänge und der vorgegebenen Zeitfolge erscheinen. Ferner wird der Detonatorzündkreis gesperrt, wenn diese Bedingung nicht erfüllt wird. Außerdem werden die Eingangsfunktionen logisch miteinander verknüpft und die beiden Signale zum Zünden des Zünd-Thyristors Thy1 für den Detonator bzw. des Entlade-Thyristors Thy2 für die Batterie gebildet bzw. diese Signale in Abhängigkeit von den Zeitfunktionen verriegelt. Außerdem werden sämtliche Speicher beim Einschalten der Batterie ausgerichtet und die Ausgangsfunktionen gesperrt. Zur Durchführung dieser verschiedenen Aufgaben werden folgende Zeitfunktionen gebildet :

a) Scharfzeit : Freigabe der Zündung des Detonators 38 nach t_1 nach dem Schließen des Schalters 42 der Wasserdrucksicherung in einer vorgegebenen Wassertiefe von einigen Metern ;

b) Ende der Scharfzeit : Sperren der Freigabe der Zündung des Detonators 38 nach $t_1 + t_2$ nach dem Schließen des Schalters 42 der Wasserdrucksicherung und Abtrennen der gesamten Zündschaltung von der Batterie 40 ;

c) Entladen der Batterie 40 ebenfalls nach $t_1 + t_2$ nach dem Schließen des Schalters 42 der Wasserdrucksicherung ;

d) Zeitfenster mit 3 Sekunden : Freigabe des Signals zur Zündung des Detonators 38 für etwa 3 Sekunden, wenn das Signal F1 wieder verschwunden ist, so daß der Pegel wieder auf eine Spannung von U_{Batt} ansteigt. In dieses Zeitfenster muß das Signal F2 fallen, damit die Zündbedingung für den Detonator 38 erfüllt ist.

Die einzelnen Baugruppen der Zündschaltung werden nachstehend im einzelnen erläutert.

Eingangsdecoder

Der Eingangsdecoder IC4A dient zum Abtasten der beiden Signale F1 und F2, die von den beiden Schmitt-Triggern in den beiden Selektiv-Filtern 18 bzw. 20 erzeugt werden. In der nachstehenden Beschreibung wird folgende Schreibweise für die Signale verwendet :

F1, F2 : logisch « L » (DC-Signal mit 11,2 $V_=$)

$\overline{F1}$, $\overline{F2}$: logisch « Ø » (Nullsignal).

Die beiden Signale $\overline{F1}$ und $\overline{F2}$ werden an den Meßpunkten MP3 und MP4 von den Ausgängen der beiden Schmitt-Trigger geliefert, bei denen die Schnittstelle zwischen Analogteile und Digitalteil der Zündschaltung liegt. Die beiden Signale werden einem in C-MOS-Technik aufgebauten Eingangsdecoder IC4A zugeführt, wobei der Eingangscode als 2-Bit-Binärcode aufzufassen ist, d. h. die Logiksignale $\overline{F1}$ und $\overline{F2}$ gelten als Binärvariable und können in beliebiger Verteilung auftreten. Der Ausgangscode des Eingangsdecoders IC4A ist ein 1-aus-4-Code, wobei jeweils einer der vier Ausgänge ein L-Signal führen kann. Der zusätzliche Takteingang E wird nur mit dem Richtsignal RI vom Inverter I1 angesteuert und sperrt sämtliche vier Ausgänge des Eingangsdecoders IC4A während des Einschaltvorganges der Batterie 40.

Wie Fig. 6B zeigt, werden nur die beiden Ausgänge Q1 und Q2 des IC4A verwendet, wobei Q1 dann aktiv wird und ein L-Signal führt, wenn $\overline{F1}$ auf dem Ø-Pegel ist, d. h. wenn die Frequenz F1 vom Sender abgestrahlt worden ist und der Analogteil als Empfangsteil den Schwingungszug ordnungsgemäß aufgenommen, selektiert und verstärkt hat.

Aufgrund der oben angegebenen Wahrheitstabelle des Eingangsdecoders IC4A existiert die weitere Bedingung, daß nicht gleichzeitig mit $\overline{F1}$ auch $\overline{F2}$ anliegen darf. Umgekehrt gilt für die nächste Phase der Signalübertragung, daß das Signal $\overline{F1}$ wieder verschwunden sein muß, bevor das Signal $\overline{F2}$ kommt. In diesem Falle wird der Ausgang Q2 des Eingangsdecoders IC4A aktiv, während alle anderen Ausgänge ein Ø-Signal führen. Bei richtigem Empfang der Signale F1 und F2 mit den entsprechenden Frequenzen erscheint zuerst ein L-Signal am Ausgang Q1 mit der Aussage « F1 und $\overline{F2}$ », darauf wechselt das L-Signal

zum Ausgang Q2 und beteutet dann « $\overline{F1}$ und F2 ». Fehlen beide Signale F1 und F2 mit den entsprechenden Frequenzen oder treten beide Signale gleichzeitig auf, so sind die beiden Ausgänge Q1 und Q2 beide auf Ø-Pegel.

Richtsignalgenerator

Im Richtsignalgenerator 26 (vgl. Fig. 6B) bilden die beiden in Reihe geschalteten Inverter I1 und I2 als C-MOS-Buffer-Inverter im IC9 mit positiver Rückkopplung über den Widerstand R42 zusammen mit einem Vorwiderstand R43 einen Schmitt-Trigger. Dieser Schmitt-Trigger kontrolliert die Ladespannung des Kondensators C30, der zweckmäßigerweise als Tantalelektrolytkondensator ausgebildet ist. Beim Einschalten der Zündschaltung über den Schalter 42 der Wasserdrucksicherung wird der Kondensator C30 über den Ladewiderstand R46 auf die Versorgungsspannung U_{Batt} aufgeladen. Die Aufladezeitkonstante liegt etwa bei 1/2 Sekunde.

Der nachgeschaltete Schmitt-Trigger kippt ca. 1 Sekunde nach dem Einschalten. Der Ausgang $\overline{RI}$ bleibt während dieser Zeit auf Ø-Pegel und springt dann auf L-Pegel ($\overline{RI}$-Signal). Der komplementäre Ausgang RI geht unmittelbar nach dem Einschalten auf L-Pegel und kippt ca. 1 Sekunde später auf den Ø-Pegel zurück. Beide Signale werden im Digitalteil der Zündschaltung verwendet, und zwar folgendermaßen :

Das Signal RI bringt sämtliche Flip-Flops des Binär-Untersetzers in die Nullage und sperrt den Eingangsdecoder IC4A und den Zeitbasisdecoder IC4B über die Takteingänge E während der Richtzeit. Außerdem liefert das Signal RI das Ansteuersignal für die Basis des Transistors T7 für die Funktion einer Kurzschlußschaltung, die dafür sorgt, daß für die Zeit der Richtsignalerzeugung der Zünd-Thyristor Thy1 gesperrt bleibt.

Das Signal $\overline{RI}$ hält die parallelen Dateneingänge PI1 bis PI8 des Schieberegisters IC5, das zur Erzeugung des 3 Sekunden langen Zeitfensters dient, für ca. 1 Sekunde auf dem Ø-Pegel. Gleichzeitig sperrt das Signal $\overline{RI}$ für 1 Sekunde das NAND-Gatter G2, so daß kein Zünden des Entlade-Thyristors Thy2 möglich ist.

Mit dem Abklingen des Signals RI und des dazu komplementären Signals $\overline{RI}$ werden der Eingangsdecoder IC4A und der Zeitbasisdecoder IC4B sowie das am Ausgang liegende NAND-Gatter G2 für die Zündung des Entlade-Thyristors Thy2 entriegelt. Gleichzeitig wird der Kurzschluß der Gate-Elektrode als Zündelektrode des Zünd-Thyristors Thy1 für den Detonator 38 aufgehoben und sämtliche Binär-Untersetzer in den Teilern IC6 und IC7 freigegeben. Die parallelen Dateneingänge PI1-PI8 des Schieberegisters IC5, das als Zeitfenster 28 arbeitet, werden auf L-Pegel gelegt. Die gesamte Zündschaltung ist damit in Betrieb und nicht mehr von den Signalen RI bzw. $\overline{RI}$ abhängig.

Zeitfenster

Die Funktion des Zeitfensters 28 wird mit einem 8-stufigen, statischen C-MOS-Schieberegister IC5 realisiert, bei dem die acht parallelen Dateneingänge PI1 bis PI8 nach dem Einschaltvorgang ständig auf L-Pegel liegen. Der einzige serielle Dateneingang, nämlich der Eingang DS des IC5 liegt fest aus Ø-Pegel. Die drei Ausgänge Q6, Q7 und Q8 der drei letzten Flip-Flops des Schieberegisters IC5 sind herausgeführt, es wird jedoch nur der Ausgang Q6 verwendet, um den Zeitfenster-Impuls weiterzugeben.

Der Takteingang CL des Schieberegisters IC5 wird ständig mit symmetrischen Rechteckimpulsen versorgt, die von dem nachstehend näher beschriebenen Taktsystem der digitalen Zeitbasis 22 geliefert werden. Die Impulsfolgefrequenz beträgt 2,275 5 Hz, was einer Periodendauer von 0,44 Sekunden entspricht. Der Parallel-Seriell-Steuereingang P/S bestimmt die Funktion des Schieberegisters IC5.

Liegt am Steuereingang P/S des IC5 ein Signal mit L-Pegel so arbeitet das Schieberegister IC5 im Parallelbetrieb, d. h. es arbeitet asynchron, und parallele Operation besitzt Priorität.

Liegt am Steuereingang P/S des Schieberegisters IC5 ein Signal mit Ø-Pegel, so arbeitet des Schieberegister IC5 in seriellem Betrieb, d. h. synchron mit den Taktimpulsen am Takteingang CL.

Der Steuereingang P/S des Schieberegisters IC5 wird vom Ausgang Q1 des Eingangsdecoders IC4A angesteuert (vgl. Fig. 6B). Das Schieberegister IC5 schaltet auf Parallelbetrieb, wenn der Ausgang Q1 des IC4A auf L-Pegel geht, d. h. dann, wenn von der Schaltung das Signal « F1 » und « $\overline{F2}$ » empfangen wird. In diesem Falle geht der Ausgang Q6 des Schieberegisters IC5 auf L-Pegel und bleibt so lange auf L-Pegel wie das Signal « F1 » und « $\overline{F2}$ » ansteht.

Wenn nach ca. einer Sekunde das Signal F1 wieder verschwindet, schaltet der Ausgang Q1 des Eingangsdecoders IC4A wieder auf Ø-Pegel, so daß das Schieberegister IC5 über den Steuereingang P/S wieder auf seriellen Betrieb umschaltet. Mit dem nächsten Taktimpuls am Takteingang CL wird eine logische « Ø » in das erste Flip-Flop des Schieberegisters IC5 « geschoben », da der serielle Dateneingang oder Steuereingang DS, wie bereits erwähnt, ständig auf Ø-Pegel liegt. Mit den positiven Flanken der folgenden Taktimpulse schiebt sich die Front der Signale mit Ø-Pegel von Flip-Flop zu Flip-Flop weiter. Beim sechsten Taktimpuls erreicht das Signal den Ausgang Q6 des Schieberegisters IC5. Auf diese Weise wird der als Zeitfenster bezeichnete Impuls erzeugt, der folgende Dauer aufweist :

$$T_{ZF} = T_{F1} + a \cdot 0{,}44\,s \quad \text{für} \quad 5 \leq a \leq 6 .$$

T_{F1} wird in der Ausgangsverknüpfung zur Zündung des Detonators 38 ausgeblendet, so daß die Dauer des Zeitfensters zwischen 2,2 und 2,64 Sekunden liegt. Die Toleranzbreite erklärt sich daraus, daß die positiven Flanken der Taktimpulse asynchron zum Signal F1 sind, ihre Phasenlage ist rein zufällig. Die nächste Flanke beim Übergang von Ø-Pegel auf L-Pegel nach dem Verschwinden des Signals F1 kann unmittelbar darauf oder erst nach 0,44 Sekunden kommen.

Die Impulsbreite des Zeitfenster-Impulses ist neben dieser für digitale Zählschaltungen üblichen Toleranz nur von der Genauigkeit des Oszillatorfrequenz von 2,275 5 Hz abhängig, auf die nachstehend im Zusammenhang mit der digitalen Zeitbasis 22 näher eingegangen werden soll. Der Ausgangsimpuls am Ausgang Q6 des Schieberegisters IC5 liegt am ersten Eingang des NAND-Gatters G1 für die Ausgangsverknüpfung der Zündung des Detonators 38.

Digitale Zeitbasis

Das Taktsystem der Zündschaltung besteht aus einem RC-Oszillator mit nachgeschaltetem 26-Bit-Binäruntersetzer ($2^{26} = 67\,108\,864$) und einem Decoder, der die beiden letzten Bits der Teilerkette auswertet.

Der RC-Oszillator ist Bestandteil eines in C-MOS-Technik ausgebildeten Teilers IC6 mit 14 hintereinandergeschalteten Flip-Flops, die einen Binäruntersetzer 1 : 16 384 bilden, der Betrieb ist asynchron (ripplecarry). Die Nullstellung des Teilers IC6 erfolgt über einen gemeinsamen Rücksetz-Eingang R, und zwar mit dem oben bereits erläuterten Richtsignal RI vom Inverter I1. Der mit dem Binäruntersetzer integrierte RC-Oszillator wird durch das Trimmpotentiometer P2 abgestimmt, wobei der Gesamtlastwiderstand durch die Meßanordnung am Meßpunkt MP7 dabei 1 MΩ beträgt. Der Clock-Eingang oder Takteingang des ersten Flip-Flops des Teilers IC6 ist herausgeführt und mit « Ø » bezeichnet. Durch Anlegen einer fremden Rechteck-Impulsfolge an den Meßpunkt MP7 und damit an den Takteingang kann der Oszillator übersteuert werden, so daß die eigene RC-Beschaltung unwirksam ist. Der nachfolgende Binäruntersetzer verarbeitet Frequenzen bis ca. 8 MHz.

Zum Test des in der Zündschaltung enthaltenen Taktprogramms läßt sich z. B. eine Fremdfrequenz im MHz-Bereich über den Meßpunkt MP7 in den Takteingang einspeisen, der die Taktzeit auf wenige Sekunden verkürzt, um lange Wartezeiten während der Prüfung und Einstellung zu vermeiden, d. h. man arbeitet im Zeitrafferbetrieb am Meßpunkt MP7. Von Wichtigkeit ist hierbei, daß das steuernde Rechtecksignal keinesfalls symmetrisch um den Nullpunkt verlaufen darf, sondern etwa 10 V_{SS}, von Masse beginnend, betragen soll. Hierbei ist zu beachten, daß negative Spannungen von ≤ 0,7 Volt am Meßpunkt MR7 den Teiler IC6 zerstören können.

Der letzte Ausgang Q14 des 14-stufigen Binäruntersetzers im Teiler IC6 gibt eine Rechteckfrequenz von 1,137 75 Hz an den nachgeschalteten 12-stufigen Binäruntersetzers des Teilers IC7 ab (18641 : 16384). Dieser Teiler IC7 teilt die Rechteckfrequenz nochmals im Verhältnis 1 : 4 096, d. h. durch den Wert 2^{12}, so daß an seinem letzten Ausgang eine Rechteckfrequenz von $2{,}777\,7 \cdot 10^{-4}$ Hz abgegriffen werden kann.

Aus der gesamten Teilerkette, die aus den beiden Teilern IC6 und IC7 besteht, werden folgende Frequenzen und Zeiten abgegriffen und ausgewertet :

Tabelle 2

Teiler/ Ausgang	Oszillator-Frequenz und Teilung	Ergebnis	Verwendung
IC6/Q13	18641 Hz : 2^{13}	2,2755 Hz	Zeitfenster von 3 s
IC7/Q11	18641 Hz : 2^{25}	$5{,}554 \cdot 10^{-4}$ Hz	Scharfzeit, Entladung
IC7/Q12	18641 Hz : 2^{26}	$2{,}7777 \cdot 10^{-4}$ Hz	

Die Frequenz von 2,275 5 Hz dient als Taktfrequenz am Takteingang CL für das Schieberegister IC5. Die beiden anderen Frequenzen an den beiden Ausgängen Q11 und Q12 des Teilers IC7 werden zur Auswertung dem Zeitbasisdecoder IC4B an seinen beiden Eingängen A und B zugeführt. Der Eingangscode des Zeitbasisdecoders IC4B ist ein 2-Bit-Binärcode, sein Ausgangscode ist ein 1-aus-4-Code. Gemäß dem in Fig. 1 dargestellten Impulsdiagramm ergeben sich am Ausgang des Zeitbasisdecoders die drei Zeitbereiche t_1, t_2 und t_3, wie sich der nachfolgenden Tabelle entnehmen läßt.

Tabelle 3

Bereich	Decoder-Eing. B=Q12	Decoder-Eing. A=Q11	"L" am Decoder-Ausgang	Verknüpfung/ Verwendung	Bedeutung
t_1	Ø	Ø	Q0	keine	"Totzeit"
t_2	Ø	L	Q1	NOR-Funktion	"Scharfzeit"
	L	Ø	Q2	NOR-Funktion	
t_3	L	L	Q3	NAND-Funktion	Sperren der Zündung, Freigabe "Entladung" der Batterie" = Zündung des Entlade-Thyristors Thy2

Während der Zeit t_1 nach dem Einschalten der Zündschaltung sind die beiden NAND-Gatter G1 und G2 am Ausgang des digitalen Logikteiles 24 in den beiden Zündkanälen für die Zündung des Detonators 38 einerseits und die Entladung der Batterie 40 andererseits gesperrt. Der einzige Ausgang des Zeitbasisdecoders IC4B, der ein Signal mit L-Pegel führt, nämlich Q0, wird nicht benutzt. Nach Ablauf von t_1 wechselt das Signal mit L-Pegel auf den Ausgang Q1 des Zeitbasisdecoders IC4B über. Dieses Signal mit L-Pegel geht dann auf den Ausgang Q2 und schließlich nach $t_1 + t_2$ nach dem Einschalten auf den Ausgang Q3 des Zeitbasisdecoders IC4B, wobei die Ausgänge Q1, Q2 und Q3 zur Ausgangsverknüpfung des digitalen Logikteiles 24 geführt werden.

Ausgangsverknüpfungen zur Zündung des Detonators bzw. zum Entladen der Batterie

Zur Ansteuerung des Zünd-Thyristors Thy1, der die Zündung des Detonators 38 auslöst, sind insgesamt vier Bedingungen zu erfüllen :

a) Ein Zeitintervall von t_1 ist nach dem Einschalten der Zündschaltung vergangen : Es liegt ein Signal mit L-Pegel am dritten Eingang des NAND-Gatters G1 im IC8.

b) Ein Signal F1 ist empfangen worden : Damit liegt ein Signal mit L-Pegel am ersten Eingang des NAND-Gatters G1 des IC8 für die Dauer des Signales F1 und ein Intervall von ungefähr 2,4 Sekunden an.

c) Das Signal F1 ist wieder verschwunden : Es liegt ein Signal mit L-Pegel am vierten Eingang des NAND-Gatters G1 des IC8 an.

d) Unmittelbar nach dem Verschwinden des Signals F1 wird ein Signal F2 empfangen : Es liegt ein Signal mit L-Pegel am zweiten Eingang des NAND-Gatters G1 des IC8 an.

Am Ausgang des vierfachen NAND-Gatters G1 des IC8 im digitalen Logikteil 24 entsteht ein Signal mit Ø-Pegel, wenn die genannten vier Bedingungen erfüllt sind. Aus diesem Signal mit Ø-Pegel erzeugt der nachgeschaltete Inverter I3 ein Signal mit L-Pegel, d. h. ein Signal zur Zündung des Zünd-Thyristors Thy1 des Detonators 38. Dieses Signal mit L-Pegel wird der Gate-Elektrode als Zündelektrode des Zünd-Thyristors Thy1 zugeführt, wo es zusätzlich noch einer Verknüpfung mit dem Richtsignal RI vom Inverter I1 unterliegt. Der Transistor T7, dessen Basis über einen Basis-Spannungsteiler mit den beiden Widerständen R48 und R49 angesteuert wird, schließt die Gate-Elektrode während der Richtzeit kurz.

Zur Ansteuerung des Entladungs-Thyristors Thy2 für die Batterieentladung müssen folgende drei Bedingungen erfüllt sein :

a) Die Erzeugung des Richtsignales RI ist abgeschlossen : Es liegt ein Signal mit L-Pegel an den ersten beiden Eingängen des NAND-Gatters G2 von IC8.

b) Die Ausgänge Q1 und Q2 des Zeitbasisdecoders IC4B führen ein Signal mit ϕ-Pegel. Das nachgeschaltete NAND-Gatter G3 im IC8 erzeugt daraus ein Signal mit L-Pegel am dritten Eingang des NAND-Gatters G2, aus dem ein nachgeschalteter Inverter I5 ein Signal mit ϕ-Pegel für das vierfache NAND-Gatter G1 des IC8 an dessen drittem Eingang macht und damit im digitalen Logikteil 24 im IC8 die beiden NAND-Gatter G1 und G2 gegeneinander verriegelt.

c) Der Ausgang Q3 des Zeitbasisdecoders IC4B führt ein Signal mit L-Pegel, d. h. es ist $3 \cdot t_1$, insgesamt die Zeit $t_1 + t_2$, seit dem Augenblick des Einschaltens vergangen.

Auf diese Weise liegt am Ausgang des zweiten NAND-Gatters G2 im IC8 ein Signal mit Ø-Pegel an, das durch einen nachgeschalteten Inverter I4 zu einem Signal mit L-Pegel umgewandelt und dann zur Zündung des Entlade-Thyristors Thy2 zur Batterieentladung verwendet wird.

Detonator-Zündkreis

Das Ausgangssignal des Inverters I3 der ersten Treiberstufe 30 im IC9 wird einem RC-Filter, der aus dem Widerstand R40 und dem Kondensator C28 besteht, zur Ableitung von Störspitzen zugeführt. Mit dem Ausgangssignal vom Inverter I3 wird dann über einen Längswiderstand R44 und eine in Durchlaßrichtung betriebene Diode D8 die Gate-Elektrode als Zündelektrode des Zünd-Thyristors Thy1 im Zündkreis des Detonators 38 unmittelbar angesteuert. Die Leistungs-Diode D8 bringt einen zusätzlichen Sicherheits-Schwellwert von ungefähr 0,65 V in den Zündkreis.

Anodenseitig ist an den Thyristor Thy1 ein Kondensator C33, zweckmäßigerweise ein Tantal-Elektrolyt-Kondensator, angeschlossen, der von der Batterie 40 über den Widerstand R58 auf die Versorgungsspannung von U_{Batt} aufgeladen ist. Diesem Kondensator C33 entnimmt die Anode des Zündthyristors Thy1 den Zündstrom für den Detonator 38, wobei der Kondensator C33 den erforderlichen Stromstoß sicherstellt. Der Detonator 38 selbst liegt im Kathodenkreis des Zünd-Thyristors Thy1 gegen Masse. Parallel zum Detonator 38 liegt zum Ableiten von Thyristor-Sperrströmen der Widerstand R56 gegen Masse, während die Kathode des Thyristors Thy1 selbst an Meßpunkt MP9 liegt. Die Gate-Elektrode des Thyristors Thy1 liegt über einen Widerstand R54 sowie einen parallel dazu geschalteten Kondensator C32 an Masse, um eventuelle positive Störspitzen an der Gate-Elektrode des Zünd-Thyristors Thy1 abzuleiten.

Wie bereits erwähnt, sorgt der parallel zu dem Widerstand R54 und dem Kondensator C32 geschaltete Transistor T7, der mit seinem Emitter direkt auf Masse, mit seinem Kollektor einerseits direkt an der Gate-Elektrode des Zünd-Thyristors Thy1 und andererseits über die Diode D8, den Widerstand R44 und das RC-Glied aus R40 und C22 am Ausgang des Inverters I3 liegt, dafür, daß der Transistor T7

während des Einschaltvorganges der Schaltung, über das Signal RI vom Inverter I1, eine Kurzschlußfunktion ausübt und die Sperrung des Zünd-Thyristors Thy1 gewährleistet.

Batterieentladekreis

Das Ausgangssignal des Inverters I4 der zweiten Treiberstufe 32 im IC9 durchläuft, ähnlich wie beim Detonatorzündkreis, ein RC-Filter, das aus dem Widerstand R41 und dem Kondensator C29 besteht. Das Signal läuft von dort aus als Zündimpuls für den Entlade-Thyristor Thy2 über einen Widerstand R45 und eine Zenerdiode D7 zur Gate-Elektrode als Zündelektrode des Entlade-Thyristors Thy2, wobei die Zenerdiode D7 mit einer Zenerspannung von 5,1 V zur Anhebung der Thyristor-Zündschwelle sorgt.

Die Gate-Elektrode des Entlade-Thyristors Thy2 liegt über einen Ableitwiderstand R47 an Masse, während parallel zu R47 ein Kondensator C31, zweckmässigerweise ein Tantal-Elektrolyt-Kondensator, geschaltet ist, um eventuelle Störspitzen kurzzuschließen. Die Kathode des Entlade-Thyristors Thy2 liegt im Gegensatz zum Zünd-Thyristor Thy1 direkt an Masse, während zur besseren Ableitung der im Entlade-Thyristor Thy2 entstehenden Verlustleistung der Thyristor auf einem Kühlkörper montiert ist.

Die Entladung der Batterie 40 erfolgt über vier parallel geschaltete Widerstände R50 bis R53, die etwa einen Gesamtwiderstand von 11 Ohm besitzen. Der Entlade-Thyristor Thy2 bleibt gezündet und entlädt die Batterie 40 mit einem Anfangsentladestrom im Amperebereich. Die übrige Zündschaltung wird beim Zünden des Entlade-Thyristors Thy2 stromlos, da gleichzeitig die als Trägsicherung ausgebildete Schmelzsicherung Si über eine Reihenschaltung zum Durchschmelzen gebracht wirdt, die aus einer Diode D9 und einem Widerstand R55 besteht.

Vom Zeitpunkt des Schließens des Schalters 42 der Wasserdrucksicherung an sorgt der Lastwiderstand R57 für eine konstante Belastung, damit auch beim Unterschreiten des Haltestromes des Entlade-Thyristors Thy2 während der Entladephase der Vorgang der Batterieentladung nicht vorzeitig unterbrochen wird.

Wirkungsweise

Wie in Fig. 2 angedeutet, werden die Signale vom Hydrophon 10 empfangen und durchlaufen den Vorverstärker 12, das Bandpaßfilter 14, den Trennverstärker 16 sowie die beiden Selektiv-Filter 18 und 20, die die beiden Signale F1 und F2 liefern, die als Logiksignale im digitalen Logikteil weiterverarbeitet werden, das an einen Richtsignalgenerator 26, ein Zeitfenster 28 sowie eine digitale Zeitbasis 22 angeschlossen ist und die Verknüpfungs- und Entscheidungslogik enthält, welche, in Abhängigkeit von den vom Hydrophon 10 empfangenen Eingangssignalen, die erste Treiberstufe 30 oder die zweite Treiberstufe 32 mit einem Ausgangssignal versorgt, das entweder über einen Zündkreis 34 den Detonator 38 zündet oder im Entladekreis 36 für die Abtrennung der Versorgungsspannung sowie die Entladung der Batterie 40 sorgt. In der Praxis wird die oben beschriebene Zündschaltung mit dem Schalter 42 der Wasserdrucksicherung an die Batterie 40 angeschlossen und damit in Betrieb gesetzt, wenn vorher der Vorstecker und die Wasserdrucksicherungen nach dem Zwangsfolge-Entriegelungsprinzip entsichert worden sind. Sobald dieser Anschluß der Zündschaltung an die Batterie 40 erfolgt ist, beginnt die Totzeit t_1 des Zünders, so daß ein Einsatzfahrzeug, das eine mit der Zündschaltung versehene Zündladung an den Einsatzort gebracht hat, sich ohne weiteres entfernen kann, da eine Zündung des Detonators 38 in diesem Zeitintervall nicht möglich ist.

Nach dieser Totzeit t_1 beginnt die Scharfzeit t_2 der Zündschaltung, während der der Zünder durch codierte Signale mit entsprechenden Frequenzen gezündet werden kann. Dabei werden Schiffsgeräusche oder Detonationsstöße in oder über dem Wasser von der Auswertelektronik der Zündschaltung als nicht codierte Signale erkannt und unterdrückt. Aus diesem Grunde kann in einem Operationsgebiet gleichzeitig mit einer Vielzahl von Zündern mit Zündschaltungen in dieser Art gearbeitet werden, da der Zündercode in der Auswertelektronik der Zündschaltung unterschiedlich vorgegeben und der den Auslöseimpuls liefernde Sender auf die einzelnen Zündercodes eingestellt werden kann.

Wenn während der Scharfzeit t_2, also bis $t_1 + t_2$ nach Einschaltbeginn der Zündschaltung, kein Zündsignal in der Zündschaltung auftritt, wird über einen Entladekreis 36 mit dem Thyristor Thy2 die im Zünder mitgeführte Batterie 40 mit einem Entladestrom im Amperebereich entladen. Gleichzeitig wird der Auswerteteil der Zündschaltung, also der Analogteil zur Selektion der Eingangssignale, sowie der gesamte Detonator-Zündkreis über die Schmelzsicherung Si von der Batterie 40 abgetrennt, während der zur Entladung der Batterie 40 verwendete Entlade-Thyristor Thy2 auch nach der Entladezeit t_3 durchgeschaltet bleibt. Wird der Haltestrom von ungefähr 10 Milliampere unterschritten, so sorgt der Entladewiderstand R57 für eine Entladung der Batterie 40 bis zu ihrer völligen Erschöpfung.

Bei der oben beschriebenen Zündschaltung werden zweckmäßigerweise C-MOS-Bauelemente verwendet, die zwar ein relativ langsames Schaltverhalten im Mikrosekundenbereich besitzen, jedoch für den vorliegenden Zweck völlig ausreichen und darüber hinaus den Vorteil bieten, daß sie die Batterie nicht unnötig belasten, weil die einzelnen Bauteile praktisch nur im Schaltaugenblick für einige µs nennenswerten Strom ziehen.

Bezugszeichenliste

10	Hydrophon
12	Vorverstärker
14	Bandpaßfilter
16	Trennverstärker
18	1. Selektivfilter
20	2. Selektivfilter
22	Digitale Zeitbasis
24	Digitaler Logikteil
26	Richtsignalgenerator
28	Zeitfenster
30	1. Treiberstufe
32	2. Treiberstufe
34	Zündkreis
36	Batterie-Entladungskreis
38	Detonator
40	Batterie
42	Schalter
R1-R58	Widerstände
P1, P2	Potentiometer
C1-C33	Kondensatoren
D1-D9	Dioden
MP1-MP9	Meßpunkte
IC1-IC9	integrierte Schaltkreise
G1, G2	NAND-Gatter
G3	NOR-Gatter
I1-I5	Inverter
T1-T7	Transistoren
Th1, Thy2	Thyristoren
StG1, StG2	Stimmgabelfilter

Patentansprüche

1. Sicherzeitszünderschalter für Unterwasserzünder, bei der ein aus mehreren zeitlich korrelierten Frequenzen bestehendes Signal aus einem Schallfrequenzbereich zur Zündauslösung verwendet wird, mit einem analogen Empfangsteil (10-20) zur Umwandlung der Schallsignale in elektrische Signale und einem digitalen Logikteil (22-28) zu deren Weiterverarbeitung, bei der das analoge Empfangsteil (10-20) hintereinander ein Hydrophon (10), einen Vorverstärker (12), einen Bandpaßfilter (14), einen Trennverstärker (16) sowie mehrere parallel geschaltete Selektivfilter (18, 20) aufweist, welche an ihren Ausgängen (MP3, MP4) Signale mit Logikpegel (F1, F2) zur Verarbeitung im digitalen Logikteil (22-28) liefern, dadurch gekennzeichnet, daß auf das digitale Logikteil (22-28) zwei über Treiberstufen (30, 32) angeschlossene, parallele Entladungskreise (34, 38, Thy1 ; 36, Thy2) folgen, die wahlweise einen Detonator (38) zünden oder die Schaltung von ihrer Spannungsversorgung (40) abtrennen und letztere kurzschließen, wobei das Logikteil (22-28) die Betätigung der beiden Entladungskreise (34, 38, Thy1 ; 36, Thy2) in aufeinanderfolgenden Zeitintervallen (t_1, t_2, t_3) in Abhängigkeit von dem aus zeitlich korrelierten Frequenzen bestehenden Signal bewirkt.

2. Schaltung nach Anspruch 1, dadurch gekennzeichnet, daß das analoge Empfangsteil (10-20) zwei parallele Selektivfilter (18, 20) besitzt, die in ihrem jeweiligen Filterkanal in Serienschaltung jeweils ein Stimmgabelfilter (StG1 bzw. StG2) einen Emitterfolger (T1 bzw. T2) und einen Schmitt-Trigger (T3, T5 bzw. T2, T4) aufweisen.

3. Schaltung nach Anspruch 2, dadurch gekennzeichnet, daß die Selektivfilter (18, 20) über zwei Widerstände (R23, R24) entkoppelt sind und piezoelektrische Stimmgabelfilter (StG1, StG2) aufweisen, die die aufgeprägte Resonanzfrequenz auf 1 Hertz genau einhalten.

4. Schaltung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß das digitale Logikteil (22-28) einen Richtsignalgenerator (26) zur Nullstellung der Zeitschaltung, eine digitale Zeitbasis (22) zur Erzeugung eines Zeittaktes und ein Zeitfenster (28) zur Abtastung von zeitlich und frequenzmässig korrelierten, codierten Empfangssignalen (F1, F2) aufweist.

5. Schaltung nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß das digitale Logikteil (22-28) an seinem Ausgang zwei parallele Treiberstufen (G1, I3 ; G2, I4) aufweist, die jeweils einen Thyristor (Thy1, Thy2) zur Zündung des Detonators (38) bzw. zum Abtrennen der Versorgungsspannung und Entladen der Batterie (40) steuern.

6. Schaltung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß das digitale Logikteil (22-28) einen Teiler (IC6, IC7) sowie eine nachgeschaltete Verknüpfungslogik (G1, G2, G3, I5) aufweist, die

nacheinander in einem ersten Zeitintervall (t_1) beide Entladungskreise sperren, in einem zweiten Zeitintervall (t_2) den Detonatorzündkreis (34) freigeben und den Batterieentladekreis (36) sperren und in einem dritten Zeitintervall (t_3) den Detonatorzündkreis (34) und das analoge Empfangsteil (10-20) abtrennen und die Batterie (40) entladen.

7. Schaltung nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß die Schaltung durch Schließen eines Schalters (42) einer Wasserdrucksicherung an die Versorgungsspannung anschließbar ist und daß beim Schließen des Schalters (42) das digitale Logikteil (22-28) eine definierte Anfangsstellung einnimmt und eine Totzeit im ersten Zeitintervall (t_1) startet.

8. Schaltung nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß die Ausgänge (I3, I4) vom digitalen Logikteil (22-28) jeweils mit einer Gate-Elektrode der Thyristoren (Thy1, Thy2) verbunden sind und diese bei Vorliegen eines vorgegebenen Ausgangssignales durchschalten.

9. Schaltung nach einem der Ansprüche 1 bis 8, dadurch gekennzeichnet, daß an die Gate-Elektrode des Zünd-Thyristors (Thy1) für den Detonator (38) ein Transistor (T7) angeschlossen ist, der im Einschaltaugenblick der Schaltung eine Kurzschlußstrecke bildet und damit ein Durchschalten des Zünd-Thyristors (Thy1) ausschließt.

10. Schaltung nach einem der Ansprüche 1 bis 9, dadurch gekennzeichnet, daß das gesamte Logikteil (22-32) aus C-MOS-Bauelementen besteht.

11. Schaltung nach einem der Ansprüche 1 bis 10, dadurch gekennzeichnet, daß die Versorgungsspannung von einer Lithium-Batterie (40) geliefert wird.

Claims

1. Detonator safety circuit for an under-water detonator in which a signal comprising a number of time-correlated frequencies from a sonic frequency range is used to initiate the detonation, an analog receiving part (10-20) for the conversion of the sonic signals into electrical signals and a digital logic part (22-28) for their further processing being provided, in which the analog receiving part (10-20) has successively a hydrophone (10), a preamplifier (12), a band-pass filter (14), a differential amplifier (16) and a number of parallel-connected selective filters (18, 20) the outputs (MP3, MP4) of which provide signals with a logic level (F1, F2) for processing in the digital logic part (22-28), characterized by the fact that the digital logic part (22-28) is followed by two parallel trigger circuits (34, 38, Thy1, 36, Thy2), which are connected via drivers (30, 32) and which optionally either fire a detonator (38) or disconnect the circuit from a voltage source (40) and short-circuit the said source in which process the logic part (22-28) causes the two discharge circuits (34, 38, Thy1, 36, Thy2), to be actuated at successive time intervals (t_1, t_2, t_3), in accordance with the signal comprising the time-correlated frequencies.

2. A circuit in accordance with Claim 1, characterized by the fact that the analog receiving part (10-20) has two parallel selective filters (18-20) which in their respective filter channels have a tuning fork filter (StG1, StG2 respectively), an emitter follower (T1, T2 respectively), and a Schmitt trigger (T3, T5 and T2, T4 respectively) connected in series.

3. A circuit in accordance with Claim 2, characterized by the fact that the selective filters (18, 20) are decoupled by two resistors (R23, R24) and have piezo-electric tuning fork filters (StG1, StG2) through which the resonance frequency imposed is kept at exactly 1 Hz.

4. A circuit in accordance with any one of Claims 1 to 3, characterized by the fact that the digital logic part (22-28) has a directional signal generator (26) for zeroing the time circuit, a digital time base (22) for generating a time clock pulse and a time window (28) for scanning time- and frequency-correlated coded reception signals (F1, F2).

5. A circuit in accordance with any one of Claims 1 to 4, characterized by the fact that the digital logic part (22-28) has at its output two parallel driver stages (G1, I3, G2, I4) which control respective thyristors (Thy1, Thy2) for firing the detonator (38) or disconnecting the source voltage and discharging the battery (40).

6. A circuit in accordance with any one of Claims 1 to 5, characterized by the fact that the digital logic part (22-28) has a divider (IC6, IC7) and subsequent logic AND gates (G1, G2, G3, I5) which, in succession to one another, block both firing circuits in a first time interval (t_1) and enable the detonator firing circuit (34) and isolate the battery discharge circuit (36) in a second time interval (t_2) and disconnect the detonator ignition circuit (34) and the analog receiving part (10-20) and discharge the battery (40) in a third time interval (t_3).

7. A circuit in accordance with any one of Claims 1 to 6, characterized by the fact that the circuit can be connected to the supply voltage by closing a switch (42) of a water pressure safety device and that in the closing of the switch (42) the digital logic part (22-28) takes up a defined initial state and starts an idle period in the first time interval (t_1).

8. A circuit in accordance with any one of Claims 1 to 7, characterized by the fact that the outputs (13, 14) of the digital logic part (22-28), are connected with gate electrodes of respective thyristors (Thy1, Thy2), and that the latter conduct when a certain defined output signal is present.

9. A circuit in accordance with any one of Claims 1 to 8, characterized by the fact that a transistor (T7) is connected to the gate electrode of the ignition thyristor (Thy1) for the detonator (38) and at the instant

when the circuit is switched on it forms a short-circuit section and thus prevents the ignition thyristor (Thy1) from conducting.

10. A circuit in accordance with any one of Claims 1 to 9, characterized by the fact that the entire logic part (22-32) comprises C-MOS components.

11. A circuit in accordance with any one of Claims 1 to 10, characterized by the fact that the source voltage is provided by a lithium battery (40).

Revendications

1. Commutateur d'allumage de sécurité pour des détonateurs sous-marins, dans lequel on utilise un signal constitué de plusieurs fréquences synchronisées dans la plage des fréquences acoustiques, pour déclencher l'allumage, comportant une partie réception analogique (10-20) pour transformer les signaux acoustiques en signaux électriques, et une partie logique numérique (22-28) pour traiter ceux-ci, la partie réception analogique (10-20) comporte successivement un hydrophone (10), un préamplificateur (12), un filtre passe-bande (14), un ampli-séparateur (16) ainsi que plusieurs filtres sélectifs (18, 20) montés en parallèle, qui fournissent à leurs sorties (MP3, MP4) des signaux avec un niveau logique (F1, F2) pour le traitement dans la partie logique numérique (22-28), caractérisé en ce que la partie logique numérique (22-28) est suivie de deux circuits de décharge (34, 38, Thy1 ; 36, Thy2) parallèles raccordés par l'intermédiaire d'étages pilotes (30, 32), lesquels circuits amorcent un détonateur (38) ou bien séparent le circuit de son alimentation en tension (40) et court-circuitent celle-ci, la partie logique (22-28) provoquant l'actionnement des deux circuits de décharge (34, 38, Thy1 ; 36, Thy2) à intervalles de temps successifs (t_1, t_2, t_3) en fonction du signal constitué de fréquences synchronisées.

2. Circuit selon la revendication 1, caractérisé en ce que la partie réception analogique (10-20) comporte deux filtres sélectifs parallèles (18-20) qui comportent dans leur canal filtrant respectif un filtre à diapason (StG1, StG2), un émetteur suiveur (T1, T2) et un trigger de Schmitt (T3, T5 et T2, T4) montés en série.

3. Circuit selon la revendication 2, caractérisé en ce que les filtres sélectifs (18, 20) sont découplés par l'intermédiaire de deux résistances et comportent des filtres à diapason piézoélectriques (StG1, StG2) qui gardent exactement à 1 Hertz la fréquence de résonance qui leur a été appliquée.

4. Circuit selon l'une des revendications 1 à 3, caractérisé en ce que la partie logique numérique (22-28) comporte un générateur de signaux directifs (26) pour mettre à zéro le circuit d'horloge, une base de temps numérique (22) pour produire un rythme d'horloge et une fenêtre de temps (28) pour explorer des signaux de réception (F1, F2) codés accordés dans le temps et en fréquence.

5. Circuit selon l'une des revendications 1 à 4, caractérisé en ce que la partie logique numérique (22-28) comporte à sa sortie deux étages pilotes parallèles (G1, I3 ; G2, I4) qui commandent respectivement un thyristor (Thy1, Thy2) pour amorcer le détonateur (38) ou pour séparer la tension d'alimentation et décharger la batterie.

6. Circuit selon l'une des revendications 1 à 5, caractérisé en ce que la partie logique numérique (22-28) comporte un diviseur (IC6, IC7) ainsi qu'une logique de combinaison (G1, G2, G3, I5) qui bloquent successivement dans un premier intervalle de temps (t1) les deux circuits de décharge, libèrent dans un second intervalle de temps (t2) le circuit d'amorçage du détonateur (34) et bloquent le circuit de décharge de la batterie (36) et dans un troisième intervalle de temps (t3) séparent le circuit d'amorçage du détonateur (34) et la partie réception analogique (10-20) et déchargent la batterie (40).

7. Circuit selon l'une des revendications 1 à 6, caractérisé en ce que le circuit peut être raccordé à la tension d'alimentation par la fermeture d'un interrupteur (42) d'un dispositif de sécurité hydrostatique, et que, lors de la fermeture de l'interrupteur (42), la partie logique numérique (22-28) prend une position initiale définie et démarre un temps mort dans le premier intervalle de temps (t1).

8. Circuit selon l'une des revendications 1 à 7, caractérisé en ce que les sorties (I3, I4) de la partie logique numérique (22-28) sont respectivement reliées à une électrode de porte des thyristors (Thy1, Thy2) et interconnectent ceux-ci lorsqu'apparaît un signal de sortie prédéterminé.

9. Circuit selon l'une des revendications 1 à 8, caractérisé en ce qu'à l'électrode de porte du thyristor d'amorçage (Thy1) pour le détonateur (38) est raccordé un transistor (T7) qui constitue dans l'instant de la mise en œuvre du circuit une ligne de court-circuit et de ce fait exclut une interconnection du thyristor d'amorçage (Thy1).

10. Circuit selon l'une des revendications 1 à 9, caractérisé en ce que l'ensemble de la partie logique (22-32) est constitué de composants CMOS.

11. Circuit selon l'une des revendications 1 à 10, caractérisé en ce que la tension d'alimentation est fournie par une batterie au lithium (40).

Fig. 1

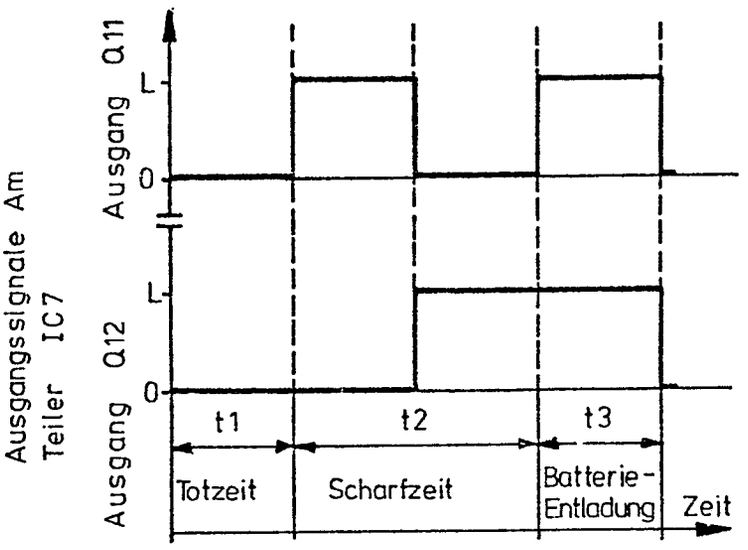


Fig. 3

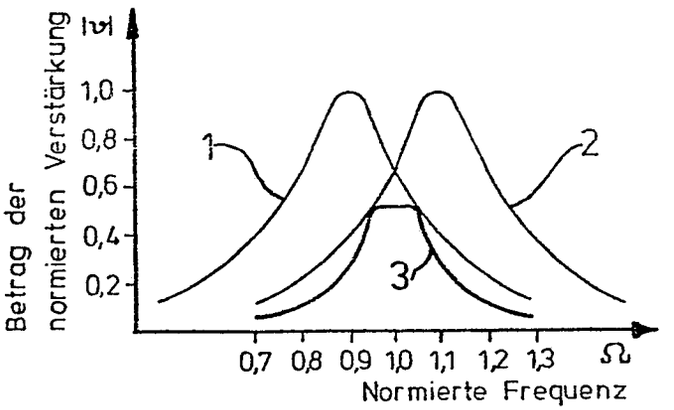
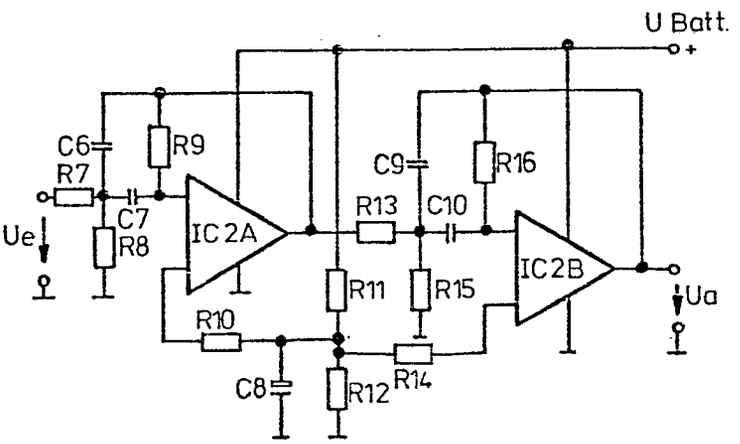


Fig. 4



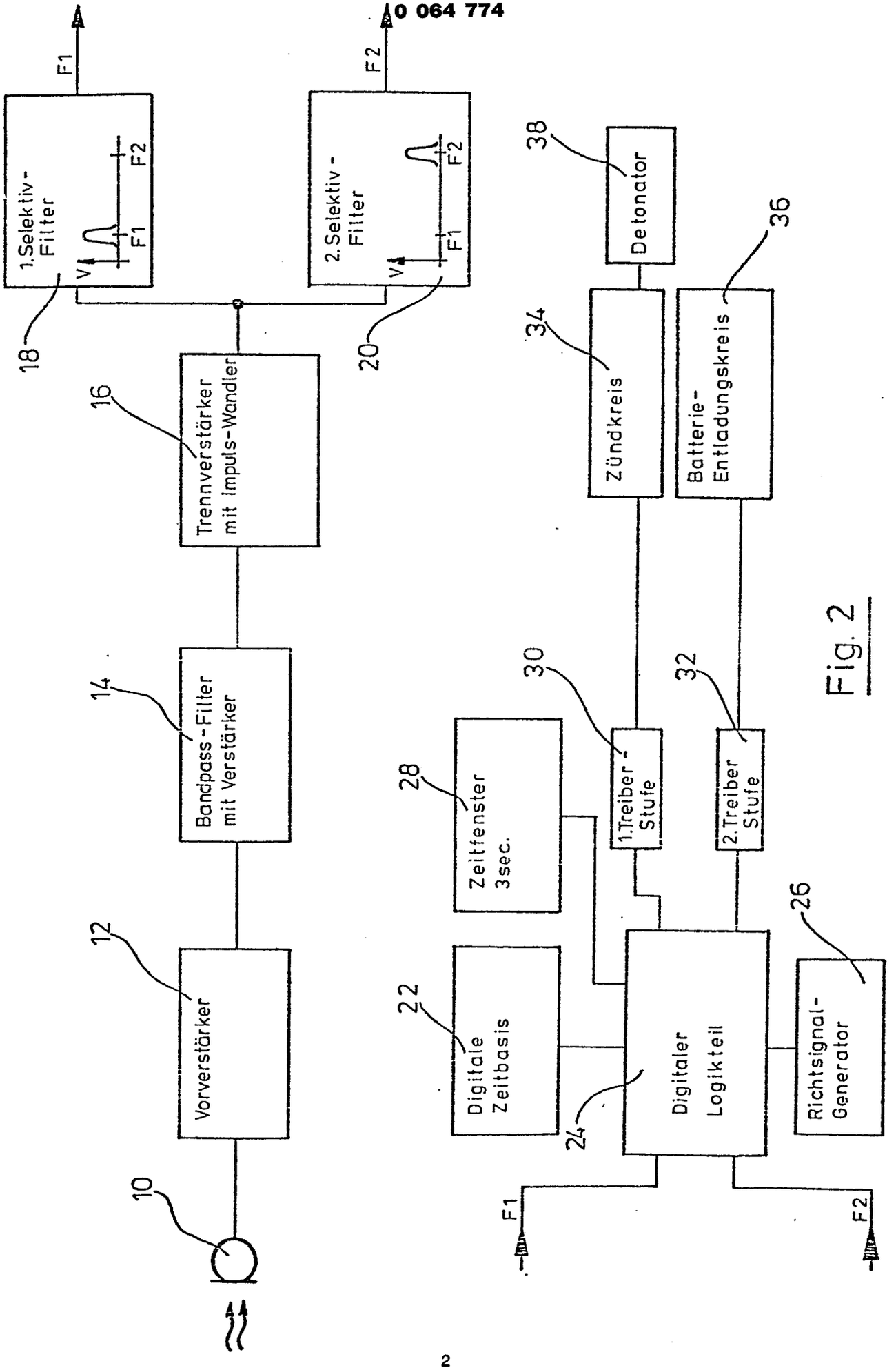
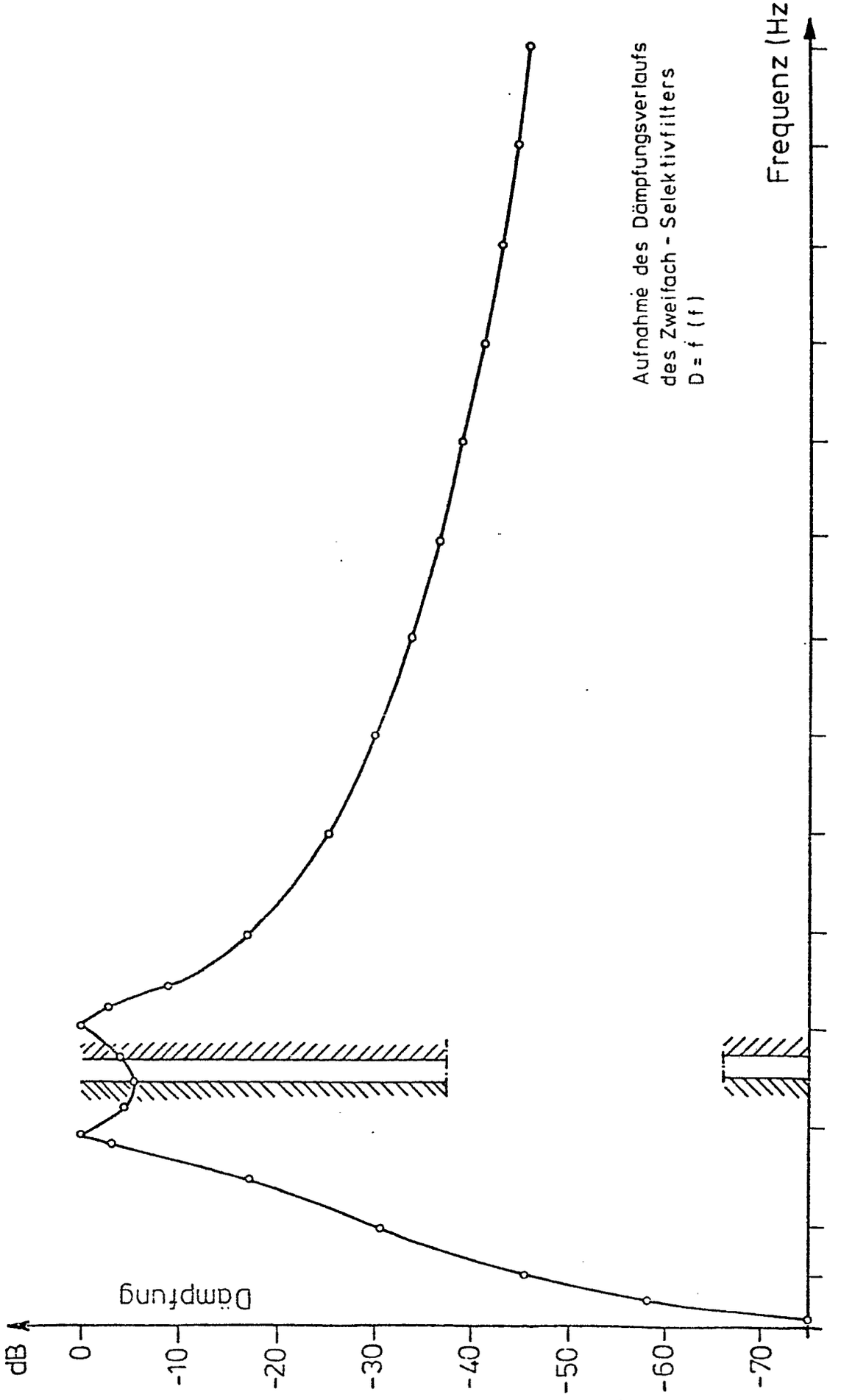

F1
F2
1.Selektiv-Filter
F1
F2
V
2.Selektiv-Filter
F2
F1
V
18
20
16
Trennverstärker mit Impuls-Wandler
14
Bandpass-Filter mit Verstärker
12
Vorverstärker
10
38
Detonator
34
Zündkreis
36
Batterie-Entladungskreis
30
1.Treiber-Stufe
32
2.Treiber-Stufe
28
Zeitfenster 3sec.
22
Digitale Zeitbasis
24
Digitaler Logikteil
26
Richtsignal-Generator
F1
F2

Fig. 2

Fig. 5


Dämpfung
dB
0
-10
-20
-30
-40
-50
-60
-70
Frequenz (Hz)
Aufnahme des Dämpfungsverlaufs
des Zweifach - Selektivfilters
D = f (f)

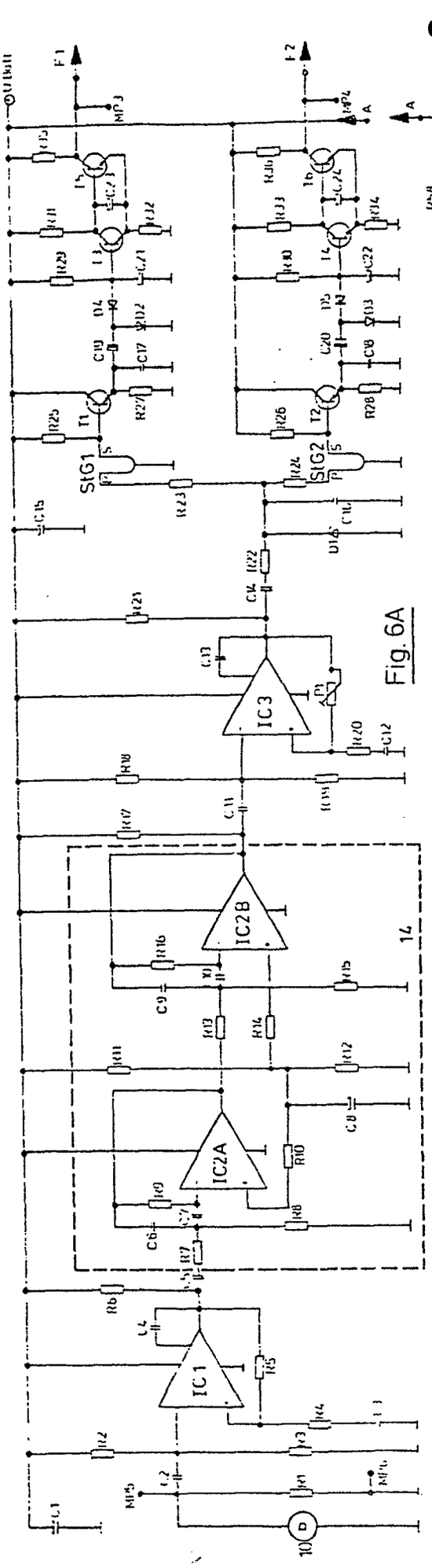

IC1
IC2A
IC2B
IC3
StG1
StG2
T1
T2
14

Fig. 6A

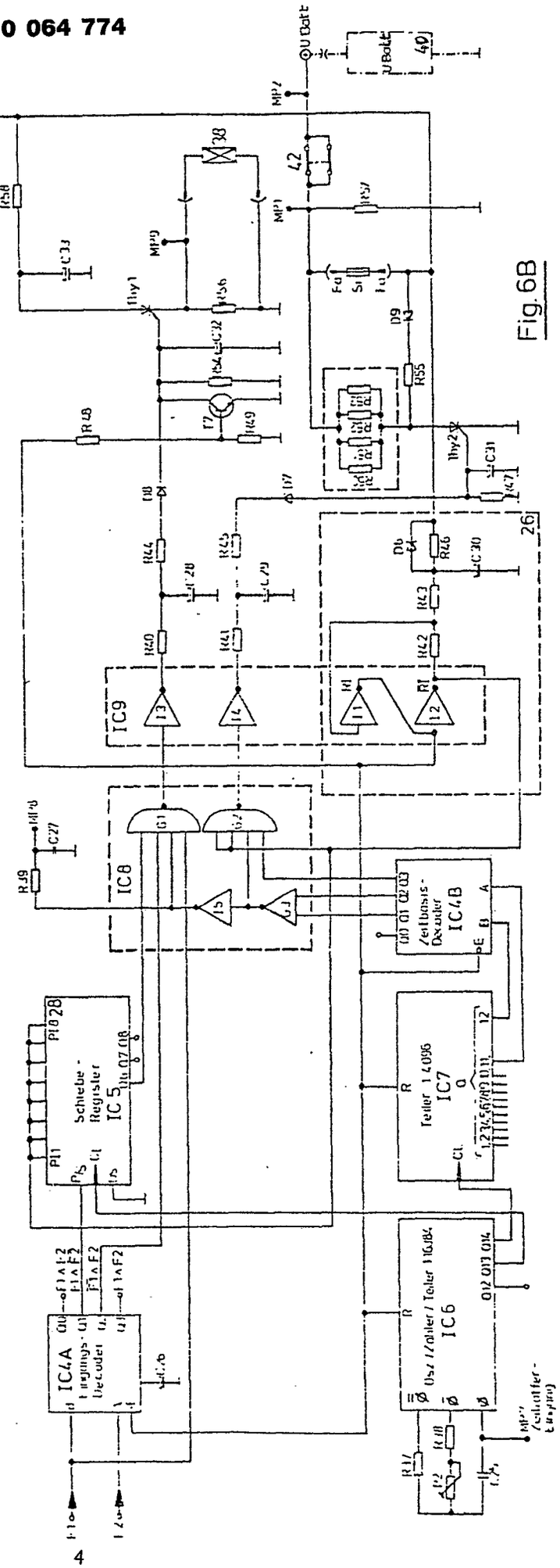

IC4A
IC4B
IC5
IC6
IC7
IC8
IC9
Schiebe-Register
Zeitbasis-Decoder
Teiler 1:4096
26

Fig. 6B