



12

EUROPÄISCHE PATENTANMELDUNG

②① Anmeldenummer: 83112706.3

⑤ Int. Cl.⁴: **G 06 F 13/00**

②② Anmeldetag: 16.12.83

③① Priorität: 11.01.83 DE 3300699

⑦ Anmelder: Nixdorf Computer Aktiengesellschaft,
Fürstenallee 7, D-4790 Paderborn (DE)

④3 Veröffentlichungstag der Anmeldung: 15.08.84
Patentblatt 84/33

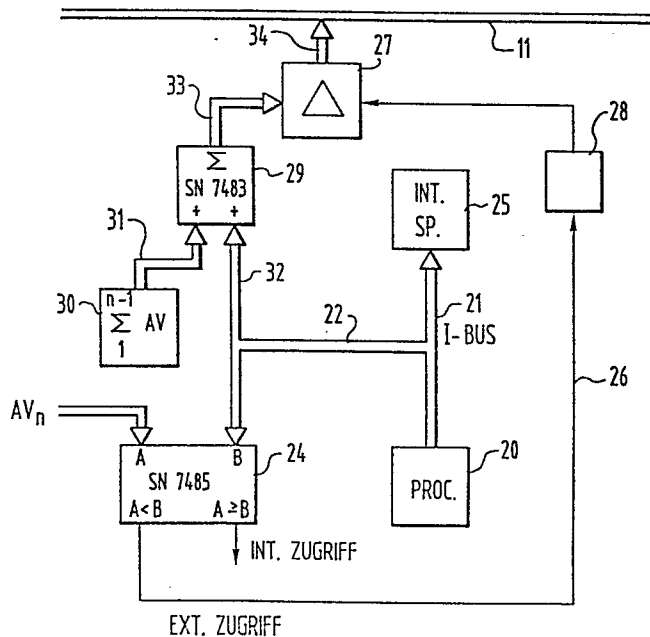
⑦2 Erfinder: **Stähle, Peter, Dipl.-Ing., Brede 6, D-4790 Paderborn (DE)**

Benannte Vertragsstaaten: **DE FR GB IT NL SE**

⑦4 Vertreter: Patentanwälte Schaumburg & Thoenes,
Mauerkircherstrasse 31 Postfach 86 07 48,
D-8000 München 86 (DE)

54) Verfahren und Schaltungsanordnung zur Adressierung der Speicher mehrerer datenverarbeitender Einrichtungen in einem Mehrfachleitungssystem.

57) Bei einem Verfahren zur Adressierung der jeweils ein Adreßvolumen aufweisenden Speicher mehrerer datenverarbeitender Einrichtungen in einem Mehrfach-Leitungssystem wird in einer eine Datenübertragungsverbindung einleitenden datenverarbeitenden Einrichtung die Adresse einer Speicherzelle des Speichers einer gewünschten datenverarbeitenden Einrichtung erzeugt und auf das Mehrfachleitungssystem geleitet. Diese Adresse wird in jeder datenverarbeitenden Einrichtung empfangen und auf ihre Zugehörigkeit zu dem Adreßvolumen des jeweiligen Speichers überprüft. Jede der datenverarbeitenden Einrichtungen kann die Adressen der Speicherzellen aller Speicher der datenverarbeitenden Einrichtungen, bezogen auf ein mit der Anfangsadresse des Speichers der ersten datenverarbeitenden Einrichtung beginnendes kontinuierliches Gesamtadreßvolumen aller Speicher, direkt erzeugen und in jeder datenverarbeitenden Einrichtung erfolgt eine Verringerung der empfangenen bzw. der dem eigenen Speicher zuzuführende Adresse um die für diesen Speicher geltende externe Anfangsadresse.





Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

0115609
Nummer der Anmeldung

EP 83 11 2706

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int. Cl. 3)
X	IBM TECHNICAL DISCLOSURE BULLETIN, Band 22, Nr. 7, Dezember 1979, Seiten 2883-2884, New York, US; K. MARTON et al.: "Memory addressing scheme for loosely coupled processors" * Insgesamt *	1,2	G 06 F 13/00
E,X	EP-A-0 106 556 (WESTERN ELECTRIC) * Figuren 2-4; Seite 7, Zeile 33 - Seite 10, Zeile 24; Seite 12, Zeile 18 - Seite 15, Zeile 18 *	1,2	
A	IBM TECHNICAL DISCLOSURE BULLETIN, Band 7, Nr. 5, Oktober 1964, Seiten 352-353, New York, US; J. THOMAS: "Shared memory addressing system"	1	
A	COMPUTER DESIGN, Band 20, Nr. 10, Oktober 1981, Seiten 179-184, Winchester, Mass., US; W.S. ANG: "Common element key to multiprocessors architecture"	1	G 06 F 13/00
A	AT-A- 354 783 (BUCHBERGER)	1	
A	US-A-4 315 310 (BAYLISS et al.)	1	
A	US-A-4 253 144 (BELLAMY et al.)	1	
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt.			
Recherchenort DEN HAAG		Abschlußdatum der Recherche 31-07-1985	Prüfer LEDROUT P.

EP Form 1503 03/82

KATEGORIE DER GENANNTEN DOKUMENTEN
X : von besonderer Bedeutung allein betrachtet
Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie
A : technologischer Hintergrund
O : mündliche Offenbarung
P : Zwischenliteratur
T : der Erfindung zugrunde liegende Theorien oder Grundsätze

E : älteres Patentedokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist
D : in der Anmeldung angeführtes Dokument
L : aus andern Gründen angeführtes Dokument
& : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument