

**EP 0 115 609 A3**



**Europäisches Patentamt  
European Patent Office  
Office européen des brevets**

⑪ Veröffentlichungsnummer:

**O 115 609  
A3**

⑫

## **EUROPÄISCHE PATENTANMELDUNG**

⑯ Anmeldenummer: 83112706.3

⑮ Int. Cl.: **G 06 F 13/00**

⑰ Anmeldetag: 16.12.83

⑲ Priorität: 11.01.83 DE 3300699

⑳ Anmelder: **Nixdorf Computer Aktiengesellschaft,  
Fürstenallee 7, D-4790 Paderborn (DE)**

㉑ Veröffentlichungstag der Anmeldung: 15.08.84  
Patentblatt 84/33

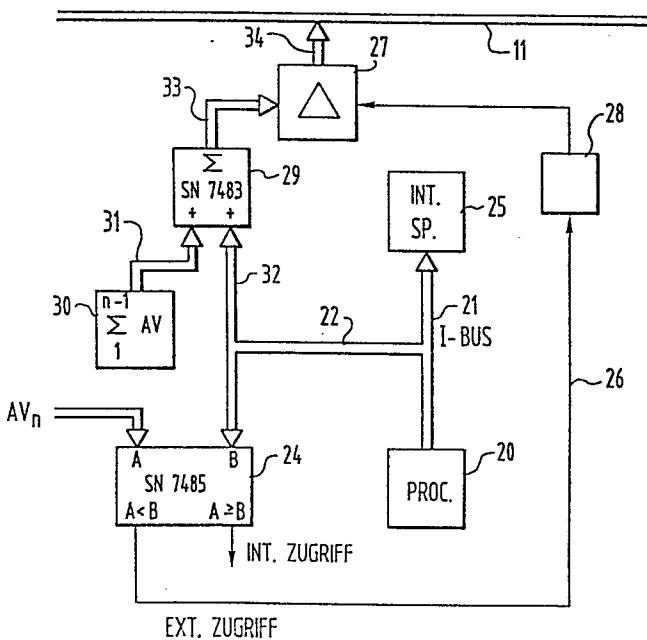
㉒ Erfinder: **Stähle, Peter, Dipl.-Ing., Brede 6,  
D-4790 Paderborn (DE)**

㉓ Benannte Vertragsstaaten: **DE FR GB IT NL SE**

㉔ Vertreter: **Patentanwälte Schaumburg & Thoenes,  
Mauerkircherstrasse 31 Postfach 86 07 48,  
D-8000 München 86 (DE)**

㉕ **Verfahren und Schaltungsanordnung zur Adressierung der Speicher mehrerer datenverarbeitender Einrichtungen in einem Mehrfachleitungssystem.**

㉖ Bei einem Verfahren zur Adressierung der jeweils ein Adressvolumen aufweisenden Speicher mehrerer datenverarbeitender Einrichtungen in einem Mehrfach-Leitungssystem wird in einer Datenübertragungsverbindung einleitenden datenverarbeitenden Einrichtung die Adresse einer Speicherzelle des Speichers einer gewünschten datenverarbeitenden Einrichtung erzeugt und auf das Mehrfachleitungssystem geleitet. Diese Adresse wird in jeder datenverarbeitenden Einrichtung empfangen und auf ihre Zugehörigkeit zu dem Adressvolumen des jeweiligen Speichers überprüft. Jede der datenverarbeitenden Einrichtungen kann die Adressen der Speicherzellen aller Speicher der datenverarbeitenden Einrichtungen, bezogen auf ein mit der Anfangsadresse des Speichers der ersten datenverarbeitenden Einrichtung beginnendes kontinuierliches Gesamtradessvolumen aller Speicher, direkt erzeugen und in jeder datenverarbeitenden Einrichtung erfolgt eine Verringerung der empfangenen bzw. der dem eigenen Speicher zuzuführende Adresse um die für diesen Speicher geltende externe Anfangsadresse.





EUROPÄISCHER RECHERCHENBERICHT

0 1 1 5 6 0 9  
Nummer der Anmeldung

EP 83 11 2706

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betreff Anspruch	KLASSIFIKATION DER ANMELDUNG (Int. Cl. 3)
X	IBM TECHNICAL DISCLOSURE BULLETIN, Band 22, Nr. 7, Dezember 1979, Seiten 2883-2884, New York, US; K. MARTON et al.: "Memory addressing scheme for loosely coupled processors" * Insgesamt *	1, 2	G 06 F 13/00
E, X	EP-A-0 106 556 (WESTERN ELECTRIC) * Figuren 2-4; Seite 7, Zeile 33 - Seite 10, Zeile 24; Seite 12, Zeile 18 - Seite 15, Zeile 18 *	1, 2	
A	IBM TECHNICAL DISCLOSURE BULLETIN, Band 7, Nr. 5, Oktober 1964, Seiten 352-353, New York, US; J. THOMAS: "Shared memory addressing system"	1	RECHERCHIERTE SACHGEBIETE (Int. Cl. 3)
A	COMPUTER DESIGN, Band 20, Nr. 10, Oktober 1981, Seiten 179-184, Winchester, Mass., US; W.S. ANG: "Common element key to multiprocessors architecture"	1	G 06 F 13/00
A	AT-A- 354 783 (BUCHBERGER)	1	
A	US-A-4 315 310 (BAYLISS et al.)	1	
A	US-A-4 253 144 (BELLAMY et al.)	1	
	-----		
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt.			
Recherchenort <b>DEN HAAG</b>		Abschlußdatum der Recherche <b>31-07-1985</b>	Prüfer <b>LEDRUT P.</b>
KATEGORIE DER GENANNTEN DOKUMENTEN			
X : von besonderer Bedeutung allein betrachtet	E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldeatum veröffentlicht worden ist		
Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie	D : in der Anmeldung angeführtes Dokument		
A : technologischer Hintergrund	L : aus andern Gründen angeführtes Dokument		
O : rechtschriftliche Offenbarung	& : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument		
P : Zwischenliteratur			
T : der Erfindung zugrunde liegende Theorien oder Grundsätze			