

①⑫ **EUROPÄISCHE PATENTSCHRIFT**

④⑤ Veröffentlichungstag der Patentschrift:  
**27.09.89**

⑤① Int. Cl.⁴: **G 10 K 11/34**

②① Anmeldenummer: **85108128.1**

②② Anmeldetag: **01.07.85**

⑤④ **Phased-Array-Gerät.**

③③ Priorität: **12.07.84 DE 3425705**

⑦③ Patentinhaber: **Siemens Aktiengesellschaft,  
Wittelsbacherplatz 2, D-8000 München 2 (DE)**

④③ Veröffentlichungstag der Anmeldung:  
**05.02.86 Patentblatt 86/6**

⑦② Erfinder: **Saugeon, Ulrich, Weltenburger Strasse 175,  
D-8500 Nürnberg (DE)**  
Erfinder: **Hetzel, Gert, Grundherrstrasse 24,  
D-8520 Erlangen (DE)**  
Erfinder: **Hiller, Dietmar, Dr., Löhestrasse 22,  
D-8520 Erlangen (DE)**

④⑤ Bekanntmachung des Hinweises auf die Patenterteilung:  
**27.09.89 Patentblatt 89/39**

⑧④ Benannte Vertragsstaaten:  
**AT DE FR GB IT NL**

⑤⑥ Entgegenhaltungen:  
**DE-A- 2 736 310**  
**DE-A- 2 950 461**  
**DE-A- 3 004 689**  
**FR-A- 2 399 661**  
**GB-A- 2 053 476**

**JOURNAL OF THE ACOUSTICAL SOCIETY OF  
AMERICA, Band 75, Nr. 6, Juni 1984, Seiten 1837-1847,  
Acoustical Society of America, New York, US; R.A.  
GABEL et al.: "Hybrid time-delay/phase-shift digital  
beamforming for uniform colinear arrays"**

**EP 0 170 072 B1**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents im Europäischen Patentblatt kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99(1) Europäisches Patentübereinkommen).

## Beschreibung

Die Erfindung betrifft ein Phased-Array-Gerät für die Ultraschall-Abtastung eines Objektes mit einer Zahl von Ultraschall-Wandlerelementen, denen Verzögerungsglieder zumindest für den Empfangsfall zugeordnet sind.

Bei einem Phased-Array-Gerät, also einem elektronischen Sektor-Scanner, muss die Änderung der Verzögerung der Signale der einzelnen Ultraschall-Wandlerelemente im Sende- und Empfangsfall in sehr kleinen Schritten erfolgen, um Fehler bei der Einstellung des Steuerwinkels zu vermeiden. Infolge des grössten Steuerwinkels von meist  $\pm 45^\circ$  bezüglich der Normalen der Wandlerelementreihe sind bei grossen Steuerwinkeln relativ lange Verzögerungszeiten erforderlich, deren Länge zusätzlich noch stark von der gewählten Aperturlänge (Länge der aktiven Antenne) abhängt. Zum Ausgleich der Auflösungsänderung mit der Tiefe wegen der begrenzten Tiefenschärfe der fokussierten Apertur ist es zweckmässig, den Empfangsfokus mitlaufend anzupassen.

Der Stand der Technik sieht eine Einstellung der Verzögerungszeiten mit Hilfe von LC-Verzögerungsleitungen, die mit Einstellabgriffen versehen sind, vor. Diese relativ preiswerte Lösung eignet sich vor allem für kurze Verzögerungszeiten, d.h. für nicht schwenkende Abtastgeräte, z.B. für ein lineares Array. Bei längeren Verzögerungszeiten wirken die LC-Verzögerungsleitungen für höhere Frequenzen bandbegrenzend. Sie stellen also jeweils einen Tiefpass dar, dessen Eckfrequenz ca. 5 MHz betragen kann. Gleichzeitig gehen Bauteiltoleranzen in hohem Masse in die Genauigkeit der gesamten Verzögerung ein. Aus diesem Grund werden LC-Verzögerungsleitungen für Transducer- oder Wandlerfrequenzen generell nur bis ca. 3,5 MHz verwendet. Diese Technik wird auch als «Basisbandtechnik» bezeichnet.

In der DE-OS 3 004 689 ist ein Empfangsverzögerungssystem zur Verwendung in einem Ultraschallabbildungssystem beschrieben, bei dem in jedem Kanal ein variables Vorverzögerungselement mit dem Wandler und einem Hauptverzögerungselement in Reihe geschaltet ist. In der Praxis werden die Vorverzögerungselemente hauptsächlich für die Feinabstimmung benutzt, d.h. um eine stufenweise Einstellung der Verzögerungsschritte zu ermöglichen, die normalerweise an den Hauptverzögerungselementen nicht durchgeführt werden kann. Diese Anordnung erlaubt es insbesondere, über einen verhältnismässig grossen Bereich möglicher Signalfrequenzen und unterschiedlichen Abständen zwischen den Wandlerelementen Signalkohärenz zu erzielen. Dazu benötigt diese Schaltungsanordnung jedoch eine hohe Anzahl von Verzögerungselementen.

Weiterhin ist in der DE-OS 2 736 310 eine Verzögerungsanordnung angegeben, bei der jeweils eine kleine, einstellbare Verzögerungsleitung zwischen den Messumformern oder Wandlern

und den Anzapfungen einer Hauptverzögerungsleitung eingefügt ist. Diese Anzapfungen auf der Hauptverzögerungsleitung sind derart ausgewählt, dass die Anordnung längs eines gewünschten Abtastwinkels oder einer Abtastrichtung fokussiert wird. Dagegen werden die kleinen Verzögerungen während einer Abtastung in der besagten Richtung verändert, um die Fokussierung der Anordnung vom Minimalbereich zum Maximalbereich hin zu verändern. Da die ausgewählten Anzapfungen der Hauptverzögerungsleitung während der Abtastung in einer gewünschten Richtung nicht umgeschaltet werden, gibt das Schaltungsprinzip nur bei kleinen Aperturen ausreichend kohärente Signale.

Höhere Transducerfrequenzen können mit Hilfe von LC-Verzögerungsleitungen durch Abwärtsmischen auf eine Zwischenfrequenz unter 3,5 MHz verarbeitet werden. Die Abwärtsmischtechnik setzt jedoch eine gleichbleibende Signalbandbreite und Sendepulslänge der einzelnen Wandlersignale voraus. Die zeitliche Sendepulslänge sollte aber im Interesse einer guten Auflösung beim Übergang zu hohen Transducerfrequenzen geändert, d.h. verringert werden.

Eine weitere Realisierungsmöglichkeit sieht die Oberflächenwellenfilter-Technik oder SAW-Filtertechnik (vgl. z.B. Ultrasonics, Vol. 17, pp. 225-229, Sept. 1979) vor. Hierzu ist es erforderlich, das Empfangssignal des einzelnen Ultraschallwandlerelements aufwärts zu mischen, um in das bei der SAW-Technik erforderliche hohe Frequenzband von 20-50 MHz zu kommen. Nach der Summation der einzelnen Empfangssignale des Phased-Arrays muss dann wieder abwärts gemischt werden. Nachteile der SAW-Technik sind die Tatsache, dass in jedem Kanal Aufwärtsmischer eingesetzt werden müssen, was einen beträchtlichen Aufwand bedeutet, sowie die Schwierigkeit, eine genügend feine Abstufung der Verzögerungszeiten bei den SAW-Filtern zu erzielen.

Aufwärts- und Abwärtsmischungen im Zusammenhang mit einem Phased-Array-Gerät sind z.B. aus Fig. 11 der DE-PS 2 854 134 bekannt. Eine digitale Verzögerungstechnik bei einem Phased-Array-Gerät wird in der EP-PS 0 027 618, insbesondere bei Fig. 1 und 2, beschrieben.

Bei der Konzeption eines Phased-Array-Gerätes sind auch folgende Gesichtspunkte zu berücksichtigen:

Nimmt man z.B. bei einer medizinischen Untersuchung eine Mittenfrequenz des Empfangsspektrums von  $f_s = 3,5$  MHz an und berücksichtigt man theoretisch eine Bandbreite  $\Delta f = f_s (2\lambda\text{-Puls})$ , so erhält man als Maximalfrequenz  $f_{s\max} = f_s + \Delta f / 2 = 1,5 f_s = 5,25$  MHz. Daraus resultiert nach dem bekannten Abtasttheorem von Shannon eine Abtastfrequenz für das einzelne Ultraschall-Wandlerelement von  $f_a > 2 f_{s\max} = 3 f_s = 10,5$  MHz. Diese Abtastfrequenz  $f_a$  ist also die minimale Frequenz, um das einzelne Signal eines Wandlerelementes rekonstruieren zu können.

Für die Quantisierung der Phase, d.h. eine ausreichende Genauigkeit der Zeitverzögerung zwi-

schen zwei benachbarten Wandlerelementen, ist eine Abtastung mit mindestens  $1/8$  der Wellenlänge erforderlich. Dies ergibt eine quantisierte Phasenverschiebung innerhalb der Wellenlänge  $\lambda$  von  $360^\circ/8 = 45^\circ$  oder ( $\pm 22,5^\circ$ ). Bei einer Mittenfrequenz  $f_s = 3,5$  MHz erhält man damit eine Zeitverzögerung von 35,7 nsec, d. h.  $\pm 17,9$  nsec. Diese Phasen- oder Zeitgenauigkeit erfordert eine Abtastfrequenz  $f_a > 28$  MHz, wenn das Signal digital weiterverarbeitet werden soll (EP-PS 0 027 618). Diese hohe Abtastfrequenz  $f_a$  setzt heutzutage den Einsatz von ECL-Bausteinen voraus und führt zu einem relativ teuren Phased-Array-Gerät.

Ein Ausweg aus diesem Geschwindigkeitsproblem ist die Quadraturtechnik (vgl. DE-PS 2 854 134, Fig. 8), bei der zwei Verzögerungskanäle zum Einsatz kommen, deren Signale um  $90^\circ$  phasenverschoben sind. Hier liegt die minimale Abtastfrequenz bei  $f_a = 10,5$  MHz. Dies lässt einen Einsatz von energiesparenden Techniken (z.B. HCMOS, Low Power Schottky) zu. Die Quadraturtechnik erfordert aber einen relativ hohen Aufwand, da jeweils zwei Kanäle pro Wandlerelement für die Signalverarbeitung benötigt werden.

Ziel der Erfindung ist die Schaffung eines Phased-Array-Gerätes, das eine hohe Genauigkeit bei der Einstellung des Steuerwinkels ermöglicht und dennoch nur einen vergleichsweise geringen Aufwand erfordert.

Diese Aufgabe wird erfindungsgemäss nach einer ersten grundlegenden Ausführungsform gemäss Patentanspruch 1 gelöst. Hierbei ist es also möglich, mehrere benachbarte Kanäle, z.B. 4, für die Signalverarbeitung zusammenzufassen.

Diese Aufgabe wird erfindungsgemäss nach einer zweiten grundlegenden Ausführungsform gemäss Patentanspruch 5 gelöst.

Als Vorteil der Erfindung wird es angesehen, dass der jeweilige Steuerwinkel wegen der Verwendung von Bausteinen mit festen bausteinspezifischen Verzögerungszeiten (Toleranzen) und der digitalen Speicher, speziell einiger Schieberegister, sehr genau eingestellt werden kann. Ein Driften der Verzögerung auch nach längerem Einsatz des Phased-Array-Gerätes ist nicht zu befürchten. Infolge der hohen Genauigkeit bei der Einstellung des Steuerwinkels ergibt sich auch eine hohe Genauigkeit bei der Fokussierung und damit ein hohes Auflösungsvermögen. Dies ist von besonderem Interesse bei Anwendung der mitlaufenden Fokussierung im Empfangsfalle.

Ausführungsbeispiele der Erfindung sind in drei Figuren dargestellt und werden im folgenden näher erläutert. Es zeigen:

Fig. 1 eine erste Ausführungsform, bei der sowohl von einer analogen als auch von einer digitalen Verzögerung Gebrauch gemacht wird;

Fig. 2 eine zweite Ausführungsform, die gegenüber der Ausführungsform nach Figur 1 vereinfacht aufgebaut ist; und

Fig. 3 eine dritte Ausführungsform, die auf

einem voll digitalen Verzögerungskonzept beruht.

Das Phased-Array-Gerät nach Figur 1, das insbesondere für medizinische Bilddarstellungen herangezogen wird, besteht aus einer Vielzahl von einzelnen Ultraschallwandler-Elementen E1, E2, ... E64, die sowohl für die Emission als auch für den Empfang von Ultraschall-Signalen herangezogen werden. In Figur 1 ist lediglich der Empfangsteil des Phased-Array-Geräts dargestellt. In einem solchen Gerät müssen die empfangenen Ultraschall-Signale mit der eingangs beschriebenen hohen Genauigkeit verzögert werden. Zur Vermeidung von Antennen-Gitterstörungen (grating lobes) und zur Erzielung einer ausreichenden Auflösung sollte die Anzahl der Ultraschallwandler-Elemente gross gewählt werden. Als günstiger Kompromiss bietet sich vorliegend die Zahl 64 bei einem Elementabstand von  $\lambda/2$  an.

Um den Aufwand gering zu halten, der bei einem Einsatz eines Verzögerungskonzepts mit der oben angegebenen Phasengenauigkeit entstehen würde, ist nach Figur 1 vorgesehen, dass die empfangenen Ultraschall-Signale mit einer kurzen und mit einer langen Verzögerung versehen werden. Hierdurch ist es möglich, benachbarte Signalverarbeitungskanäle zusammenzufassen. Wie später deutlich wird, sind in Figur 1 jeweils 4 Kanäle zusammengefasst.

Nach Figur 1 enthält das Gerät eine gemischte Verzögerungstechnik, nämlich eine analoge Vorverzögerung und eine digitale Hauptverzögerung. Es handelt sich also um eine hybride Lösung. Die analoge Vorverzögerung ist eine Feinverzögerung. Sie spielt sich in einem Bereich ab, der mit X bezeichnet ist. In diesem Bereich X sind insgesamt 64 Kanäle vorgesehen. Die Feinverzögerung findet dabei zwischen 0 und  $2\lambda$  statt. Dem Bereich X schliesst sich ein Bereich Y an, der nur noch 16 Kanäle umfasst. In diesem Bereich Y sind tiefenabhängig regelbare Verstärker untergebracht. Dem Bereich Y schliesst sich ein Bereich Z an, der ebenfalls 16 Kanäle umfasst. Hier findet eine Langzeitverzögerung statt.

Experimente haben gezeigt, dass bei medizinischen Untersuchungen mit einem elektronischen Sektor-Scanner Gesamt-Verzögerungszeiten erforderlich sind, die im Bereich von 6 bis 12  $\mu\text{sec}$  liegen. Im vorliegenden Fall übernimmt bei Zugrundelegung dieser Werte die Feinverzögerung im Bereich X eine Verzögerung von 0 bis 600 nsec, und die Grobverzögerung im Bereich Z übernimmt eine Verzögerung zwischen 5,4 und 11,4  $\mu\text{sec}$ .

Nach Figur 1 ist jedem Ultraschallwandler-Element E1 bis E64 ein Vorverstärker V1 bis V64 mit fester Verstärkung nachgeschaltet. Diesen Vorverstärkern V1 bis V64 ist wiederum jeweils ein Multiplexer M1 bis M64 nachgeschaltet. Der jeweilige Multiplexer M kann von einer Steuerungseinrichtung C mit Taktimpulsen beaufschlagt werden, was durch einen Pfeil am jeweiligen Block M1 bis M64 gekennzeichnet ist. Den Multiplexern M1 bis M64 ist jeweils ein analoges

Vorverzögerungsglied T1 bis T64 zugeordnet. Dessen Verzögerungszeit, insbesondere im Bereich von 0 bis 600 nsec, kann mit Hilfe des zugehörigen Multiplexers M1 bis M64 eingestellt werden. Bei den Vorverzögerungsgliedern T1 bis T64 kann es sich insbesondere um LC-Leitungen mit einer Anzahl von Abgriffen, z. B. mit 16 Abgriffen, handeln. Bei solchen LC-Leitungen ergibt sich eine Verzögerung, die für die vorliegenden Zwecke genau genug ist.

Mit Hilfe der Multiplexer M1 bis M64 ist somit die Feinverzögerung dynamisch, d. h. während des Empfangs einer jeden Ultraschallzeile, umschaltbar. Auf diese Weise lässt sich eine dynamische Fokussierung erreichen.

Die Signalverarbeitung von jeweils vier benachbarten Ultraschallelementen E1 bis E64 ist im vorliegenden Fall zusammengefasst. Zu diesem Zweck sind beispielsweise die Verzögerungsglieder T1 bis T4 an ein gemeinsames Summierglied S1 angeschlossen. Entsprechend sind z. B. auch die Verzögerungsglieder T61 bis T64 an ein gemeinsames Summierglied S16 angeschlossen. Die Feinverzögerung umfasst dabei, wie angegeben, die Zeitdauer von mindestens  $2\lambda$ , um jeweils vier solcher Nachbarelemente zusammenfassen zu können. Der Wert  $2\lambda$  ist dabei eine empirisch gefundene Grösse. Sie stellt einen Kompromiss dar, der bei den meisten Ultraschall-Applikatoren nach dem Phased-Array-Prinzip anwendbar ist. Anstelle von vier Kanälen könnten im übrigen auch zwei, sechs oder aber acht Kanäle jeweils zusammengefasst sein. Nach der Summation der Signale von jeweils vier Nachbarkanälen in den Summiergliedern S1 bis S16 wird das so gewonnene zusammengefasste Empfangssignal jeweils mit Hilfe von regelbaren Verstärkern TGC1 bis TGC16 tiefenabhängig verstärkt, um anschliessend die A/D-Wandler-Dynamik nutzen zu können.

Nach der Verstärkung in den Verstärkern TGC1 bis TGC16 ergeben sich zwei Realisierungsmöglichkeiten, die in den Figuren 1 und 2 getrennt dargestellt sind. Nach Figur 1 wird das Empfangssignal im Quadraturverfahren, d. h. in komplexer Form, abgetastet. Hierdurch bleibt die Phasengenauigkeit der gesamten Verzögerungseinheit konstant, z. B.  $\lambda/12$ , wenn  $f_{aq} = f_a$  ist ( $f_{aq}$  = Quadraturverfahren-Abtastfrequenz).

Im einzelnen wird nach Figur 1 das Ausgangssignal des Verstärkers TGC1 einem Verzögerungsglied zugeführt, welches aus einem Speicher N1 und zwei diesem vorgeschalteten Analog-Digital-Wandlern W1-1 und W1-2 besteht. Der erste Wandler W1-1 ist mit einer Taktfrequenz  $f$  beaufschlagt, die beispielsweise der eingangs genannten Abtastfrequenz  $f_a = 10,5$  MHz gleich ist. Der zweite Wandler W1-2 wird mit derselben Taktfrequenz getaktet, jedoch ist das Taktsignal gegenüber demjenigen des ersten Wandlers W1-1 um  $90^\circ$  verschoben. Dies wird dadurch zum Ausdruck gebracht, dass die Taktfrequenzen mit  $f(\varphi = 0^\circ)$  bzw.  $f(\varphi = 90^\circ)$  bezeichnet sind. Die beiden Wandler W1-1, W1-2 bewirken eine Zerlegung des Empfangssignals in einen

Real- und einen Imaginärteil. Der Wandler W1-1 erzeugt dabei den In-Phase-Term oder Kosinus-Anteil, während der Wandler W1-2 den Quadratur-Term oder Sinus-Anteil bereitstellt. Der nachgeschaltete Speicher N1 ist vorzugsweise ein Schieberegister. Dieses wird z. B. in  $\lambda/8$ -Schritten abgetastet, wozu ihm von der Steuereinrichtung C entsprechende Steuerimpulse zugeführt werden.

Die Grobverzögerungsglieder, die den weiteren Verstärkern TGC2 bis TGC16 nachgeschaltet sind, sind entsprechend aufgebaut. Insgesamt sind also 16 Speicher N1 bis N16 vorhanden. Diese sind ausgangseitig gemeinsam an ein Addierglied A angeschlossen. Die Speicher N1 bis N16, in Zusammenarbeit mit den vorgeschalteten Analog-Digital-Wandlern W1-1 bis W16-2, dienen somit zur Langzeitverzögerung. Mit ihrer Hilfe lässt sich insbesondere der Schwenk- oder der Ablenkwinkel bei einem Phased-Array-Gerät einstellen.

Das Ausgangssignal des Addiergliedes A besteht aus einem imaginären Anteil  $i$  und einem reellen Anteil  $q$ , ist also komplex. Aus diesen beiden Anteilen  $i$  und  $q$  lässt sich nach der Beziehung  $\sqrt{i^2 + q^2}$  der Betrag des Signals bilden, der auf einem Bildschirm dargestellt werden kann.

Die Ausführungsform von Figur 2 entspricht weitgehend derjenigen von Figur 1. Jedoch sind im vorliegenden Fall die zweiten Verzögerungsglieder anders, d. h. einfacher aufgebaut. Diese vereinfachte Ausführungsform lässt somit eine gewisse Welligkeit zu, wobei anzumerken ist, dass diese für die Bildqualität unerheblich ist. Im Unterschied zu Figur 1 wird das zusammengefasste Empfangssignal nicht im Quadraturverfahren, sondern jeweils einkanalig abgetastet. In jedem Kanal ist zu diesem Zweck eine Hintereinanderschaltung von einem Analog-Digital-Wandler W1 bis W16 mit einem von einer Steuereinrichtung C' gesteuerten Speicher N1 bis N16 vorhanden. Der Analog-Digital-Wandler W1 bis W16 wird von der Steuereinrichtung C' jeweils mit einer Abtastfrequenz  $f$  beaufschlagt. Diese ist bevorzugt etwas höher als der zuvor angegebene Wert von 10,5 MHz. Theoretische Untersuchungen haben ergeben, dass die Abtastfrequenz  $f$  aber unter 20 MHz liegen kann. Die Phasengenauigkeit der digitalen Kette wird von der Abtastfrequenz  $f$  bestimmt. Bei einer Abtastfrequenz  $f = 20$  MHz erhält man beispielsweise eine Phasengenauigkeit von  $\lambda/5$ .

Nach der Literaturstelle G.F. Maney: «Design of a simplified delayed system for ultrasound phased array imaging» in IEEE Transactions on Sonics and Ultrasonics, Vol. SU-30, No. 6, Seite 350f, genügt bei den einzelnen Verzögerungsgliedern W1, N1 bis W16, N16 eine gröbere Quantisierung der Verzögerung, wenn der Träger hinreichend genau durch eine Feinverzögerung verzögert wird. Dies ist vorliegend durch die Feinverzögerung im Bereich X der Fall.

Am Ausgang des den Verzögerungsgliedern W1, N1 bis W16, N16 nachgeschalteten Addiergliedes AG ergibt sich automatisch ein Betrags-

signal  $s$ , das dem Wert  $s = \sqrt{i^2 + q^2}$  in Figur 1 entspricht.

Figur 3 zeigt eine voll digitalisierte Realisierungsform des Verzögerungskonzepts für ein Phased-Array-Gerät, bei dem die Verzögerung wiederum in eine Feinverzögerung (siehe Bereich X) und in eine Grobverzögerung (siehe Bereich Z) unterteilt ist. Im Bereich X der Feinverzögerung sind wiederum im vorliegenden Ausführungsbeispiel 64 Kanäle vorgesehen, während im darauffolgenden Grobverzögerungsbereich Z nur 16 Verarbeitungskanäle vorgesehen sind.

Nach Figur 3 ist den 64 Ultraschallwandler-Elementen E1 bis E64 (bei ausschliesslich digitaler Realisierung der Verzögerung) jeweils ein Tiefenausgleichsverstärker TV1 bis TV64 nachgeschaltet. Diese Tiefenausgleichsverstärker sind regelbar und entsprechen den Verstärkern TGC1 bis TGC16 der Figuren 1 und 2. Somit wird das Empfangssignal eines jeden Elements E1 bis E64 tiefenabhängig verstärkt. Es wird anschliessend mit Hilfe eines Analog-Digital-Wandlers AD1 bis AD64 digitalisiert. Diese Analog-Digital-Wandler AD1 bis AD64 werden vorliegend mit einer höheren Frequenz betrieben als diejenigen in den Figuren 1 und 2, beispielsweise mit einer Frequenz  $f'$  von 28 MHz, um mit  $\lambda/8$  arbeiten zu können. Eine so hohe Frequenz bedeutet allerdings, dass die Bauelemente in ECL-Technik ausgelegt sein sollten. Vorliegend wird also angenommen, dass die A/D-Wandlung mit relativ hoher Abtastfrequenz  $f'$ , die auch grösser als 28 MHz sein kann, durchgeführt wird. Abweichend davon kann sie aber auch, was in Figur 3 nicht gezeigt ist, nach dem Quadraturverfahren ausgeführt werden.

Zur Reduzierung des Aufwandes an digitalen Elementen, insbesondere an Busleitungen, wird bei der vorliegenden rein digitalen Lösung eine Aufteilung in eine Feinverzögerung mit Hilfe von 64 Schieberegistern VL1 bis VL64 und in eine Grobverzögerung mit Hilfe von 16 Schieberegistern VR1 bis VR16 vorgenommen. Die genannten Schieberegister VL1 bis VL64 und VR1 bis VR16 sind insbesondere Schieberegister mit variabler Länge. Dabei kann beispielsweise jedes der Schieberegister VL1 bis VL64 insgesamt 16 Stufen umfassen, während jedes der Schieberegister VR1 bis VR16 ein Vierfaches dieser 16 Stufen beinhaltet. Mit anderen Worten, in beiden Schieberegisterarten können dieselben Grundbausteine verwendet werden.

Die Schieberegister VL1 bis VL64 entsprechen in ihrer Funktion einer Kombination der Multiplexer M1 bis M64 und der Zeitverzögerungsglieder T1 bis T64 von Figur 1. Der Ausgang von vier solcher Schieberegister, z.B. VL1 bis VL4, die jeweils zu benachbarten Ultraschallwandler-Elementen, z.B. E1 bis E4 gehören, sind jeweils gemeinsam an ein Summierglied S1 bis S16 angeschlossen. Anstelle einer Zusammenfassung von jeweils vier Kanälen kann auch eine andere Anzahl, z.B. eine Zahl von 8 Kanälen, gewählt sein. Die Verzögerungszeiten der einzelnen Schieberegister VL1 bis VL64 können während des Empfangs einer Ultraschallzeile rechnergesteuert

verändert werden, insbesondere um eine dynamische Fokussierung zu erzielen. Zu diesem Zweck sind ihre Steuereingänge mit einer Steuereinrichtung C'' verbunden.

Es ist also festzuhalten, dass mit Hilfe von Summiergliedern S1 bis S16 auch hier jeweils eine vorgegebene Anzahl von Datenkanälen zusammengefasst wird.

Die Ausgänge der einzelnen Summierglieder S1 bis S16 sind jeweils über ein zugeordnetes Schieberegister VR1 bis VR16, die die längere der beiden Verzögerungen bewirken, mit einem Additionsglied AGL verbunden. Dieses summiert die einzelnen zusammengefassten und verzögerten Signale auf. An seinem Ausgang entsteht ein Ausgangssignal  $s'$ , das gegenüber demjenigen von Figur 1 und 2 hochfrequent ist. Dieses hochfrequente Ausgangssignal  $s'$  entspricht dem Betrag und kann für Bilddarstellung verwendet werden. Aus diesem hochfrequenten Ausgangssignal  $s'$  könnte man aber auch die beiden Signalanteile  $i$  und  $q$  ableiten.

Auch bei der Ausführungsform nach Figur 3 ergibt sich eine präzise Einstellung und Steuerung der Verzögerung. Auch hier kann der Schwenk wieder über die dem Addierglied AGL unmittelbar vorgeschalteten Verzögerungsglieder für die Grobverzögerung, d.h. die Schieberegister VR1 bis VR16, eingestellt werden.

## Patentansprüche

1. Phased-Array-Gerät für die Ultraschall-Abtastung eines Objekts mit einer Zahl von Ultraschallwandler-Elementen, denen Verzögerungsbauglieder zumindest für den Empfangsfall zugeordnet sind, mit folgenden Merkmalen:

die Ultraschallwandler-Elemente (E1 bis E64) sind an erste Verzögerungsbauglieder (M1, T1 bis M64, T64) zur analogen Feinverzögerung der Empfangssignale angeschlossen,

jeweils eine vorgegebene Anzahl der ersten Verzögerungsbauglieder (M1, T1 bis M64, T64) für benachbarte Ultraschallwandler-Elemente (E1 bis E64) ist mit einem gemeinsamen Summierglied (S1 bis S16) verbunden,

die Ausgangssignale der Summierglieder (S1 bis S16) sind zweiten Verzögerungsbaugliedern (W1-1, W1-2, N1 bis W16-1, W16-2, N16; W1 bis W16, N16) zur digitalen Grobverzögerung zugeführt, und die von den zweiten Verzögerungsbaugliedern W1-1, W1-2, N1 bis W16-1, W16-2, N16; W1, N1 bis W16, N16) abgegebenen Ausgangssignale sind einem digitalen Addierglied (A; AG) zugeführt, an dessen Ausgang ein Summensignal ( $i$ ,  $q$ ;  $s$ ) abgegeben wird, das zur Bilddarstellung vorgesehen ist (Fig. 1 und 2).

2. Phased-Array-Gerät nach Anspruch 1, dadurch gekennzeichnet, dass als erste Verzögerungsbauglieder jeweils ein Multiplexer (M1 bis M64) und eine von diesem gesteuerte LC-Leitung (T1 bis T64) vorgesehen ist (Fig. 1 und 2).

3. Phased-Array-Gerät nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass als zweite Verzögerungsbauglieder jeweils ein Speicher (N1 bis

N16) vorgesehen ist, dem zwei Analog-Digital-Wandler (W1-1, W1-2 bis W16-1, W16-2) vorgeschaltet sind, die mit Taktsignalen vorgegebener Frequenz [ $f(\varphi=0^\circ)$ ,  $f(\varphi=90^\circ)$ ] gesteuert sind, welche um  $90^\circ$  gegeneinander phasenverschoben sind (Fig. 1).

4. Phased-Array-Gerät nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass als zweite Verzögerungsbauglieder jeweils ein Speicher (N1 bis N16) vorgesehen ist, dem ein Analog-Digital-Wandler (W1 bis W16) vorgeschaltet ist, der mit Taktsignalen vorgegebener Abtastfrequenz ( $f \geq f_a$ ) gesteuert ist (Fig. 2).

5. Phased-Array-Gerät für die Ultraschall-Abtastung eines Objekts, mit einer Zahl von Ultraschallwandler-Elementen, denen Verzögerungsbauglieder zumindest für den Empfangsfall zugeordnet sind, mit folgenden Merkmalen:

den Ultraschallwandler-Elementen (E1 bis E64) ist jeweils ein TGC-Verstärker (TV1 bis TV64) und ein Analog-Digital-Wandlerbaustein AD1 bis AD64) nachgeschaltet,

den Analog-Digital-Wandlerbausteinen /AD1 bis AD64) ist jeweils ein erstes Verzögerungsbauglied (VL1 bis VL64) zur digitalen Feinverzögerung der Empfangssignale nachgeschaltet,

jeweils eine vorgegebene Anzahl dieser Verzögerungsbauglieder (VL1 bis VL64) für benachbarte Ultraschall-Wandler-Elemente (E1 bis E64) ist gemeinsam an ein Summierglied (S1 bis S16) angeschlossen,

und die einzelnen Summierglieder (S1 bis S16) sind über je ein zweites Verzögerungsbauglied (VR1 bis VR16) an ein gemeinsames Addierglied (AGL) angeschlossen, dessen Ausgangssignal ( $s'$ ) zur Bilddarstellung vorgesehen ist (Fig. 3).

6. Phased-Array-Gerät nach Anspruch 5, dadurch gekennzeichnet, dass der Analog-Digital-Wandlerbaustein (AD1 bis AD64) ein Analog-Digital-Wandler ist, der mit hoher Abtastfrequenz ( $f'$ ) abgetastet wird (Fig. 3).

7. Phased-Array-Gerät nach Anspruch 5, dadurch gekennzeichnet, dass der Analog-Digital-Wandlerbaustein (AD1 bis AD64) ein Baustein nach dem Quadraturverfahren ist.

8. Phased-Array-Gerät nach Anspruch 5, dadurch gekennzeichnet, dass das Verzögerungsbauglied (VL1 bis VL64, VR1 bis VR16) ein Schieberegister mit variabler Länge ist (Fig. 3).

9. Phased-Array-Gerät nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, dass die Feinverzögerung mindestens einer Zeitdauer von  $2\lambda$  entspricht, wobei  $\lambda$  die Wellenlänge des Ultraschalls im abgetasteten Objekt ist.

## Claims

1. Phased-array-device for the ultrasonic scanning of an object having a number of ultrasonic transducer elements, with which there are associated delay members at least for the receiving case, having the following features:

the ultrasonic transducer elements (E1 to E64) are connected to first delay members (M1, T1 to M64, T64) for the analog fine delay of the recei-

ved signals; in each case a given number of first delay members (M1, T1 to M64, T64) for adjacent ultrasonic transducer elements (E1 to E64) are connected with a common summing element (S1 to S6);

the output signals of the summing elements (S1 to S16) are supplied to two delay members (W1-1, W1-2, N1 to W16-1, W16-2, N16; W1, N1 to W16, N16) for the digital coarse delay;

and the output signals emitted from the second delay members (W1-1, W1-2, N1 to W16-1, W16-2, N16; W1, N1 to W16, N16) are supplied to a digital adding element (A; AG), at the output of which there is emitted a summation signal (i, q; s) which is provided for the image representation (Figures 1 and 2).

2. Phased-array-device according to claim 1, characterised in that provided as first delay members there are, in each case, a multiplexer (M1 to M64) and an LC-line (T1 to T64) controlled by the latter (Figures 1 and 2).

3. Phased-array-device according to claim 1 or 2, characterised in that provided as second delay members there is, in each case, a memory (N1 to N16) to which there are previously connected two analog digital transducers (W1-1, W1-2 to W16-1, W16-2) which are controlled with clock signals of given frequency [ $f(\varphi=0^\circ)$ ,  $f(\varphi=90^\circ)$ ], which are phase-shifted in respect of each other by  $90^\circ$  (Figure 1).

4. Phased-array-device according to claim 1 or 2, characterised in that provided as second delay members, there is, in each case, a memory (N1 to N16), to which there is previously connected an analog digital transducer (W1 to W16) which is controlled with clock signals of given scanning frequency ( $f \geq f_a$ ) (Figure 2).

5. Phased-array-device for the ultrasonic scanning of an object having a number of ultrasonic transducer elements, with which there are associated delay members at least for the receiving case, having the following features:

a TGC amplifier (TV1 to TV64) and an analog digital transducer module (AD1 to AD64) are subsequently connected, in each case, to the ultrasonic transducer elements (E1 to E64);

a first delay component (VL1 to VL64) for the digital fine delay of the received signals is subsequently connected, in each case, to the analog digital transducer modules (AD1 to AD64);

in each case, a given number of these delay members (VL1 to VL64) for adjacent ultrasonic transducer elements (E1 to E64) are jointly connected to a summing element (S1 to S16);

and the individual summing elements (S1 to S16) are connected, by way of, in each case, a second delay component (VR1 to VR16), to a common adding element (AGL), the output signals ( $s'$ ) of which is provided for the image representation (Figure 3).

6. Phased-array-device according to claim 5, characterised in that the analog digital transducer module (AD1 to AD64) is an analog digital transducer which is scanned with high scanning frequency ( $f'$ ) (Figure 3).

7. Phased-array-device according to claim 5, characterised in that the analog digital transducer module (AD1 to AD64) is a module according to the quadratur method.

8. Phased-array-device according to claim 5, characterised in that the delay component (VL1 to VL64, VR1 to VR16) is a shift register with variable length (Figure 3).

9. Phased-array-device according to one of the claims 1 to 4, characterised in that the fine delay corresponds to at least a time period of  $2\lambda$ , where  $\lambda$  is the wavelength of the ultrasound in the scanned object.

## Revendications

1. Dispositif format réseau à commande de phase pour l'exploration par ultrasons d'un objet, comportant une pluralité d'éléments transducteurs ultrasonores, auxquels des composants de retard sont associés au moins pour la réception, et présentant les caractéristiques suivantes:

les éléments transducteurs ultrasonores (E1 à E64) sont raccordés à des premiers composants de retard (M1, T1 à M64, T64) servant à appliquer un faible retard analogique aux signaux de réception,

respectivement un nombre prédéterminé des premiers composants de retard (M1, T1 à M64, T64) pour des éléments transducteurs ultrasonores voisins (E1 à E64) sont reliés à un circuit de sommation commun (S1 à S16),

les signaux de sortie des circuits de sommation (S1 à S16) sont envoyés à des seconds composants de retard (W1-1, W1-2, N1 à W16-1, W16-2, N16, W1-N1 à W16-N16) servant à réaliser un retard numérique grossier, et les signaux de sortie délivrés par les seconds composants de retard (W1-1, W1-2, N1 à W16-1, W16-2, N16, W1-N1 à W16-N16) sont envoyés à un circuit additionneur numérique (A; AG), à la sortie duquel est délivré un signal somme (i, q; s), qui est prévu pour la représentation d'une image (figures 1 et 2).

2. Dispositif formant réseau à commande de phase suivant la revendication 1, caractérisé par le fait qu'il est prévu, en tant que premiers composants de retard, respectivement des multiplexeurs (M1 à M64) et des lignes LC (T1 à T64) commandées par ces multiplexeurs (figures 1 et 2).

3. Dispositif formant réseau à commande de phase suivant la revendication 1 ou 2, caractérisé par le fait qu'il est prévu, comme seconds composants de retard, des mémoires respectives (N1 à N16), en amont desquelles sont branchés deux convertisseurs analogiques/numériques (W1-1, W1-2 à W16-1, W16-2), qui sont commandés par des signaux de cadence possédant une fréquence

ce prédéterminée [ $f(\varphi=0^\circ)$ ,  $f(\varphi=90^\circ)$ ], qui sont déphasés entre eux de  $90^\circ$  (figure 1).

4. Dispositif en réseau à commande de phase suivant la revendication 1 ou 2, caractérisé par le fait qu'il est prévu comme seconds composants de retard, des mémoires respectives (N1 à N16), en amont desquelles sont branchés des convertisseurs analogiques/numériques (W1 à W16), qui sont commandés par des signaux de cadence possédant une fréquence de balayage prédéterminée ( $f \geq f_a$ ) (figure 2).

5. Dispositif formant réseau à commande de phase pour l'exploration par ultrasons d'un objet, comportant une multiplicité d'éléments transducteurs ultrasonores, auxquels sont associés les composants de retard au moins pour la réception, présentant les caractéristiques suivantes:

des amplificateurs respectifs TGC (TV1 à TV64) et des modules respectifs formant convertisseurs analogique/numérique (AD61 à AD64) sont branchés en aval des éléments transducteurs ultrasonores (E1 à E64),

des premiers composants respectifs de retard (VL1 à VL64) servant à appliquer un faible retard numérique aux signaux de réception sont branchés en aval des modules formant convertisseurs analogique/numérique (AD1 à AD64), un nombre prédéterminé de ces composants de retard (VL1 à VL64) pour des éléments transducteurs ultrasonores voisins (E1 à E64) sont raccordés respectivement en commun à un circuit de sommation (S1 à S16), et

les différents circuits de sommation (S1 à S16) sont raccordés chacun par l'intermédiaire d'un second composant de retard (VR1 à VR16) à un circuit additionneur commun (AGL), dont le signal de sortie (s') est prévu pour la formation d'une image (figure 3).

6. Dispositif formant réseau à commande de phase suivant la revendication 5, caractérisé par le fait que le module formant convertisseur analogique/numérique (AD1 à AD64) est un convertisseur analogique/numérique, qui est exploré avec une fréquence de balayage élevée ( $f'$ ) (figure 3).

7. Dispositif formant réseau à commande de phase suivant la revendication 5, caractérisé par le fait que le module formant convertisseur analogique/numérique (AD1 à AD16) est un module pour la mise en œuvre d'un Dispositif formant réseau à commande de phase suivant la revendication 5, caractérisé par le fait que le composant de retard (VL1 à VL64, VR1 à VR16) est un registre à décalage de longueur variable (figure 3).

9. Dispositif formant réseau à commande de phase suivant l'une des revendications 1 à 4, caractérisé par le fait que le retard faible correspond au moins à une durée égale à  $2\lambda$ ,  $\lambda$  étant la longueur d'onde des ultrasons dans l'objet exploré.

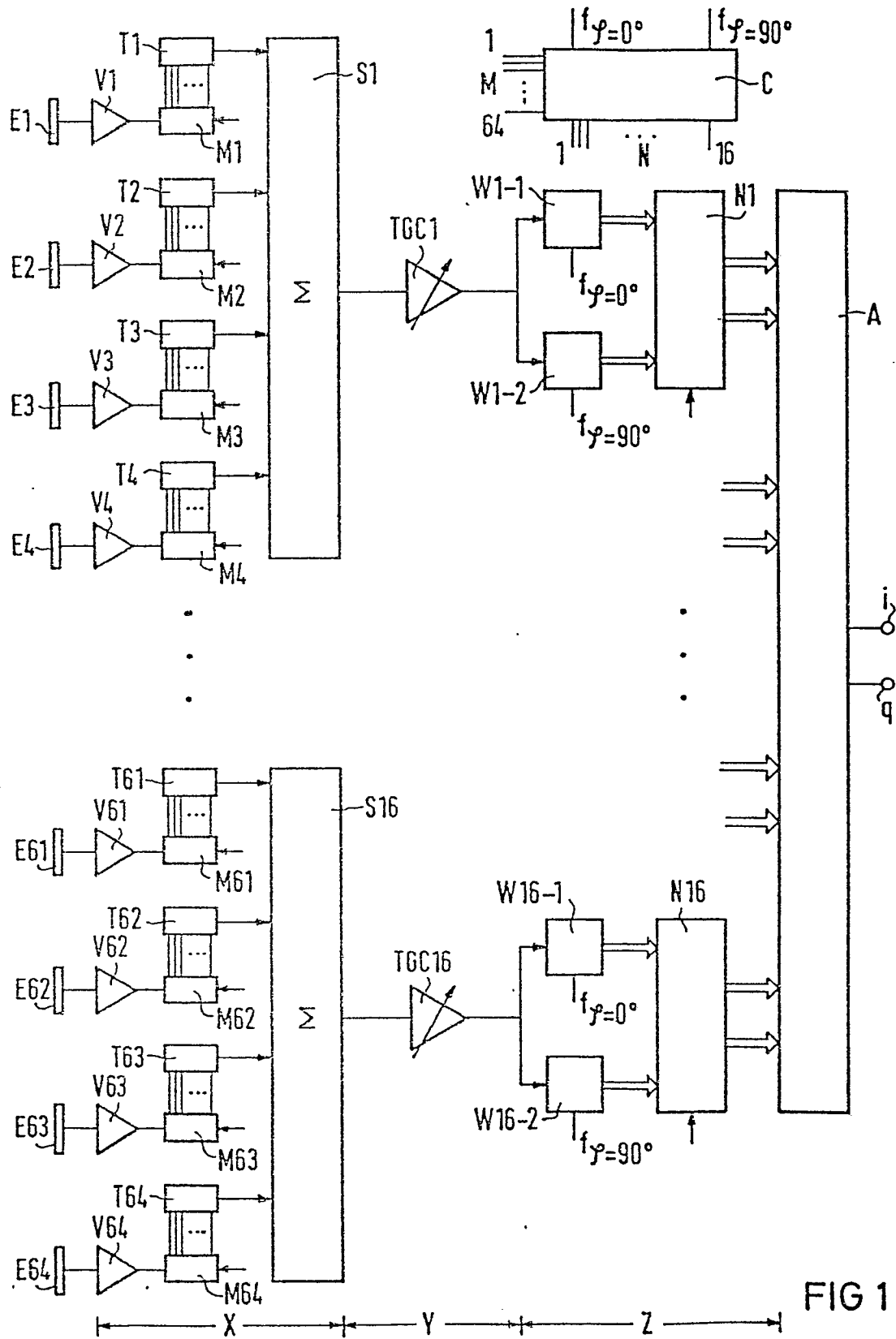


FIG 1



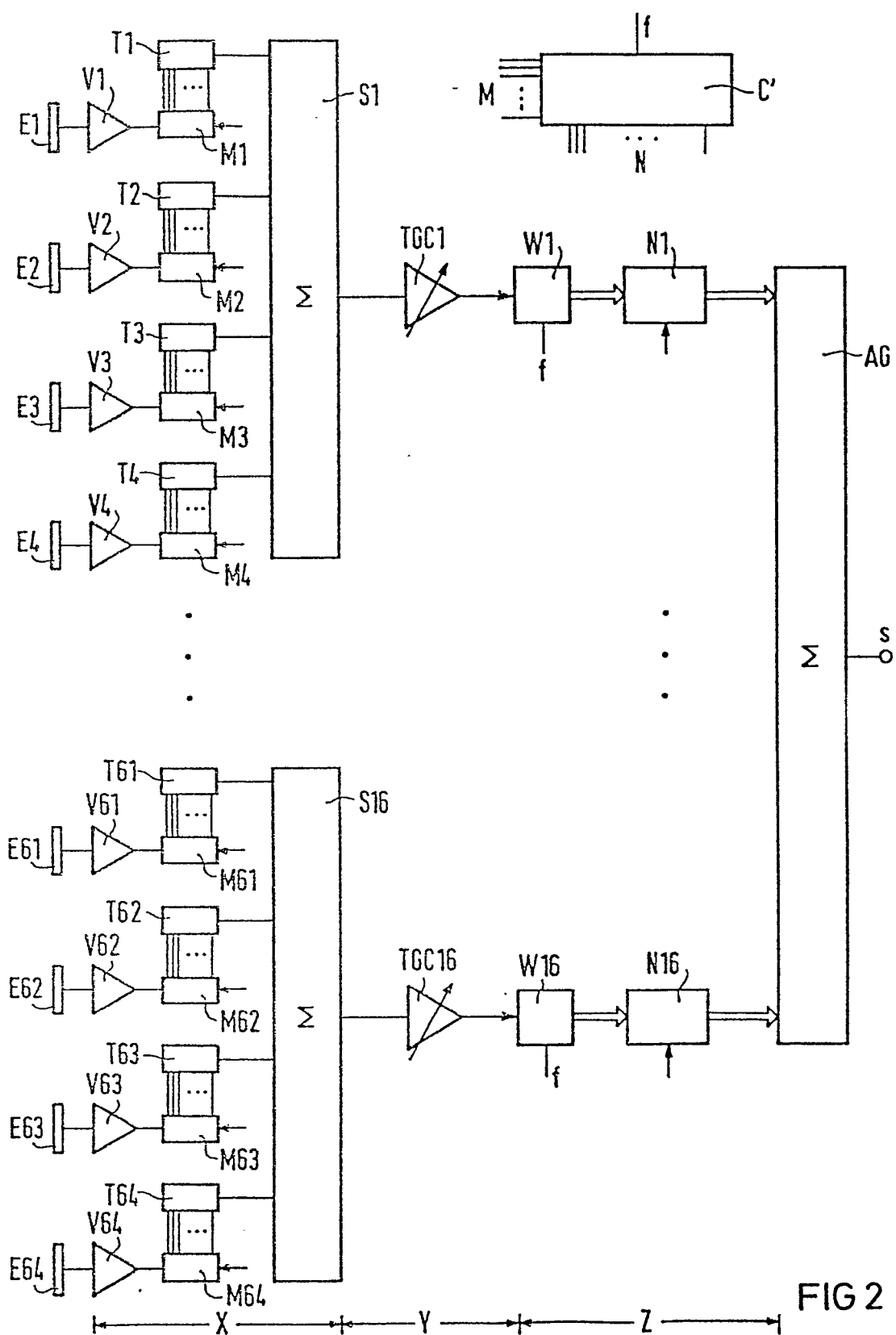


FIG 2

