

(19)



Europäisches Patentamt
European Patent Office
Office européen des brevets



(11) Veröffentlichungsnummer: **0 216 265 B1**

(12)

EUROPÄISCHE PATENTSCHRIFT

(45) Veröffentlichungstag der Patentschrift: **11.12.91**

(51) Int. Cl.⁵: **G05F 3/30**

(21) Anmeldenummer: **86112573.0**

(22) Anmeldetag: **11.09.86**

(54) **Schaltungsanordnung zur Erzeugung einer Referenzspannung mit vorgebbarer Temperaturdrift.**

(30) Priorität: **17.09.85 DE 3533165**

(43) Veröffentlichungstag der Anmeldung:
01.04.87 Patentblatt 87/14

(45) Bekanntmachung des Hinweises auf die
Patenterteilung:
11.12.91 Patentblatt 91/50

(84) Benannte Vertragsstaaten:
AT BE CH DE FR GB IT LI LU NL SE

(56) Entgegenhaltungen:
GB-A- 2 018 475
US-A- 3 617 859

PATENTS ABSTRACTS OF JAPAN, Band 6,
Nr. 34, 2. März 1982, Seite 103 P 104; &
JP-A-56 153 417 (NIPPON DENKI K.K.)
27-11-1981

PATENTS ABSTRACTS OF JAPAN, Band 9,
Nr. 250, 8. Oktober 1985, Seite 83 P 394; &
JP-A-60 101 623 (TOSHIBA K.K.) 05-06-1985

PATENTS ABSTRACTS OF JAPAN, Band 8,
Nr. 153, 17. Juli 1984, Seite 109 P 287; &
JP-A-59 52 320 (MATSUSHITA DENKI SAN-
GYO K.K.) 26-03-1984

(73) Patentinhaber: **SIEMENS AKTIENGESELL-**
SCHAFT
Wittelsbacherplatz 2
W-8000 München 2(DE)

(72) Erfinder: **Draxelmayr, Dieter, Dipl.-Ing.**
Heidenfeldstrasse 17
A-9500 Villach(AT)

EP 0 216 265 B1

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99(1) Europäisches Patentübereinkommen).

Beschreibung

Die Erfindung betrifft eine Schaltungsanordnung nach dem Oberbegriff des Patentanspruchs 1.

Referenzspannungen sind in nahezu allen Schaltungen mit integrierten Schaltkreisen erforderlich. Sie sollen unter allen Betriebsbedingungen konstant sein und keine oder aber eine bestimmte Temperaturdrift besitzen. Insbesondere in integrierten Schaltkreisen selbst werden zur Erzeugung der Referenzspannungen Bandgap-Schaltungen bevorzugt. Bandgap-Schaltungen sind beispielsweise in dem Buch "Halbleiter-Schaltungstechnik" von U.Tietze und Ch. Schenk, 5. überarbeitete Auflage, Springer-Verlag, Berlin, Heidelberg, New York 1980, Seiten 387 ff. beschrieben.

In der vorgenannten Veröffentlichung ist ausgeführt, daß mittels derartiger Bandgap-Schaltungen Referenzspannungen erzeugt werden können, die unabhängig vom Temperaturkoeffizienten der in ihr verwendeten Bauelemente sind, d.h. eine derartige Schaltung liefert eine temperaturunabhängige Referenzspannung, die dem Bandabstand des Halbleitermaterials entspricht. Für das häufig verwendete Silicium beträgt diese temperaturunabhängige Referenzspannung 1,205 V. Eine derartige Schaltung verwendet im Prinzip als Referenz die Basis-Emitter-Spannung eines Transistors, deren negativer Temperaturkoeffizient durch die Addition einer Spannung mit positivem Temperaturkoeffizienten kompensiert wird. Diese Spannung wird aus der Differenz der Basis-Emitter-Spannungen zweier mit verschiedenen Strömen betriebener Transistoren gebildet.

Eine Erweiterung einer Bandgap-Schaltung ist beispielsweise aus der US-PS 3,893,018 bekannt. In ihr werden, zusätzlich zur Bandgap-Stufe, mit Hilfe eines umfangreichen, aktive und passive Elemente enthaltenden Netzwerks zwei stabilisierte Ausgangsspannungen erzeugt, von denen jeweils eine auf ein Potential der Versorgungs-Speisespannung bezogen ist.

Bekannte Bandgap-Schaltungsanordnungen erfordern zur Erzeugung einer von der Bandgap-Spannung unterschiedlichen Referenzspannung ein umfangreiches Netzwerk, insbesondere bei der Vorgabe einer bestimmten Temperaturdrift.

Aus der JP-A-60 101 623 ist eine gattungsgemäße Schaltung bekannt, die den Nachteil aufweist, daß der von der Stromquelle gelieferte Strom durch das Netzwerk und die in Reihe dazu liegende Schaltung zur Erzeugung einer positiven Temperaturdrift vom Laststrom abhängig und somit schlecht definiert ist. Dadurch ist das Netzwerk hinsichtlich Absolutwert der Referenzspannung als auch der möglichen Temperaturdrift einschränkenden Bedingungen unterworfen.

Aus der JP-A-56 153 417 ist eine Schaltung zur Erzeugung einer Referenzspannung mit vorgebbarer Temperaturdrift bekannt, die einen vergleichsweise hohen Strom verbraucht und ebenfalls hinsichtlich der Höhe der Referenzspannung und der Temperaturdrift bzw. des Vorzeichens der Temperaturdrift eingeschränkt ist, weil parallel zur Schaltung zur Erzeugung einer elektrischen Größe mit positivem Temperaturkoeffizienten ein Widerstand liegt. Damit ist die Schaltung aber auch hinsichtlich des Bereichs zur Vorgabe einer Temperaturdrift eingeschränkt.

Der Erfindung liegt die Aufgabe zugrunde, eine einfache und mit einfachen Mitteln modifizierbare Schaltungsanordnung zur Erzeugung einer Referenzspannung mit vorgebbarer Temperaturdrift anzugeben, die einen geringen Stromverbrauch und einen gut definierten Strom aufweist und die hinsichtlich Absolutwert der Referenzspannung als auch ihrer Temperaturdrift weitgehend frei dimensionierbar ist.

Diese Aufgabe wird bei einer Schaltungsanordnung der eingangs genannten Art erfindungsgemäß durch die Merkmale des kennzeichnenden Teils des Patentanspruchs 1 gelöst.

Erfindungsgemäß wird dabei in Serie zu der Schaltung zur Erzeugung einer elektrischen Größe mit positivem Temperaturkoeffizienten ein Netzwerk geschaltet, das über einen Regler in die Gegenkopplung der Arbeitspunkteinstellung dieser Schaltung eingebunden ist. Das den Regelkreis erweiternde Netzwerk unterliegt kaum einschränkenden Bedingungen und ermöglicht eine Parametervielfalt hinsichtlich Absolutwert der Referenzspannung als auch ihrer Temperaturdrift, da die Arbeitspunkteinstellung bereits durch die Schaltung zur Erzeugung einer elektrischen Größe mit positivem Temperaturkoeffizienten mit Hilfe des Reglers vorgenommen wird.

Weitere Ausgestaltungen des Erfindungsgedankens sind in Unteransprüchen gekennzeichnet.

Die Erfindung wird im folgenden anhand von in den Figuren der Zeichnung dargestellten Ausführungsbeispielen näher erläutert.

Es zeigt:

- Fig. 1 ein schematisches Schaltbild einer Schaltungsanordnung zur Erzeugung einer Referenzspannung mit vorgebbarer Temperaturdrift,
- Fig. 2 Schaltbilder konkreter Ausführungsformen erfindungsgemäßer Netzwerke und
- Fig. 3 ein Schaltbild einer praktischen Ausführungsform einer erfindungsgemäßen Schaltungsanordnung.

Gemäß Fig. 1 besitzt die erfindungsgemäße Schaltungsanordnung zur Erzeugung einer Referenzspannung mit vorgebbarer Temperaturdrift eine Speiseschaltung, die eine, von einer Klemme mit der Spannung U_E gegenüber einem Bezugspotential versorgte Stromquelle SQ enthält. Die erfindungsgemäße Schaltungsanordnung stützt sich auf das Bandgap-Prinzip. In Serie zu einem Netzwerk NW liegt eine zwei Zweige enthaltende Parallelschaltung. Der erste Zweig enthält einen als Diode geschalteten Transistor T1 mit Kollektorstromwiderstand R1 und der zweite Zweig den Ausgangskreis eines zweiten Transistors T2 mit Kollektorstromwiderstand R2 und Emittorstromwiderstand R3. Die Basis des Transistors T2 ist mit der Basis und dem Kollektor des Transistors T1 verbunden. Ein weiterer Transistor T3 liegt mit seinem Ausgangskreis parallel zu der beschriebenen Serienschaltung und parallel zu den Ausgangsklemmen mit der erfindungsgemäßen Referenzspannung U_{REF} der Schaltungsanordnung und mit seiner Basis am Kollektor des Transistors T2.

Unter der Annahme, daß das zunächst nicht näher bezeichnete Netzwerk NW einen Kurzschluß darstellt, entspricht die Schaltungsanordnung nach Fig. 1 der in der zitierten Veröffentlichung von U. Tietze und Ch. Schenk angegebenen Bandgap-Schaltung. Die aus den Elementen T1, T2 und R1 bis R3 gebildete Anordnung stellt eine Schaltung zur Erzeugung einer elektrischen Größe mit positivem Temperaturkoeffizienten dar. Diese elektrische Größe wird vom Produkt aus einem Widerstand und einem durchfließenden elektrischen Strom bestimmt, aus dem sich die Dimension "Spannung" ergibt.

Über dem Widerstand R3 fällt eine Spannung ab, die mit Hilfe des Transistors T2 verstärkt wird. Unter der getroffenen Annahme eines Kurzschlusses des Netzwerkes NW wird die Referenzspannung U_{REF} bzw. die Bandgap-Spannung U_{BG} aus der Summe der über dem Widerstand R2 abfallenden Spannung mit positiven Temperaturkoeffizienten und der Basis-Emitter-Spannung des Transistors T3 mit negativem Temperaturkoeffizienten gebildet. Der Transistor T3 wirkt dabei als Regeltransistor, der über den Widerstand R2 spannungsgegengekoppelt ist und das Potential am Kollektor des Transistors T2 konstant hält.

Das Netzwerk NW, das erfindungsgemäß passive und/oder aktive Elemente enthält, wird nun in der Schaltungsanordnung nach Fig. 1 in die Gegenkopplung des Regeltransistors T3 einbezogen. Da andererseits das Netzwerk NW in Serie zur Schaltung zur Erzeugung einer elektrischen Größe mit positivem Temperaturkoeffizienten liegt, teilt sich der durch das Netzwerk NW fließende Strom im gleichen Verhältnis auf die beiden parallelen Zweige dieser Schaltung auf wie bei der Annahme, daß das Netzwerk NW einen Kurzschluß darstelle.

Dieses gleichbleibende Verhältnis der beiden durch die parallelen Zweige fließenden Ströme, wobei die Stromdichte durch den Transistor T1 größer sein muß als die Stromdichte durch den Transistor T2, sorgt somit für eine gleichbleibende Spannung mit positivem Temperaturkoeffizienten sowohl am Widerstand R3 als auch am Widerstand R2. Somit bleiben die Kenndaten der Schaltung zur Erzeugung einer elektrischen Größe mit positivem Temperaturkoeffizienten trotz des in Serie liegenden erfindungsgemäßen Netzwerkes NW unabhängig von der Versorgungsspannung erhalten. Dies gilt insbesondere auch für den Spannungsabfall U_{BE} über der Basis-Emitter-Strecke des Transistors T1, dem sich der Spannungsabfall über den Widerstand R1 addiert, so daß sich am Verbindungspunkt der beiden Widerstände R1 und R2 bezogen auf das Bezugspotential die unveränderte Bandgap-Spannung U_{BG} abgreifen läßt.

Der resultierende Temperaturkoeffizient der Bandgap-Spannung U_{BG} läßt sich im wesentlichen durch das Verhältnis der Stromdichten durch die Transistoren T1 und T2 bzw. deren Emittflächenverhältnis sowie das Widerstandsverhältnis $R2/R1$ und durch das Widerstandsverhältnis $R2/R3$ beeinflussen.

Die erfindungsgemäß zu erzeugende Referenzspannung U_{REF} ergibt sich aus der Addition der Bandgap-Spannung U_{BG} und der über dem Netzwerk NW abfallenden Spannung. Mögliche Ausführungsformen für dieses Netzwerk NW sind in Fig. 2 dargestellt. Fig. 2a zeigt einen rein ohmschen Widerstand R4, Fig. 2b eine Diode D und Fig. 2c einen Transistor T4, dessen Ausgangskreis parallel zu einem aus den Widerständen R5 und R6 gebildeten ohmschen Spannungsteiler liegt und dessen Basis vom Teilerpunkt angesteuert wird.

Zu der sich aus den additiven Anteilen der Basis-Emitter-Spannung des Transistors T3 und der über dem Widerstand R2 abfallenden Spannung mit positivem Temperaturkoeffizienten zusammensetzenden Bandgap-Spannung addiert sich deshalb bei einem Netzwerk NW gemäß den Ausführungsformen nach Fig. 2 im Fall der Fig. 2a eine Spannung mit positivem Temperaturkoeffizienten und in den Fällen der Fig. 2b und 2c jeweils eine Diodenflußspannung mit negativem Temperaturkoeffizienten. Im Fall der Fig. 2b addiert sich diese Spannung mit negativem Temperaturkoeffizienten in voller Höhe, im Fall der Fig. 2c wird die Basis-Emitter-Spannung des Transistors T4 durch den Spannungsteiler aus den Widerständen R5 und R6 gewichtet addiert.

Die Referenzspannung an den Ausgangsklemmen der Schaltung enthält damit zwei Anteile: einen proportional zur Basis-Emitter-Spannung mit negativem Temperaturkoeffizienten und einen proportional zur Temperaturspannung U_T , die sich aus der Differenz der Basis-Emitter-Spannungen der Transistoren T1 und T2 ergibt und einen positiven Temperaturkoeffizienten besitzt. Da diese beiden Anteile sich gegenläufig mit

der Temperatur ändern ist eine Temperaturkompensation möglich.

Für das Netzwerk NW existieren kaum einschränkende Bedingungen, da die Einstellung der Arbeitspunkte der Schaltung zur Erzeugung einer elektrischen Größe mit positivem Temperaturkoeffizienten mit Hilfe des als Regler dienenden Transistors T3 vorgenommen wird. Fig. 3 zeigt ein Ausführungsbeispiel einer konkreten Schaltung zur Erzeugung einer Referenzspannung U_{REF} an ihren Ausgangsklemmen, deren Temperaturkoeffizient sich durch die Schaltungsdimensionierung vorgeben läßt. Gleiche Elemente wie in den Fig. 1 und 2 sind mit gleichen Bezugszeichen versehen.

Das Netzwerk NW enthält gemäß Fig. 3 die Serienschaltung aus einem ohmschen Widerstand R4 und einem bereits beschriebenen Netzwerk gemäß Fig. 2c. Der Transistor T2 nach Fig. 1 ist in Fig. 3 durch einen Transistor T2' mit zwei oder mehr Emittern ersetzt. Die Stromquelle SQ besteht aus einem Längstransistor T5, dessen Kollektor mit der gegenüber dem Bezugspotential die Spannung U_E besitzenden Versorgungsklemme und dessen Emitter mit der gegenüber dem Bezugspotential die Referenzspannung U_{REF} besitzenden Ausgangsklemme verbunden ist. Der Transistor T5 wird mit Hilfe des Widerstandes R7 angesteuert, der zwischen seinem Kollektor und seiner Basis angeschlossen ist. Im Unterschied zur Fig. 1 ist der Ausgangskreis des Transistors T3 über die Basis-Emitter-Strecke des Transistors T5 mit den Ausgangsklemmen für die Referenzspannung U_{REF} verbunden.

Die Ausgangsspannung, d.h. die Referenzspannung U_{REF} , setzt sich additiv aus der Bandgap-Spannung U_{BG} , der über dem Widerstand R4 abfallenden Spannung U_2 und der über der Kollektor-Emitter-Strecke des Transistors T4 bzw. über dem Spannungsteiler aus den Widerständen R5 und R6 abfallenden Spannung U_3 zusammen. Diese Teilspannungen ergeben sich gemäß den nachstehenden Formeln unter den Annahmen, daß Basisströme vernachlässigt und Spannungsabfälle an Basis-Emitter-Strecken gleichgesetzt werden sowie der Voraussetzung der Existenz eines stabilen Arbeitspunktes:

$$\begin{aligned} U_{BG} &= U_{BE} + \frac{R_2}{R_3} \cdot U_T \cdot \ln \left(n \cdot \frac{R_2}{R_1} \right) \\ U_2 &= U_T \cdot \frac{R_4}{R_3} \cdot \left(1 + \frac{R_2}{R_1} \right) \cdot \ln \left(n \cdot \frac{R_2}{R_1} \right) \\ U_3 &= U_{BE} \cdot \left(1 + \frac{R_6}{R_5} \right) . \end{aligned}$$

In diesen Formeln bedeutet das n das Verhältnis der Emitterflächen der Transistoren T2 bzw. T2' und T1 und U_T ist die Temperaturspannung, die sich aus dem Produkt der Boltzmannkonstanten und der absoluten Temperatur dividiert durch die Elementarladung ergibt. Die angeführten Basis-Emitter-Spannungen beziehen sich auf den jeweils zugehörigen Transistor. Als Referenzspannung U_{REF} ergibt sich folgender Ausdruck:

$$U_{REF} = U_{BG} + U_2 + U_3 = U_{BE} \cdot \left(2 + \frac{R_6}{R_5} \right) + U_T \cdot \frac{R_2 + R_4 \cdot \left(1 + \frac{R_2}{R_1} \right)}{R_3} \cdot \ln \left(n \cdot \frac{R_2}{R_1} \right) .$$

Die in dieser Summenformel stehenden Proportionalitätsfaktoren für die Basis-Emitter-Spannung U_{BE} bzw. die Temperaturspannung U_T ermöglichen durch eine gezielte Manipulation sowohl frei vorgebbare Temperaturdriften als auch Absolutwert der Referenzspannung U_{REF} . Der Absolutwert der Referenzspannung ist durch die Wahl der Widerstandswerte unabhängig von der Temperaturdrift einstellbar. Da in der Summenformel ausschließlich Widerstandsverhältnisse vorkommen, ist die erfindungsgemäße Schaltungsanordnung weitgehend unabhängig von prozeßbedingten Streuungen sowohl der Widerstandsabsolutwerte als auch deren Temperaturdriften, sofern man gleiches Widerstandsmaterial annimmt.

Die erfindungsgemäßen Ausführungsbeispiele gemäß der Figuren 1 bis 3 sind mit npn-Transistoren dargestellt; die Erfindung ist jedoch nicht auf Transistoren dieses Typs beschränkt, sondern eine erfindungsgemäße Schaltungsanordnung läßt sich auch mit pnp-Transistoren erzielen.

Patentansprüche

1. Schaltungsanordnung zur Erzeugung einer Referenzspannung (U_{REF}) mit vorgebbarer Temperaturdrift an ihren Ausgangsklemmen mit einer Speiseschaltung (U_E , SQ , $R7$, $T5$) und einer damit verbundenen, zwischen den Ausgangsklemmen liegenden Serienschaltung aus einem Netzwerk (NW) mit mindestens einem aktiven Element (T4) und einer Schaltung zur Erzeugung einer elektrischen Größe mit positivem Temperaturkoeffizienten (T1, T2, R1 bis R3; T2'), die in zwei parallelen Kreisen einerseits einen ersten als Diode geschalteten Transistor (T1) mit Kollektorwiderstand (R1) sowie andererseits einen zweiten Transistor (T2, T2') mit Kollektor- und Emitterwiderstand (R2, R3) enthält, dessen Basis mit der Basis des ersten Transistors (T1) und der ausgangsseitig mit dem Eingangskreis eines Reglers (T3) zur Regelung der Arbeitspunkteinstellung verbunden ist, **dadurch gekennzeichnet**, daß der Regler (T3) ausgangsseitig an den Ausgangsklemmen direkt angeschlossen ist und daß parallel zur Schaltung zur Erzeugung einer elektrischen Größe mit positivem Temperaturkoeffizienten (T1, T2, R1 bis R2; T2') kein Widerstand vorgesehen ist.
2. Schaltungsanordnung nach Anspruch 1 oder 2, **dadurch gekennzeichnet**, daß der Regler aus einem Transistor (T3) gebildet wird, dessen Ausgangskreis mit der Referenzspannung (U_{REF}) verbunden ist und dessen Basis am Kollektor des zweiten Transistors (T2; T2') angeschlossen ist.

Claims

1. Circuit arrangement for generating a reference voltage (U_{REF}) having a predetermined temperature drift at its output terminals, having a supply circuit (U_E , SQ , $R7$, $T5$) and, connected thereto and located between the output terminals, a series circuit consisting of a network (NW), having at least one active element (T4), and a circuit for generating an electrical variable having a positive temperature coefficient (T1, T2, R1 to R3; T2') which, in two parallel circuits, contains on the one hand a first transistor (T1), connected as a diode and having a collector resistor (R1), and on the other hand a second transistor (T2, T2'), having a collector resistor and an emitter resistor (R2, R3), the base of which is connected to the base of the first transistor (T1) and the output side of which is connected to the input circuit of a controller (T3) for controlling the operating point setting, characterised in that the controller (T3) is connected on the output side directly to the output terminals and in that no resistor is provided in parallel with the circuit for generating an electrical variable having a positive temperature coefficient (T1, T2, R1 to R2; T2').
2. Circuit arrangement according to Claim 1, characterised in that the controller is formed by a transistor (T3), the output circuit of which is connected to the reference voltage (U_{REF}) and the base of which is connected to the collector of the second transistor (T2, T2').

Revendications

1. Montage pour produire une tension de référence (U_{REF}) présentant une dérive en température, pouvant être prédéterminée, à ses bornes de sortie, et comportant un circuit d'alimentation ($U_E, SQ, R7, T5$) et un montage série, raccordé à ce circuit et branché entre les bornes de sortie et comprenant un réseau (NW) comportant un élément actif (T4) et un circuit pour produire une grandeur électrique avec un coefficient de température positif (T1, T2, R1 à R3; T2'), qui contient, dans deux circuits parallèles, d'une part un premier transistor (T1) branché en diode et comportant une résistance de collecteur (R1), et d'autre part un second transistor (T2, T2') comportant des résistances de collecteur et d'émetteur (R2, R3) et dont la base est raccordée à la base du premier transistor (T1) et dont le côté sortie est raccordé au circuit d'entrée d'un régulateur (T3) servant à régler le point de fonctionnement, caractérisé par le fait que le régulateur (T3) est raccordé, côté sortie, directement aux bornes de sortie et qu'aucune résistance n'est prévue en parallèle avec le circuit servant à produire une grandeur électrique à coefficient de température positif (T1, T2, R1 à R2 ; T2').
2. Montage suivant la revendication 1 ou 2, caractérisé par le fait que le régulateur est formé par un transistor (T3), dont le circuit de sortie est raccordé à la tension de référence (U_{REF}) et dont la base est raccordée au second transistor (T2; T2').

FIG 1

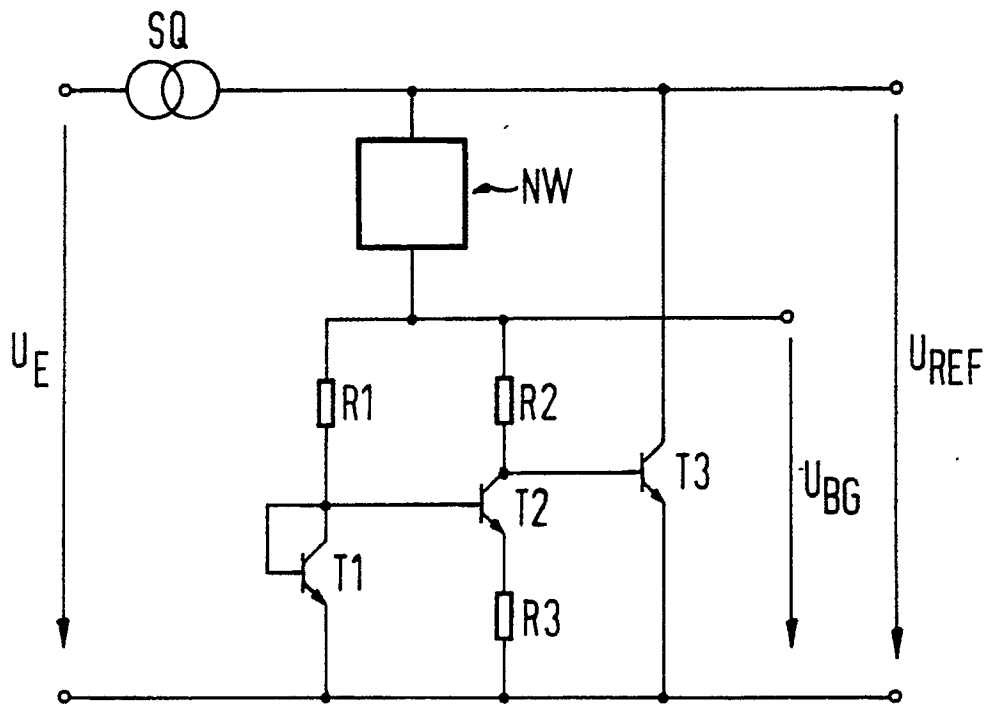


FIG 2

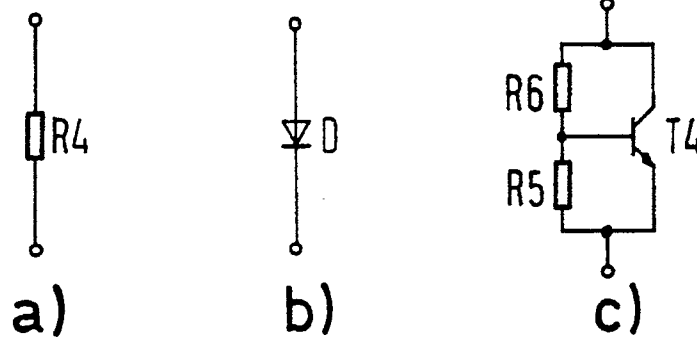


FIG 3

