

(19)



Europäisches Patentamt
European Patent Office
Office européen des brevets

(11)

Veröffentlichungsnummer:

0 231 872
A2

(12)

EUROPÄISCHE PATENTANMELDUNG

(21)

Anmeldenummer: 87101174.8

(51)

Int. Cl. 4: H02M 3/155

(22)

Anmeldetag: 28.01.87

(30)

Priorität: 03.02.86 DE 3603241

(43)

Veröffentlichungstag der Anmeldung:
12.08.87 Patentblatt 87/33

(84)

Benannte Vertragsstaaten:
AT BE DE FR GB IT NL SE

(71)

Anmelder: Siemens Aktiengesellschaft Berlin
und München
Wittelsbacherplatz 2
D-8000 München 2(DE)

(72)

Erfinder: Koch, Rudolf, Dr.
Goerdelerstrasse 18
D-8025 Unterhaching(DE)

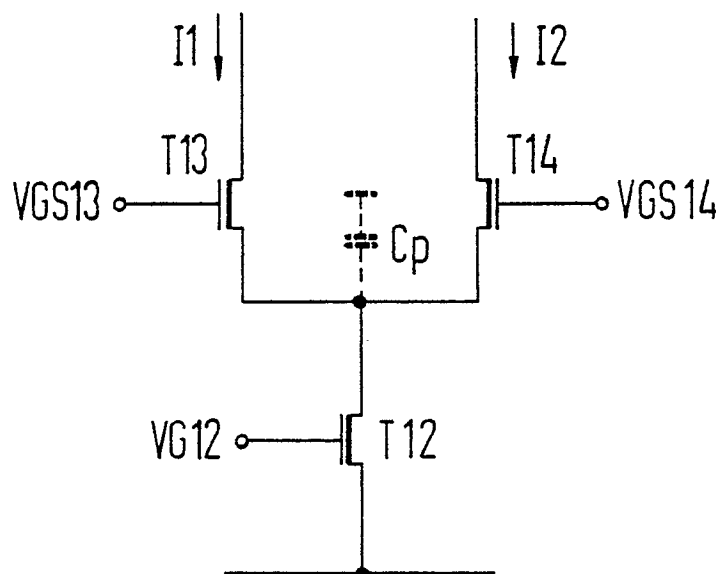
(54)

Geschaltete Stromquelle.

(57)

Geschaltete Stromquelle mit mindestens zwei Zweigen, denen mindestens ein Stromquellentransistor (T12) gemeinsam ist und die jeweils mindestens einen Schalttransistor (T13) enthalten, der gleichzeitig einen weiteren Stromquellentransistor bildet, wobei Schalttransistor und Stromquellentransistor als Kaskode geschaltet sind.

FIG 2



EP 0 231 872 A2

Geschaltete Stromquelle

Die vorliegende Erfindung betrifft eine geschaltete Stromquelle nach dem Oberbegriff des Patentanspruchs 1.

Derartige geschaltete Stromquelle sind beispielsweise aus "1985 IEEE International Solid-State Circuits Conference", 13. Februar 1985, Seite 32 bekannt.

Ein Beispiel für eine derartige bekannte Stromquelle ist im Prinzip in Figur 1 dargestellt. Sie besitzt zwei als Kaskode geschaltete MOS-Transistoren T1, T2 sowie in jeweils einem Zweig einen MOS-Schalttransistor T3 bzw. T4. Die beiden Stromquellentransistoren T1, T2 werden durch feste Gate-Spannungen VG1 bzw. VG2 im Sättigungsbereich betrieben. Die Schalttransistoren T3, T4 werden mittels Gate-Spannungen VGS3, VGS4 als Schalter betrieben, wobei sie im durchgeschalteten Zustand im Triodenbereich arbeiten. Je nachdem, ob der Schalttransistor T3 oder der Schalttransistor T4 durchgeschaltet ist, fließt über den entsprechenden Transistor und die Stromquellentransistoren T1, T2 ein Strom I1 bzw. ein Strom I2, die gleiche Größe besitzen. Eine Schaltungsanordnung der vorstehend beschriebenen Art besitzt an sich den Vorteil, daß durch zwei als Kaskode geschaltete Stromquellentransistoren T1, T2 gegenüber nur einem einzigen Stromquellentransistor ein wesentlich höherer Innenwiderstand realisiert ist. Sie besitzt aber noch den Nachteil, daß eine am Verbindungspunkt der Stromquellentransistoren T1, T2 und den Schalttransistoren T3, T4 vorhandene gestrichelt dargestellte parasitäre Kapazität Cp in Abhängigkeit von den Drain-Spannungen der Schalttransistoren T3, T4 in jedem Schaltvorgang umgeladen wird. Dadurch fließt in der Anfangsphase jedes Umschaltvorgangs ein vom Sollstrom I1 bzw. I2 abweichender Strom.

Der vorliegenden Erfindung liegt die Aufgabe zugrunde, eine geschaltete Stromquelle der in Rede stehenden Art anzugeben, bei der die vorgenannten Abweichungen vom Sollstrom vermieden sind.

Diese Aufgabe wird bei einer geschalteten Stromquelle der eingangs genannten Art erfindungsgemäß durch die Merkmale des kennzeichnenden Teils des Patentanspruchs 1 gelöst.

Ausgestaltungen des Erfindungsgedankens sind Gegenstand von Unteransprüchen.

Die Erfindung wird im folgenden anhand von in den Figuren 2 bis 4 der Zeichnung dargestellten Ausführungsbeispielen näher erläutert. Es zeigt:

Fig. 2 ein Prinzipschaltbild einer Ausführungsform einer erfindungsgemäßen geschalteten Stromquelle;

Fig. 3 ein Prinzipschaltbild einer weiteren Ausführungsform einer erfindungsgemäßen geschalteten Stromquelle; und

Fig. 4 ein Prinzipschaltbild einer Ausführungsform einer Schaltungsanordnung zur Erzeugung der Gate-Spannungen von Schalttransistoren bzw. Stromquellentransistoren erfindungsgemäßer geschalteter Stromquellen.

Bei der Ausführungsform einer erfindungsgemäßen geschalteten Stromquelle nach Fig. 2 sind ein Stromquellentransistor bildender MOS-Transistor T12 sowie in jeweils einem Zweig ein weiterer MOS-Transistor T13 bzw. T14 vorgesehen. Dabei entspricht der Stromquellentransistor T12 dem Stromquellentransistor T1 der vorbekannten Schaltungsanordnung nach Fig. 1.

Im Gegensatz zu der vorbekannten geschalteten Stromquelle nach Fig. 1 bilden die formal den Transistoren T3 bzw. T4 der geschalteten Stromquelle nach Fig. 1 entsprechenden Transistoren T13 bzw. T14 jedoch nicht nur Schalttransistoren, sondern gleichzeitig auch Stromquellentransistoren, d.h., die Transistoren T12, T13 bzw. T12, T14 bilden jeweils ein als Kaskode geschaltetes Stromquellen-Transistorpaar im Sinne der Transistoren T1, T2 der vorbekannten geschalteten Stromquelle nach Fig. 1. Erfindungsgemäß ist also wesentlich, daß die beiden Transistoren T13, T14 gleichzeitig die Funktion von Stromquellentransistoren und von Schalttransistoren ausüben. Dies wird dadurch erreicht, daß die Transistoren T13, T14 im Sättigungsbereich betrieben werden, wozu die Gate-Spannungen der beiden Transistoren T13, T14 zwischen zwei geeigneten konstanten Spannungen derart umgeschaltet werden, daß jeweils einer der beiden Transistoren leitet. Die jeweiligen Gate-Spannungen der Transistoren in der geschalteten Stromquelle nach Fig. 2 sind mit VG12 bzw. VGS13 bzw. VGS14 bezeichnet.

Dadurch, daß die beiden gleichzeitig als Stromquellentransistoren und als Schalttransistoren arbeitenden Transistoren T13 und T14 im Sättigungsbereich betrieben sind, wird unabhängig von den Drain-Spannungen am gemeinsamen Knoten dieser beiden Transistoren, welcher deren Source-Knoten darstellt, die Spannung konstant gehalten und damit die nachteilige Umladung der parasitären Kapazität Cp vermieden.

Mindestens einer der Zweige der geschalteten Stromquelle nach Fig. 2 kann an eine nicht eigens dargestellte -kapazitive Last angekoppelt sein, über die beispielsweise der Strom I1 -etwa nach Bezugspotential -fließt.

Fig. 3 zeigt eine Ausführungsform einer erfindungsgemäßen geschalteten Stromquelle, die im Prinzip der Ausführungsform nach Fig. 2 entspricht, wobei jedoch zwei der Figur 2 entsprechende komplementäre Schaltungsteile vorgesehen sind, um eine bidirektionale Stromquelle zu realisieren. Die entsprechenden Transistoren sind dabei mit T12 bis T14 bzw. T22 bis T24, die entsprechenden Gate-Spannungen mit VG12; VGS13, VGS14 bzw. VG22; VGS23, VGS24 bezeichnet. Die sich an schematisch dargestellten Ausgängen ergebenden Ströme sind mit I11, I12 bzw. I21, I22 bezeichnet, wobei sich aufgrund der komplementären Ausgestaltung der geschalteten Stromquellen die durch Pfeile angegebenen entgegengesetzt gerichteten Ströme ergeben.

Bei der in Fig. 4 dargestellten Ausführungsform einer Schaltungsanordnung zur Erzeugung der Gate-Spannungen für eine geschaltete Stromquelle entsprechend der Ausführungsform nach Fig. 2 - und analog auch für die Ausführungsform nach Fig. 3 - sind zwei in Reihe liegende, als Diode geschaltete MOS-Transistoren TD1, TD2 vorgesehen, in welche ein Referenzstrom I_{Ref} eingespeist wird. Um die gleichzeitig als Stromquellentransistoren und als Schalttransistoren arbeitenden Transistoren T13, T14 wie oben bereits ausgeführt für den Betrieb im Sättigungsbereich mit zwei geeigneten konstanten Gate-Spannungen zu versorgen, ist ein Schalter S vorgesehen, durch den das Gate zwischen den beiden als Diode geschalteten Transistoren TD1, TD2 umschaltbar ist, so daß einmal die Summenspannung der beiden Dioden und einmal nur die Spannung der unteren Diode TD1 am Gate des Transistors liegt. Dies gilt natürlich derart, daß jeweils an einem Transistor, beispielsweise dem Transistor TD13, die Spannung der beiden Dioden und gleichzeitig am Gate des anderen Transistors, beispielsweise des Transistors T14, nur die Spannung der unteren Diode TD1 liegt.

Gleichzeitig kann dabei die Spannung der unteren Diode TD1 die Gate-Spannung für den ebenfalls in Sättigung betriebenen Stromquellentransistor T12 darstellen.

Zur Stützung der Spannungen der Diodenstrecke TD1, TD2 sind vorzugsweise Stützkondensatoren C1, C2 vorgesehen.

Es ist darauf hinzuweisen, daß die Kombination der beiden als Diode geschalteten Transistoren TD1, TD2 und der Transistoren T12, T13 einen Stromspiegel darstellt und daß aus Übersichtlichkeitsgründen eine entsprechend Konfiguration für den anderen Zweig mit dem Transistor T14 nicht eigens dargestellt ist. Natürlich kann dabei die Reihenschaltung der als Dioden geschalteten Transistoren TD1, TD2 auch für die Erzeugung der Gate-Spannung für den Transistor T14 mitverwendet werden.

Ansprüche

1. Geschaltete Stromquelle mit
-einer statischen Stromquelle mit mindestens zwei
als Kaskode geschalteten MOS-Transistoren
-und mindestens einem als Schalter betriebenen
MOS-Transistor,

gekennzeichnet durch

mindestens zwei Zweige, denen mindestens ein
Stromquellentransistor (T12; T12,T22) gemein-
sam ist und die jeweils mindestens einen Schalttransi-
stor (T13,T14; T13, T14 bzw. T23,T24) enthalten,
der gleichzeitig einen weiteren Stromquellentransi-
storen bildet.

2. Stromquelle nach Anspruch 1,

gekennzeichnet durch

mindestens zwei weitere komplementäre Zweige
zur Realisierung einer bidirektionalen geschalteten
Stromquelle.

3. Stromquelle nach Anspruch 1 und/oder 2,

dadurch gekennzeichnet,

daß mindestens einer der Zweige an eine kapazi-
tive Last angekoppelt ist.

4. Stromquelle nach einem der Ansprüche 1
bis 3,

dadurch gekennzeichnet,

daß zur Schaltspannungsversorgung der Schalttran-
sistoren (T13,T14; T13,T14 bzw. T23,T24) bzw. zur
Spannungsversorgung der Stromquellentransi-
storen (T12; T12,T22) mindestens zwei in Reihe
liegende, als Diode geschaltete MOS-Transistoren -
(TD1,TD2) vorgesehen sind, die mit den Schalttran-
sistoren und den Stromquellentransistoren Strom-
spiegel bilden, daß an einem der als Diode ge-
schalteten Transistoren die Gate-Spannung des
jeweiligen Stromquellentransistors abgenommen ist
und daß die Gate-Spannung des jeweiligen Schalt-
transistors umschaltbar von den als Diode ge-
schalteten Transistoren abnehmbar ist.

5. Stromquelle nach Anspruch 4,

dadurch gekennzeichnet,

daß an den als Diode geschalteten Transistoren -
(TD1,TD2) jeweils ein Stützkondensator (C1,C2)
liegt.

FIG 1

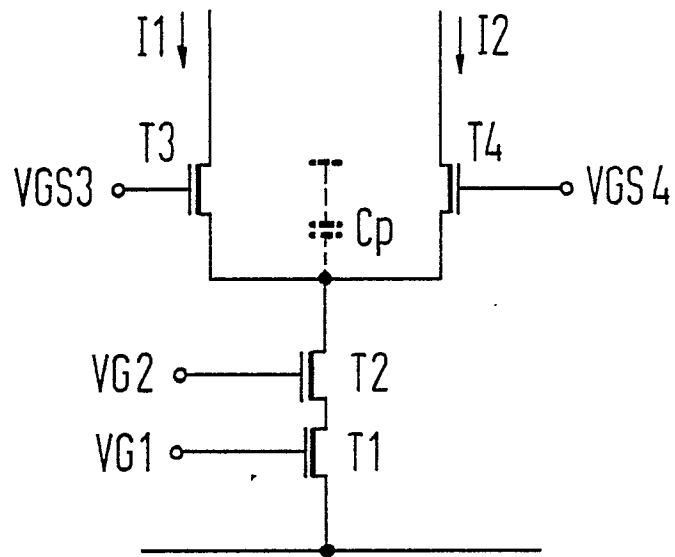


FIG 2

