

**DEMANDE DE BREVET EUROPEEN**

Numéro de dépôt: **88200989.7**

Int. Cl.4: **G05F 3/26**

Date de dépôt: **18.05.88**

Priorité: **22.05.87 FR 8707217**

Date de publication de la demande:  
**23.11.88 Bulletin 88/47**

Etats contractants désignés:  
**DE FR GB IT NL**

Demandeur: **RTC-COMPELEC**  
**117, quai du Président Roosevelt**  
**F-92130 Issy les Moulineaux(FR)**

**FR**

Demandeur: **N.V. Philips'**  
**Gloeilampenfabrieken**  
**Groenewoudseweg 1**  
**NL-5621 BA Eindhoven(NL)**

**DE GB IT NL**

Inventeur: **Raguet, Philippe**  
**Societe civile S.P.I.D. 209, rue de l'Université**  
**F-75007 Paris(FR)**

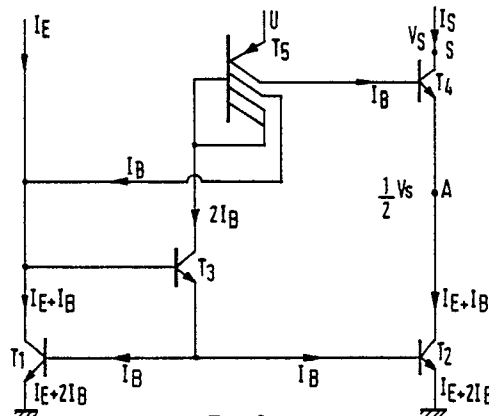
Mandataire: **Jacquard, Philippe et al**  
**SOCIETE CIVILE S.P.I.D. 209, rue de**  
**l'Université**  
**F-75007 Paris(FR)**

**Miroir de courant à tension de sortie élevée.**

Un miroir de courant comporte une première branche traversée par un courant à recopier ( $I_E$ ) et comporte le trajet de courant principal d'un transistor ( $T_1$ ), ainsi qu'une deuxième branche traversée par un courant de sortie ( $I_S$ ) recopiant le courant d'entrée, et comportant le trajet de courant principal d'un transistor ( $T_2$ ).

De manière à obtenir une tension de sortie maximale élevée, le trajet de courant principal d'un transistor ( $T_3$ ) est disposé dans la deuxième branche en série avec celui du transistor ( $T_2$ ).

Les bases des transistors ( $T_1$  et  $T_2$ ) sont interconnectées. Un courant d'intensité  $I_B$  est injecté dans la base du transistor  $T_3$  et éventuellement dans la première branche. Le courant  $I_B$  est avantageusement obtenu par division d'un courant d'intensité  $2I_B$  obtenu à partir du courant de base  $I_B$  des transistors  $T_1$  et  $T_2$ .



**FIG.2**

Xerox Copy Centre

**EP 0 292 071 A1**

# MIROIR DE COURANT A TENSION DE SORTIE ELEVEE.

La présente invention a pour objet un miroir de courant comportant une première branche pour recevoir un courant à recopier, ladite première branche comportant le trajet de courant principal d'un premier transistor d'un premier type, ainsi qu'une deuxième branche pour délivrer un courant de sortie recopiant le courant d'entrée, ladite deuxième branche comportant le trajet de courant principal d'un deuxième transistor, du premier type, les bases du premier et du deuxième transistor étant interconnectées, un troisième transistor du premier type ayant sa base et son émetteur connectés respectivement au collecteur et à la base du premier transistor.

Un miroir de courant du type précité est connu en tant que miroir de courant du type WIDLAR, dans lequel le collecteur du troisième transistor est connecté à une source de tension d'alimentation.

Dans ce type de montage, la valeur de la tension de sortie est limitée à environ  $B_{VCE0}$ , valeur au delà de laquelle le deuxième transistor fonctionne en régime d'avalanche.

L'invention a pour objet un miroir de courant dans lequel la tension de sortie peut atteindre des valeurs nettement plus élevées.

Dans ce but, il est caractérisé en ce que la deuxième branche comporte, en série avec le trajet de courant principal du deuxième transistor, le trajet de courant principal d'un quatrième transistor, et en ce qu'il comporte un miroir de courant auxiliaire pour injecter dans la base du quatrième transistor un premier courant d'injection dont la valeur est égale à la moitié du courant circulant dans le collecteur du troisième transistor.

Le miroir de courant auxiliaire peut, selon un mode de réalisation préféré, comporter un cinquième transistor multi-collecteurs d'un deuxième type opposé au premier, présentant un premier collecteur pour délivrer ledit premier courant d'injection et un deuxième collecteur, par exemple constitué par deux portions de collecteur interconnectées et de même surface que le premier collecteur, ledit deuxième collecteur étant connecté à la base du cinquième transistor et au collecteur du troisième transistor.

Selon un premier mode de réalisation, le miroir de courant délivre un deuxième courant d'injection de même intensité que le premier et s'ajoutant dans la première branche audit courant d'entrée. Le deuxième courant d'injection peut être délivré par un troisième collecteur du cinquième transistor.

Selon un deuxième mode de réalisation préféré permettant d'atténuer l'incidence de l'effet Early du deuxième transistor, la première branche comporte, entre l'émetteur du premier transistor et le pôle de mode commun, le trajet de courant principal d'un sixième transistor du premier type dont le collecteur est connecté à l'émetteur du premier transistor et l'émetteur, au pôle de mode commun, et la branche de sortie comporte une diode en direct dont une électrode est connectée au pôle de mode commun. La diode peut être par exemple un septième transistor du premier type monté en diode dont la base et le collecteur sont court-circuités et connectés à la base du sixième transistor et à l'émetteur du deuxième transistor, l'émetteur du septième transistor étant connecté au pôle de mode commun.

Le miroir de courant auxiliaire peut avantageusement délivrer, par exemple grâce à un quatrième collecteur du cinquième transistor, un troisième courant d'injection de même intensité que le premier et s'ajoutant dans la deuxième branche au courant délivré par le trajet de courant principal du quatrième transistor.

Selon un troisième mode de réalisation permettant d'atteindre des tensions plus élevées que dans les deux cas précédents, la deuxième branche comporte, entre le collecteur du quatrième transistor et le point où le courant de sortie est délivré, le trajet de courant principal d'un huitième transistor du premier type, le miroir de courant auxiliaire étant agencé pour injecter dans la base du huitième transistor un quatrième courant d'injection de même intensité que le premier, par exemple grâce à un cinquième collecteur du cinquième transistor. Le cinquième transistor peut également présenter un sixième collecteur délivrant un cinquième courant d'injection de même intensité que le courant de collecteur du troisième transistor et s'ajoutant dans la première branche audit courant d'entrée.

L'invention sera mieux comprise à la lecture de la description qui va suivre donnée à titre d'exemple non limitatif, en liaison avec les figures qui représentent :

- la figure 1a un miroir de courant connu du type WIDLAR
- la figure 1b un miroir de courant connu du type WILSON
- la figure 2 un miroir de courant selon un premier mode de réalisation de l'invention
- la figure 3 un miroir de courant selon un mode de réalisation préféré de l'invention, limitant l'influence de l'effet Early

- et la figure 4 un troisième mode de réalisation de l'invention présentant une tension de sortie particulièrement élevée.

Selon la figure 1a, un miroir de courant du type WIDLAR présente une branche d'entrée recevant un courant d'entrée  $I_E$  et comportant le trajet de courant principal d'un transistor  $T_1$  et une branche de sortie traversée par un courant de sortie  $I_S$  et comportant le trajet de courant principal d'un transistor  $T_2$ . Les bases des transistors  $T_1$  et  $T_2$  sont interconnectées. Un transistor  $T_3$  a sa base connectée au point d'amenée du courant  $I_E$  et son trajet de courant principal s'étend entre une source de tension d'alimentation  $U$  et les bases des transistors  $T_1$  et  $T_2$ . Les transistors  $T_1$ ,  $T_2$  et  $T_3$  sont ici du type npn, les émetteurs de  $T_1$  et  $T_2$  étant connectés au pôle de mode commun, et celui de  $T_3$  aux bases de  $T_1$  et  $T_2$ . Le courant de base du transistor  $T_3$  pouvant être considéré comme négligeable, le courant de sortie  $I_S$  est égal au courant d'entrée  $I_E$ .

Selon la figure 1b, un miroir de courant de type WILSON présente une branche d'entrée recevant un courant d'entrée  $I_E$  et comportant le trajet de courant principal d'un transistor  $T'_1$ , et une branche de sortie traversée par un courant de sortie  $I_S$  et comportant le trajet de courant principal d'un transistor  $T'_2$ .

La première branche comporte en outre, en série avec le trajet de courant principal du transistor  $T'_1$ , et en direct, une diode  $D_1$ , représentée ici sous la forme d'un transistor npn dont la base et le collecteur sont court-circuités et connectés à la base du transistor  $T'_2$ , et dont l'émetteur est connecté au collecteur du transistor  $T'_1$  dont l'émetteur est connecté au pôle de mode commun.

La deuxième branche comporte en outre, en série avec le trajet de courant principal du transistor  $T'_2$ , et en direct, une diode  $D_2$ , représentée ici sous la forme d'un transistor npn dont la base et le collecteur sont court-circuités et connectés à la base du transistor  $T'_1$  et à l'émetteur du transistor  $T'_2$ , et dont l'émetteur est connecté au pôle de mode commun.

Soient  $I_{B1}$  et  $I_{B2}$  les courants de base respectivement des transistors  $T'_1$  et  $T'_2$ .

Le courant arrivant au collecteur de  $T'_1$  a pour valeur  $I_E - I_{B2}$  et donc le courant circulant dans l'émetteur de  $T'_1$  a pour valeur  $I_E - I_{B2} + I_{B1}$ . Ce dernier courant, du fait de l'interconnection entre la base du transistor  $T'_1$  et l'anode de la diode  $D_2$ , est le même que celui qui traverse la diode  $D_2$  si on suppose que cette diode est réalisée à partir d'un transistor de mêmes dimensions que le transistor  $T'_1$ .

Le courant qui traverse l'émetteur du transistor  $T'_2$  a donc pour valeur  $I_E - I_{B2} + 2 I_{B1}$  d'où :

$$I_S = I_E + 2(I_{B1} - I_{B2}) \approx I_E$$

Par contre, la tension de sortie maximale qui peut être obtenue au collecteur du transistor  $T_2$  (fig. 1a) ou  $T'_2$  (fig. 1b) est limitée par la structure de la branche de sortie à une valeur de l'ordre de  $B_{V_{CEO}} + V_{BE}$ , car lorsque la tension collecteur-émetteur de  $T_2$  atteint la valeur  $B_{V_{CEO}}$ , tension d'avalanche collecteur-émetteur, le fonctionnement n'est plus linéaire, et  $I_S$  ne recopie plus  $I_E$  que de manière approximative.

Or, il est souhaité dans certaines applications que la précision de recopie soit de l'ordre de quelques %, ce qui implique de reconsidérer le montage.

L'idée de base de l'invention consiste à associer en série dans la branche de sortie les deux trajets de courant principal de deux transistors, de manière à permettre d'obtenir en sortie une tension bien supérieure, par exemple de l'ordre de  $2 B_{V_{CEO}}$ , tout en conservant la précision de recopie du courant d'entrée  $I_E$ .

Selon la figure 2, la branche d'entrée recevant le courant d'entrée  $I_E$  comporte le trajet de courant principal d'un transistor  $T_1$  dont l'émetteur est connecté au pôle de mode commun.

La branche de sortie, délivrant le courant  $I_S$  comporte en série les trajets de courant principal de transistors  $T_2$  et  $T_4$ , l'émetteur de  $T_4$  étant connecté au collecteur de  $T_2$  et l'émetteur de  $T_2$ , au pôle de mode commun. De plus, les bases des transistors  $T_1$  et  $T_2$  sont connectées entre elles, ce qui fait que ces deux transistors présentent le même courant d'émetteur.

L'égalité des courants dans les deux branches est obtenue en injectant des courants de même intensité  $I_B$  dans la base du transistor  $T_4$  ainsi que dans la première branche, ce dernier courant venant s'ajouter au courant d'entrée  $I_E$ .

Selon l'exemple de réalisation de la figure 2, ces courants sont produits par un transistor multi-collecteurs  $T_5$  présentant quatre sorties de collecteur. Deux de ces sorties sont utilisées l'une pour injecter un courant d'intensité  $I_B$  dans la branche d'entrée, de manière que celui-ci vienne s'additionner au courant d'entrée  $I_E$  (ce qui permet de réaliser une compensation exacte) et l'autre pour injecter un courant d'intensité  $I_B$  dans la base du transistor  $T_4$ . Les deux autres sorties sont connectées entre elles et avec la base du transistor  $T_5$ , et le courant d'intensité  $2 I_B$  qui y circule est divisé par deux à chacun des collecteurs précités, le transistor  $T_5$  constituant un miroir de courant auxiliaire. Ce courant  $2 I_B$  est le courant de collecteur d'un transistor  $T_3$  dont l'émetteur est connecté à la base des transistors  $T_1$  et  $T_2$ , et la base au collecteur du transistor  $T_1$ . L'émetteur du transistor  $T_5$  reçoit une tension d'alimentation  $U$ .

Comme les transistors  $T_1$  et  $T_2$  ont pratiquement le même courant de collecteur, le fait que leur courant

de base  $I_B$  soit le même a pour conséquence qu'ils ont pratiquement la même tension collecteur-émetteur.

Soit  $V_S$  la tension de sortie prise sur le collecteur du transistor  $T_4$  (point S). La tension  $V_A$  au point A (collecteur de  $T_2$ ) vaut alors pratiquement  $\frac{1}{2} V_S$ .

5 Ce partage de la tension de sortie entre les deux transistors  $T_2$  et  $T_3$  permet approximativement de doubler la tension de sortie maximale par rapport à un miroir simple. On peut distinguer deux zones de fonctionnement.

1)  $V_S < 2 U - 2 V_{BE}$ ,  $V_{BE}$  désignant une tension base-émetteur d'un transistor (environ 0,7V). On choisit  $U < B_{V_{CEO}}$

On a  $V_A = \frac{V_S}{2} < U - V_{BE}$

10 soit  $V_A < B_{V_{CEO}}$

Dans cette zone, à la fois  $T_2$  et  $T_4$  travaillent dans leur zone linéaire. On notera que,  $V_A$  variant, il existe une certaine sensibilité à l'effet Early du transistor  $T_2$ .

2)  $2 U - 2 V_{BE} < V_S < U + B_{V_{CBO}}$

Le transistor  $T_5$  se sature et  $V_A$  se fixe à  $U < V_{BE}$ .

15 Un courant  $I_B$  peut remonter la jonction collecteur-base du transistor  $T_4$  qui commence alors à travailler dans la zone  $B_{V_{CB}}$ . On a alors :

$$I_S = I_E + |I_B|$$

Ce courant  $I_B$  croît à mesure que  $V_S$  croît. La valeur limite de  $V_S$  est  $U + B_{V_{CBO}}$  ou le  $B_{V_{CS}}$  du transistor  $T_4$ .

20

Exemple :

$$B_{V_{CEO}} = 27V \quad B_{V_{CBO}} = 67V \quad B_{V_{CS}} = 80V$$

25  $I_E = 100\mu A$

$U = 25V$ ; des résistances de  $1k\Omega$  sont disposées dans les émetteurs de  $T_1$  et  $T_2$ .

30

| $V_S (V)$     | 1     | 5      | 10     | 20     | 30     | 50     | 60     |
|---------------|-------|--------|--------|--------|--------|--------|--------|
| $I_S (\mu A)$ | 99,64 | 100,42 | 101,12 | 102,34 | 102,83 | 104,12 | 106,73 |

35

40

|        |     |
|--------|-----|
| 70     | 79  |
| 115,34 | 150 |

45

Selon la figure 3, les transistors  $T_1...T_5$  sont arrangés de la même façon que dans la figure 2, à l'exception de la suppression du collecteur du transistor  $T_5$  injectant un courant dans la branche d'entrée.

La branche d'entrée comporte, entre l'émetteur du transistor  $T_1$  et le pôle de mode commun, le trajet de courant principal d'un transistor  $T_6$  dont le collecteur est connecté à l'émetteur du transistor  $T_1$ , et l'émetteur, au pôle de mode commun.

50

La branche de sortie comporte un transistor  $T_7$  monté en diode, sa base et son collecteur étant court-circuités et connectés à la base du transistor  $T_6$  et à l'émetteur du transistor  $T_2$ . L'émetteur des transistor  $T_7$  est connecté au pôle du mode commun.

soit :  $I_S = I_E + I_B$  (égalité des courants dans les transistors  $T_6$  et  $T_7$ ) avec  $V_S \geq 2 V_{BE} \approx 1,5V$ .

55

Par contre, la sensibilité à l'effet Early est moins importante

Exemple :Avec  $U = 25V$ ,  $I_E = 100\mu A$  $BV_{CEO}$ ,  $BV_{CBO}$ ,  $BV_{CS}$  : mêmes valeurs que précédemment.

5

10

| $V_S (V)$     | 1,5   | 5      | 10     | 20     | 30     | 50     | 60     |
|---------------|-------|--------|--------|--------|--------|--------|--------|
| $I_S (\mu A)$ | 99,81 | 100,04 | 100,13 | 100,39 | 100,66 | 101,88 | 104,47 |

15

20

|        |     |
|--------|-----|
| 70     | 81  |
| 112,87 | 150 |

La précision est excellente de 1,5V à 50V et se dégrade rapidement ensuite.

25

30

35

40

Selon la figure 4, la branche de sortie présente en série à partir du point S qui délivre le courant de sortie  $I_S$  les trajets de courant principal de transistors successivement  $T_8$ ,  $T_4$  et  $T_2$ . Pour la clarté du dessin, le transistor  $T_5$  est représenté comme deux transistors  $T_{51}$  et  $T_{52}$  aux bases interconnectées et dont les émetteurs sont connectés à la source de tension d'alimentation  $U$ . Le transistor  $T_{51}$  présente deux collecteurs connectés à la base respectivement des transistors  $T_8$  et  $T_4$ . Le transistor  $T_{52}$  présente quatre collecteurs de même surface interconnectés deux par deux (ou deux collecteurs de surface double de ceux du transistor  $T_{51}$ ). Deux de ces collecteurs interconnectés sont connectés au point de la branche d'entrée recevant le courant  $I_E$  de manière à ce que leur courants'ajoute à celui-ci. Les deux autres collecteurs interconnectés sont connectés à la base du transistor  $T_{52}$  et au collecteur du transistor  $T_3$ , éventuellement à travers une diode Zener en inverse dont la tension de Zener est préférablement supérieure à  $U - BV_{CEO}$  ( $T_3$ ), de manière à limiter les risques de claquage. Dans la base des transistors  $T_1$  et  $T_2$ , circule un courant  $I_B$ , et donc, en négligeant le courant de base du transistor  $T_3$ , un courant  $2I_B$  dans le collecteur de ce dernier. Les transistors  $T_{51}$  et  $T_{52}$ , formant un miroir de courant analogue à celui du transistor  $T_5$ , délivre un courant  $2I_B$  à la branche d'entrée, et un courant  $I_B$  à la base de chacun des transistors  $T_8$  et  $T_4$ . Un courant  $I_E + 3I_B$  circule dans les émetteurs de  $T_1$  et  $T_2$ , un courant  $I_B + 2I_B$  dans l'émetteur de  $T_4$ , un courant  $I_E + I_B$  dans l'émetteur de  $T_8$ , et  $I_S$  recopie donc le courant d'entrée  $I_E$ .

En choisissant  $U = 2BV_{CEO}$ ,  $V_S$  peut atteindre approximativement  $3 BV_{CEO}$ , à savoir environ 80V en reprenant les valeurs des exemples précédents.

45

**Revendications**

50

55

1. Miroir de courant comportant une première branche pour recevoir un courant d'entrée à recopier, ladite première branche comportant le trajet de courant principal d'un premier transistor d'un premier type de conduction, ainsi qu'une deuxième branche pour délivrer un courant de sortie recopiant le courant d'entrée, ladite deuxième branche comportant le trajet de courant principal d'un deuxième transistor du premier type, les bases du premier et deuxième transistors étant interconnectées, un troisième transistor du premier type ayant sa base et son émetteur connectés respectivement au collecteur et à la base du premier transistor caractérisé en ce que la deuxième branche comporte, en série avec le trajet de courant principal du deuxième transistor ( $T_2$ ), le trajet de courant principal d'un quatrième transistor ( $T_4$ ), du premier type, et en ce qu'il comporte un miroir de courant auxiliaire pour injecter dans la base du quatrième transistor ( $T_4$ ) un premier courant d'injection dont la valeur est égale à la moitié du courant circulant dans le collecteur du troisième transistor ( $T_3$ ).

2. Miroir de courant selon la revendication 1 caractérisé en ce que le miroir de courant auxiliaire comporte un cinquième transistor ( $T_5$ ) d'un deuxième type opposé au premier, présentant un premier collecteur pour délivrer ledit premier courant d'injection et un deuxième collecteur connecté à la base du cinquième transistor ( $T_5$ ) et au collecteur du troisième transistor ( $T_3$ ).

5 3. Miroir de courant selon la revendication 2 caractérisé en ce que le deuxième collecteur est constitué de deux portions de collecteurs interconnectées et de même surface que le premier collecteur.

4. Miroir de courant selon une des revendications 1 à 3 caractérisé en ce que le miroir de courant est agencé pour délivrer un deuxième courant d'injection de même intensité que le premier et s'ajoutant dans la première branche audit courant d'entrée ( $I_E$ ).

10 5. Miroir de courant selon la revendication 4 en combinaison avec une des revendications 2 ou 3 caractérisé en ce que le cinquième transistor ( $T_5$ ) présente un troisième collecteur pour délivrer le deuxième courant d'injection.

6. Miroir de courant selon une des revendications 1 à 3 caractérisé en ce que la première branche comporte, entre l'émetteur du premier transistor ( $T_1$ ) et le pôle de mode commun, le trajet de courant principal d'un sixième transistor ( $T_6$ ) du premier type dont le collecteur est connecté à l'émetteur du premier transistor ( $T_1$ ), et l'émetteur, au pôle de mode commun, en ce que la deuxième branche de sortie comporte une diode en direct dont une électrode est connectée au pôle de mode commun et l'autre électrode à l'émetteur du deuxième transistor ( $T_2$ ) et à la base du sixième transistor ( $T_6$ ).

7. Miroir de courant selon la revendication 6 caractérisé en ce que ladite diode est un septième transistor ( $T_7$ ) du premier type dont la base et le collecteur sont court-circuités et connectés à la base du sixième transistor ( $T_6$ ) et à l'émetteur du deuxième transistor ( $T_2$ ), l'émetteur du septième transistor ( $T_7$ ) étant connecté au pôle de mode commun.

8. Miroir de courant selon la revendication 6 ou 7 caractérisé en ce que le miroir de courant auxiliaire est agencé pour délivrer un troisième courant d'injection de même intensité que le premier et s'ajoutant dans la deuxième branche au courant délivré par le trajet de courant principal du quatrième transistor ( $T_4$ ).

9. Miroir de courant selon la revendication 8 en combinaison avec une des revendications 2 ou 3 caractérisé en ce que le cinquième transistor présente un quatrième collecteur pour délivrer le troisième courant d'injection.

10. Miroir de courant selon une des revendications 1 à 3 caractérisé en ce que la deuxième branche comporte, entre le collecteur du quatrième transistor ( $T_4$ ) et le point (S) formant sortie pour délivrer le courant de sortie ( $I_S$ ), le trajet de courant principal d'un huitième transistor ( $T_8$ ) du premier type, et en ce que le miroir de courant auxiliaire est agencé pour injecter dans la base du huitième transistor un quatrième courant d'injection de même intensité que le premier.

11. Miroir de courant selon la revendication 10 caractérisé en ce que le miroir de courant est agencé pour délivrer un cinquième courant d'injection de même intensité que le courant de collecteur du troisième transistor ( $T_3$ ) et s'ajoutant dans la première branche audit courant d'entrée ( $I_E$ ).

12. Miroir de courant selon la revendication 10 en combinaison avec une des revendications 2 ou 3 caractérisé en ce que le cinquième transistor présente un cinquième collecteur pour délivrer le quatrième courant d'injection.

13. Miroir de courant selon les revendications 11 et 12, caractérisé en ce que le cinquième transistor ( $T_5$ ) présente un sixième collecteur pour délivrer le cinquième courant d'injection.

14. Miroir de courant selon la revendication 13 caractérisé en ce que le sixième collecteur comporte deux portions de collecteur interconnectées et de même surface que le cinquième collecteur.

15. Miroir de courant selon une des revendications 10 à 14 caractérisé en ce qu'il comporte une diode Zener (Z) en inverse disposée dans le collecteur du troisième transistor ( $T_3$ ), ladite diode Zener (Z) ayant une tension Zener au moins égale à la tension d'alimentation U diminuée de la tension d'avalanche  $BV_{CEO}$  d'un transistor.

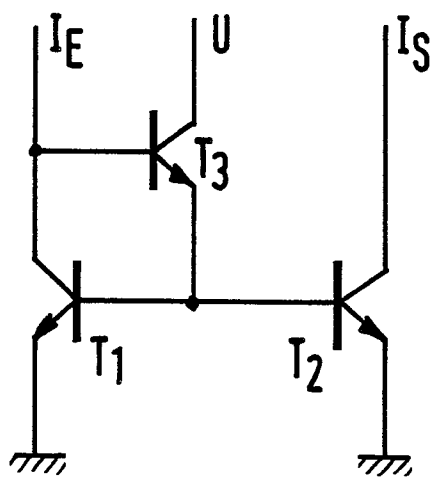


FIG. 1a

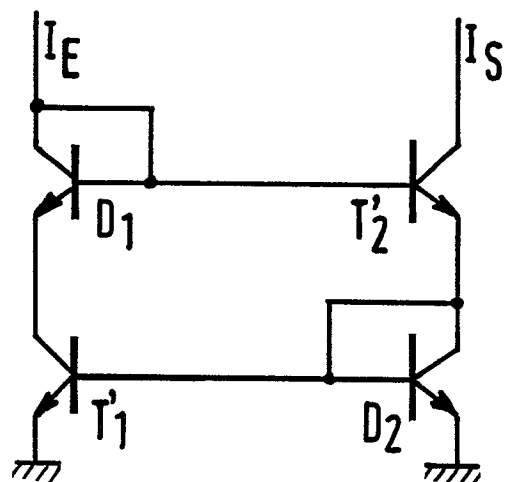


FIG. 1b

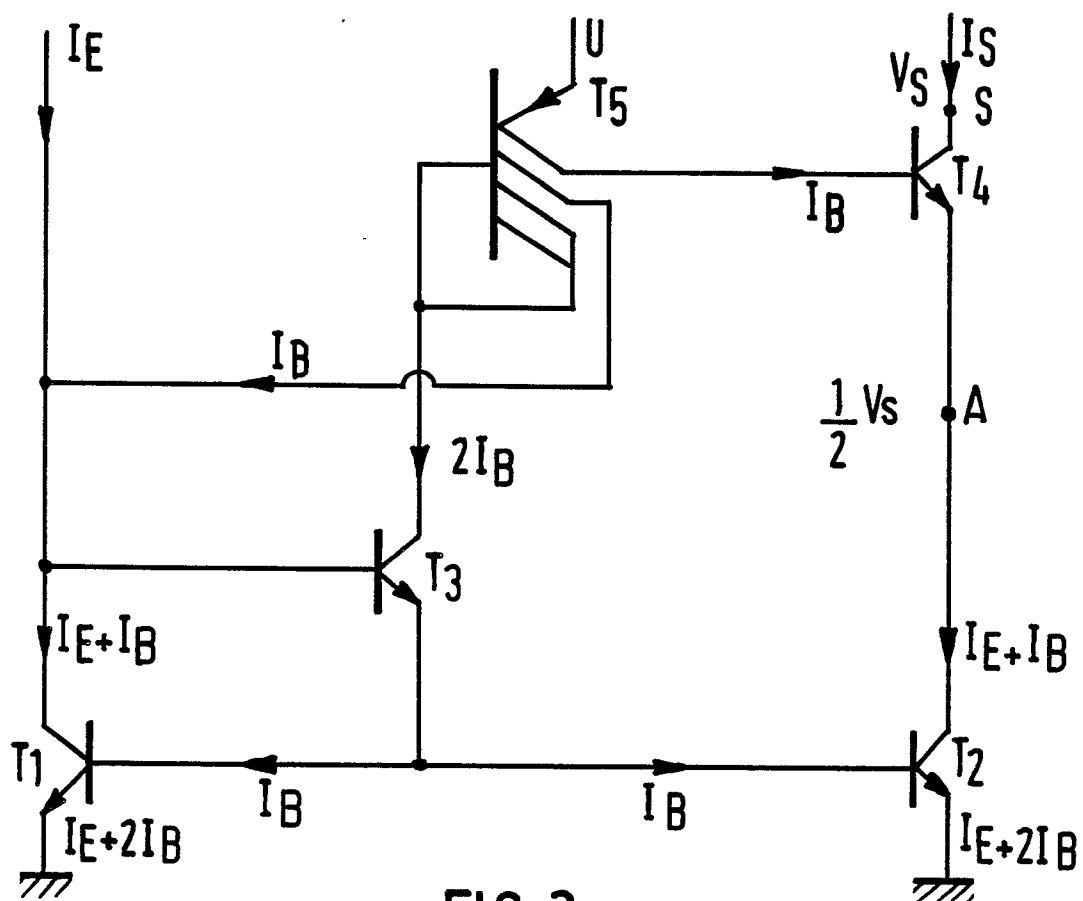
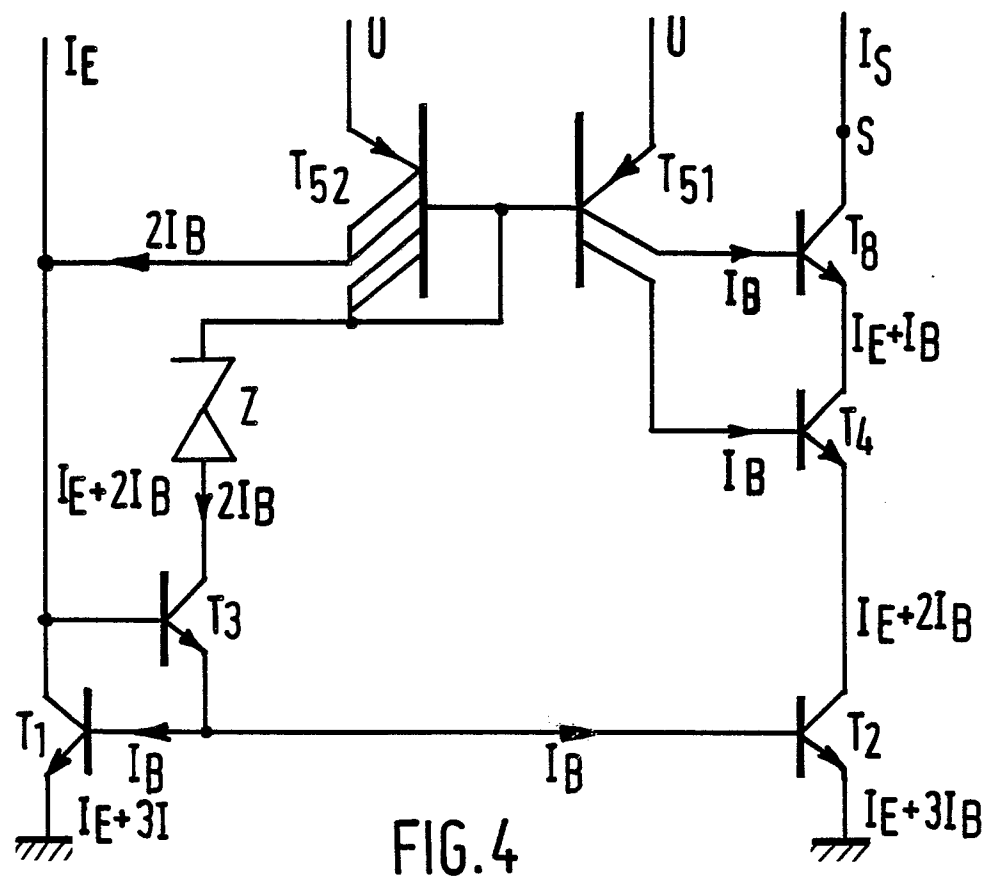
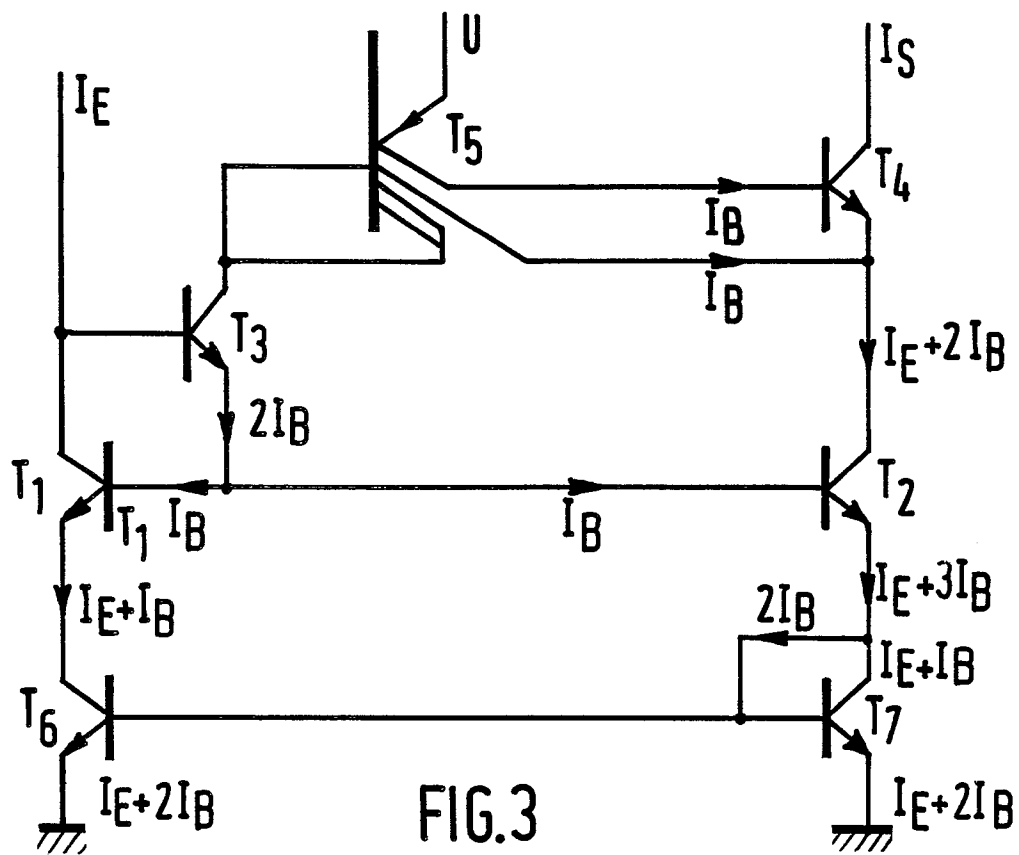


FIG. 2







| DOCUMENTS CONSIDERES COMME PERTINENTS                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                   |                                                                                                                                                                                           |                                                 |                                            |
|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------|--------------------------------------------|
| Catégorie                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                               | Citation du document avec indication, en cas de besoin, des parties pertinentes                                                                                                           | Revendication concernée                         | CLASSEMENT DE LA DEMANDE (Int. Cl.4)       |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       | WO-A-8 200 550 (MOTOROLA, INC.)<br>* Page 4, lignes 10-15; figure 2 *<br>---                                                                                                              | 1                                               | G 05 F 3/26                                |
| A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       | IBM TECHNICAL DISCLOSURE BULLETIN, vol. 22, no. 11, avril 1980, pages 4979-4980, New York, US; H. HEIMEIER et al.: "Current mirror circuit"<br>* Page 4980, lignes 7-8; figure *<br>----- | 1                                               |                                            |
|                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |                                                                                                                                                                                           |                                                 | DOMAINES TECHNIQUES RECHERCHES (Int. Cl.4) |
|                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |                                                                                                                                                                                           |                                                 | G 05 F                                     |
| Le présent rapport a été établi pour toutes les revendications                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |                                                                                                                                                                                           |                                                 |                                            |
| Lieu de la recherche<br>LA HAYE                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |                                                                                                                                                                                           | Date d'achèvement de la recherche<br>18-07-1988 | Examineur<br>SPEISER P.                    |
| <b>CATEGORIE DES DOCUMENTS CITES</b><br>X : particulièrement pertinent à lui seul<br>Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie<br>A : arrière-plan technologique<br>O : divulgation non-écrite<br>P : document intercalaire<br>T : théorie ou principe à la base de l'invention<br>E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date<br>D : cité dans la demande<br>L : cité pour d'autres raisons<br>.....<br>& : membre de la même famille, document correspondant |                                                                                                                                                                                           |                                                 |                                            |