

19



Europäisches Patentamt
European Patent Office
Office européen des brevets



11 Veröffentlichungsnummer: **0 360 887 B1**

12

EUROPÄISCHE PATENTSCHRIFT

45

Veröffentlichungstag der Patentschrift: **25.08.93**

51

Int. Cl.⁵: **G05F 3/30**

21

Anmeldenummer: **88115839.8**

22

Anmeldetag: **26.09.88**

54

CMOS-Spannungsreferenz.

43

Veröffentlichungstag der Anmeldung:
04.04.90 Patentblatt 90/14

45

Bekanntmachung des Hinweises auf die
Patenterteilung:
25.08.93 Patentblatt 93/34

84

Benannte Vertragsstaaten:
AT DE FR GB IT NL

56

Entgegenhaltungen:
EP-A- 0 217 225
WO-A-83/02342

IEEE JOURNAL OF SOLID-STATE CIRCUITS,
Band SC-20, Nr. 6, Dezember 1985, Seiten
1283-1285, IEEE, New York, US; S.L. LIN et al.:
"A Vbe(T) model with application to band-
gap reference design"

73

Patentinhaber: **SIEMENS AKTIENGESELL-**
SCHAFT
Wittelsbacherplatz 2
D-80312 München(DE)

72

Erfinder: **Zitta, Heinz**
Grossattelstrasse 9
A-9580 Drobollach(AT)

EP 0 360 887 B1

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99(1) Europäisches Patentübereinkommen).

Beschreibung

Die Erfindung betrifft eine Schaltungsanordnung in komplementärer MOS-Technik nach dem Oberbegriff des Patentanspruchs 1.

Eine derartige Schaltungsanordnung ist aus der EP-A-0 217 225 bekannt.

Bandgap- bzw. Bandabstands-Schaltungen sind bekannt und beispielsweise in dem Buch "Halbleiter-Schaltungstechnik" von U. Tietze und Ch. Schenk, 7. Auflage, Springer-Verlag, Berlin, Heidelberg, New York 1985, Seiten 534 ff. beschrieben.

In der vorgenannten Veröffentlichung ist ausgeführt, daß mit derartigen Bandgap-Schaltungen Referenzspannungen erzeugt werden können, die unabhängig von Temperaturkoeffizienten der in ihr verwendeten Bauelemente eine temperaturunabhängige Referenzspannung liefern. Das Prinzip derartiger Schaltungen besteht darin, den negativen Temperaturkoeffizienten der Basis-Emitter-Diodenspannung eines Bipolartransistors durch Addition einer Spannung mit entsprechend positivem Temperaturkoeffizienten zu kompensieren, indem ein zweiter Transistor mit anderer Basis-Emitter-Spannung und einem Emitterwiderstand benutzt wird.

Außer in der EP-A-0 217 225 ist in der Veröffentlichung IEEE ISSC Vol.SC-20, No. 6, Dec. 1985, pp. 1151-1157 eine weitere Bandgap-Schaltung in komplementärer CMOS-Technik mit ähnlichen Eigenschaften bekannt. Die unterschiedlichen Basis-Emitter-Spannungen der Bipolartransistoren werden beispielsweise durch unterschiedliche Flächenverhältnisse der Emitterzonen erzeugt. Die Schaltung bezieht sich auf eine p-Wannen-CMOS-Technik, wie sie beispielsweise auf einem n⁻-leitenden Substrat oder einer entsprechend leitfähigen epitaktischen Schicht realisiert werden kann. n-Kanal-Feldeffekttransistoren werden erzeugt, indem p⁺-Zonen für Source und Drain in das Substrat eingebracht werden. Zur Herstellung von p-Kanal-Feldeffekttransistoren ist eine p⁻-leitende Wanne erforderlich, in die für die Source- und Drainanschlüsse n⁺-leitende Zonen eingebracht werden. Bipolartransistoren lassen sich in dieser Technik erzeugen, indem auf dem n⁻-leitenden Substrat eine p⁻-leitende Wanne und in diese wiederum eine n⁺-leitende Anschlußzone eingebracht wird. Auf diese Weise entsteht ein Substrat-npn-Transistor, bei dem die n⁺-Zone den Emitter, die p⁻-Wanne die Basis und das Substrat den Kollektor darstellt. Der Kollektor bzw. das Substrat müssen an die positive Betriebsspannung angeschlossen werden, um parasitäre Dioden zwischen den p-Wannen und dem Substrat sicher zu sperren.

Die aus der genannten Vorveröffentlichung bekannte CMOS-Bandgap-Schaltung hat als Bezugs-

punkt für die Bandgap-Spannung die Basisanschlüsse der beiden npn-Transistoren. Üblicherweise legt man diesen Punkt an das Bezugspotential, d. h. an Masse. Der Ausgangsanschluß der Bandgap-Spannung liegt am Verbindungspunkt des Drainanschlusses eines MOS-Transistors mit einem Widerstand, die beide im Emitterkreis eines Bipolartransistors angeordnet sind. In jedem Fall ist für die bekannte CMOS-Bandgap-Schaltung eine bezüglich des Bezugspotentials positive und eine negative Versorgungsspannung erforderlich.

Andererseits sind Bandgap-Schaltungen bekannt, die mit einer nur unipolaren Versorgungsspannung auskommen, dafür jedoch auf bipolare Transistoren verzichten müssen. Diese Schaltungen erreichen jedoch nicht die Temperaturstabilität von bipolaren Bandgap-Schaltungen.

Der Erfindung liegt die Aufgabe zugrunde, eine CMOS-Spannungs-Referenzschaltung anzugeben, die mit einer nur unipolaren Versorgungsspannung auskommt und die Temperaturstabilität bipolarer Bandgap-Schaltungen erreicht.

Diese Aufgabe wird bei einer Schaltungsanordnung der eingangs genannten Art erfindungsgemäß durch die Merkmale des kennzeichnenden Teils des Patentanspruchs 1 gelöst.

Die erfindungsgemäße Schaltungsanordnung besitzt den Vorteil, daß sie sich mit einer niedrigen und dazu unipolaren Spannung bezüglich des Bezugspotentials betreiben läßt und daß sich mit ihr auch höhere Referenzspannungen als die Bandgap-Spannung des Halbleitermaterials realisieren läßt.

Ausgestaltungen der Erfindung sind in Unteransprüchen gekennzeichnet.

Die Erfindung wird im folgenden anhand eines in der Figur der Zeichnung dargestellten Ausführungsbeispiels näher erläutert.

Gemäß der Figur enthält die Bandgap-Schaltung zwei bipolare Transistoren T1 und T2 mit unterschiedlichen Basis-Emitter-Spannungen. Beide Kollektoranschlüsse sind an die Klemme VDD angeschlossen, die gegenüber der Bezugsspannung ein positives Potential führt. Im Emitterkreis des Transistors T1 ist ein Widerstand R3 und in Reihe dazu der Ausgangskreis eines Feldeffekttransistors M1 angeordnet, dessen Source an der Klemme VSS liegt. Die Klemme VSS ist an Bezugspotential, d. h. an Masse gelegt. Im Ausgangskreis des Transistors T2 ist die Reihenschaltung zweier Widerstände R1 und R2 sowie des Ausgangskreises eines anderen Feldeffekttransistors M2 angeordnet. Der Sourceanschluß von M2 liegt ebenfalls an der Klemme VSS. Die Verbindungspunkte des Emitters von T1 mit dem Widerstand R3 einerseits und der beiden Widerstände R1 und R2 andererseits führen auf die Eingänge eines Operationsverstärkers OP1, dessen Ausgang die

Transistoren M1 und M2 steuert. Am Drainanschluß des Transistors M2, dem der Anschluß VG1 entspricht, ist bezogen auf die Basisanschlüsse der Bipolartransistoren T1 und T2, denen der Anschluß VG2 entspricht, die Bandgap-Spannung UG abzugreifen.

Erfindungsgemäß ist nun der Ausgang der Bandgap-Schaltung VG1 auf den Bezugspunkt VG2 rückgekoppelt. Dazu ist der Anschluß VG1 auf einen Eingang eines zweiten Operationsverstärkers OP2 geschaltet, dessen anderer Eingang am Teilerpunkt eines ohmschen Spannungsteilers aus den Widerständen R4 und R5 liegt.

Der ohmsche Spannungsteiler ist zwischen den Anschluß VG2 und die Klemme VSS, d. h. Masse, geschaltet. Der Ausgang des Operationsverstärkers OP2 ist auf den Anschluß VG2, d. h. auf die Basisanschlüsse der Bipolartransistoren T1 und T2 rückgeführt.

Gleichzeitig ist der Ausgang des zweiten Operationsverstärkers OP2 an die Klemme VR gelegt, an der bezüglich des an der Klemme VSS liegenden Bezugspotentials die temperaturunabhängige Referenzspannung UR abgegriffen werden kann. Die Beziehung zwischen der temperaturunabhängigen Referenzspannung UR und der Bandgap-Spannung UG wird durch den ohmschen Spannungsteiler aus den Widerständen R4 und R5 hergestellt. So berechnet sich die temperaturunabhängige Referenzspannung UR aus dem Produkt der Bandgap-Spannung UG einerseits und der Summe der beiden Widerstände R4 und R5 bezogen auf den Widerstand R4 andererseits.

Eine Ausgestaltung der Erfindung gemäß der Figur enthält eine Anlaufschaltung IA, die zwischen dem Ausgangsanschluß VR des zweiten Operationsverstärkers OP2 und der Klemme VDD mit dem relativ positiven Versorgungsspannungspotential angeschlossen ist. Diese Anlaufschaltung IA ist als Stromquelle gezeichnet und kann beispielsweise durch einen Stromquellentransistor oder einen Widerstand realisiert werden. Die Anlaufschaltung IA ermöglicht es, daß die Referenzspannung UR als Betriebsspannung der Bandgap-Schaltung verwendet wird, so daß sich die eigentliche Referenzspannungsquelle aus den beiden Bipolartransistoren T1 und T2 mit der stabilisierten Ausgangsreferenzspannung betreiben läßt. Auf diese Weise ergibt sich eine ausgezeichnete Unterdrückung von Eingangsspannungsschwankungen an der Klemme VDD. Die Anlaufschaltung IA ist erforderlich, da sich bei Anlegen einer Spannung an die Klemme VDD die aus der temperaturunabhängigen Referenzspannung UR abgeleitete Betriebsspannung erst aufbauen muß. Die Schaltung gemäß dem Ausführungsbeispiel der Figur ermöglicht es, auf eine separate Anschlußklemme VR zu verzichten, so daß die erfindungsgemäße CMOS-Spannungsre-

ferenz nach außen nur die beiden Anschlußklemmen VDD und VSS besitzt.

Patentansprüche

1. Schaltungsanordnung in komplementärer MOS-Technik zur Erzeugung einer von der Temperatur unabhängigen Referenzspannung mit Hilfe einer mit einem CMOS-Prozeß realisierten Bandgap-Schaltung, bei der die Reihenschaltung aus der Kollektor-Emitter-Strecke eines ersten Bipolartransistors (T1) mit einer ersten Basis-Emitter-Spannung, einem ersten Widerstand (R3) und der Drain-Source-Strecke eines ersten Feldeffekttransistors (M1) zwischen den Klemmen (VDD, VSS) einer Versorgungsspannungsquelle liegt und entsprechend parallel dazu die Reihenschaltung aus der Kollektor-Emitter-Strecke eines zweiten Bipolartransistors (T2) mit einer zweiten Basis-Emitter-Spannung, zwei in Reihe geschalteten Widerständen (R1, R2) und der Drain-Source-Strecke eines zweiten Feldeffekttransistors (M2) vorgesehen ist, und bei der die Basisanschlüsse der Bipolartransistoren (T1, T2) miteinander verbunden sind und die Verbindungspunkte des ersten Bipolartransistors (T1) mit dem ersten Widerstand (R3) einerseits und der zwei in Reihe geschalteten Widerstände (R1, R2) andererseits an die Eingänge (-, +) eines ersten Operationsverstärkers (OP1) gelegt sind, dessen Ausgang die beiden Gateanschlüsse der Feldeffekttransistoren (M1, M2) steuert, **dadurch gekennzeichnet**, daß der Ausgang der Bandgap-Schaltung (VG1) am Drainanschluß des zweiten Feldeffekttransistors (M2) auf die Basisanschlüsse der Bipolartransistoren (T1, T2) rückgekoppelt ist.
2. Anordnung nach Anspruch 1, **dadurch gekennzeichnet**, daß im Rückkoppelzweig ein zweiter Operationsverstärker (OP2) eingangsseitig (-, +) einerseits am Ausgang der Bandgap-Schaltung (VG1) und andererseits am Teilerpunkt eines zwischen den Basisanschlüssen der Bipolartransistoren (T1, T2) und der Klemme (VSS) mit relativ negativem Versorgungsspannungspotential liegenden ohmschen Spannungsteilers (R4, R5) angeschlossen ist und ausgangsseitig (VR) mit den Basisanschlüssen (VG2) der Bipolartransistoren (T1, T2) verbunden ist.
3. Anordnung nach Anspruch 1 oder 2, **dadurch gekennzeichnet**, daß zwischen dem Ausgangsanschluß (VR) des zweiten Operationsverstärkers (OP2) und der Klemme (VDD) mit relativ positivem Versorgungspotential eine An-

laufschtaltung (IA) angeschlossen ist.

4. Anordnung nach Anspruch 3, **dadurch gekennzeichnet**, daß die Anlaufschtaltung (IA) aus einer Stromquelle besteht.

5

5. Anordnung nach Anspruch 3, **dadurch gekennzeichnet**, daß die Anlaufschtaltung (IA) aus einem Widerstand besteht.

10

Claims

1. Circuit arrangement produced by complementary MOS technology for creating a temperature-independent reference voltage with the aid of a bandgap circuit produced using a CMOS process, in which arrangement the series circuit comprising the collector-emitter section of a first bipolar transistor (T1) having a first base-emitter voltage, a first resistor (R3) and the drain-source section of a first field-effect transistor (M1) is situated between the terminals (VDD, VSS) of a supply voltage source and the series circuit comprising the collector-emitter section of a second bipolar transistor (T2) having a second base-emitter voltage, two series-connected resistors (R1, R2) and the drain-source section of a second field-effect transistor (M2) is correspondingly provided in parallel therewith, and in which arrangement the base connections of the bipolar transistors (T1, T2) are interconnected and the connection points of the first bipolar transistor (T1) to the first resistor (R3), on the one hand, and of the two series-connected resistors (R1, R2), on the other hand, are applied to the inputs (-, +) of a first operational amplifier (OP1) whose output controls the two gate connections of the field-effect transistors (M1, M2), characterised in that the output of the bandgap circuit (VG1) at the drain connection of the second field-effect transistor (M2) is fed back to the base connections of the bipolar transistors (T1, T2).

15

20

25

30

35

40

45

2. Arrangement according to Claim 1, characterised in that, in the feedback branch, a second operational amplifier (OP2) is connected on the input side (-, +), on the one hand, to the output of the bandgap circuit (VG1) and, on the other hand, to the divider point of an ohmic voltage divider (R4, R5) situated between the base connections of the bipolar transistors (T1, T2) and the terminal (VSS) having relatively negative supply voltage potential and is connected on the output side (VR) to the base connections (VG2) of the bipolar transistors (T1, T2).

50

55

3. Arrangement according to Claim 1 or 2, characterised in that a start-up circuit (IA) is connected between the output connection (VR) of the second operational amplifier (OP2) and the terminal (VDD) having a relatively positive supply potential.

4. Arrangement according to Claim 3, characterised in that the start-up circuit (IA) comprises a current source.

5. Arrangement according to Claim 3, characterised in that the start-up circuit (IA) comprises a resistor.

Revendications

1. Montage réalisé selon la technique MOS complémentaire pour produire une tension de référence indépendante de la température, à l'aide d'un circuit Bandgap réalisé selon un procédé CMOS, et dans lequel le montage série formé par la voie collecteur-émetteur d'un premier transistor bipolaire (T1) comportant une première tension base-émetteur, une première résistance (R3) et la voie drain-source d'un premier transistor à effet de champ (M1) est branché entre les bornes (VDD, VSS) d'une tension d'alimentation, et de façon correspondante, en parallèle avec ce montage série est prévu le montage série formé par la voie collecteur-émetteur d'un second transistor bipolaire (T2) comportant une seconde tension base-émetteur, deux résistances (R1,R2) branchées en série et la voie drain-source d'un second transistor à effet de champ (M2), et dans lequel les bornes de base des transistors bipolaires (T1,T2) sont reliées entre elles et les points de jonction du premier transistor bipolaire (T1) avec la première résistance (R3), d'une part, et les deux résistances (R1,R2) branchées en série, d'autre part, sont raccordées aux entrées (-, +) d'un premier amplificateur opérationnel (OP1), dont la sortie commande les deux bornes de grille des transistors à effet de champ (M1,M2), caractérisé par le fait que la sortie du circuit Bandgap (VG1) est couplée par réaction, au niveau de la borne de drain du second transistor à effet de champ (M2), aux bornes de base des transistors bipolaires (T1,T2).

2. Dispositif suivant la revendication 1, caractérisé par le fait que dans la branche de réaction, un second amplificateur opérationnel (OP2) est raccordé, côté entrée (-,+), d'une part, à la sortie du circuit Bandgap (VG1), et, d'autre part, au point de division d'un diviseur de tension ohmique (R4,R5) qui est situé entre les

bornes de base des transistors bipolaires (T1,T2) et la borne (VSS) auquel est appliqué un potentiel relativement négatif de la tension d'alimentation, et est raccordé, côté sortie (VR), aux bornes de base (VG2) des transistors bipolaires (T1, T2). 5

3. Dispositif suivant la revendication 1 ou 2, caractérisé par le fait qu'un circuit de démarrage (IA) est branché entre la borne de sortie (VA) du second amplificateur opérationnel (OP2) et la borne (VDD) placée à un potentiel relativement positif. 10
4. Dispositif suivant la revendication 3, caractérisé par le fait que le circuit de démarrage (IA) est constitué par une source de courant. 15
5. Dispositif suivant la revendication 3, caractérisé par le fait que le circuit de démarrage (IA) est constitué par une résistance. 20

25

30

35

40

45

50

55

5

FIG.

