

(19)



Europäisches Patentamt
European Patent Office
Office européen des brevets

(11) Veröffentlichungsnummer:

0 374 288
A1

(12)

EUROPÄISCHE PATENTANMELDUNG

(21) Anmeldenummer: 88121417.5

(51) Int. Cl.⁵: G05F 1/571, G05F 1/569

(22) Anmeldetag: 21.12.88

(43) Veröffentlichungstag der Anmeldung:
27.06.90 Patentblatt 90/26

(84) Benannte Vertragsstaaten:
AT BE CH DE ES FR GB GR IT LI LU NL SE

(71) Anmelder: **Siemens Aktiengesellschaft**
Wittelsbacherplatz 2
D-8000 München 2(DE)

(72) Erfinder: **Schwertlein, Frank-Lothar, Dipl.-Ing. (FH)**
Fasaneriestrasse 15
D-8000 München 19(DE)
Erfinder: **Lenz, Michael, Ing. grad.**
Herzogplatz 50
D-8011 Zorneding(DE)

(54) **Integrierbare Schaltungsanordnung zur Rückstromverringerng bei einem invers betriebenen Transistor.**

(57) Integrierbare Schaltungsanordnung zur Rückstromverringerng bei einem invers betriebenen Transistor mit einer im Inversbetrieb leitenden Diode zwischen Basis und Kollektor des Transistors.

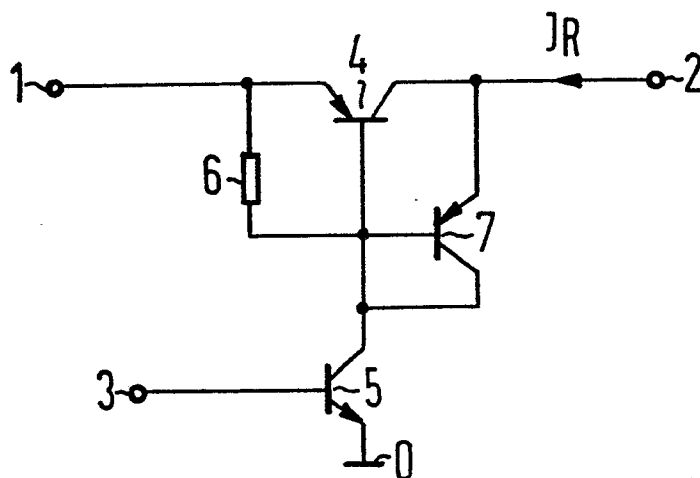


FIG 1

EP 0 374 288 A1

Integrierbare Schaltungsanordnung zur Rückstromverringern bei einem invers betriebenen Transistor.

Die vorliegende Erfindung betrifft eine Schaltungsanordnung nach dem Oberbegriff des Patentanspruchs 1.

Werden beispielsweise Verstärker oder Spannungsregler mit einer kapazitiven Last betrieben und bricht währenddessen die Versorgungsspannung zusammen, so ergibt sich für die Spannung am Ausgang ein wesentlich höherer Wert als für die Versorgungsspannung. Bei Spannungsreglern allgemein werden in der Regel die Ausgänge mit Glättungskondensatoren beschaltet, d.h. Spannungsregler werden üblicherweise mit kapazitiver Last betrieben. Beispielsweise bei einem Kurzschluß am Eingang eines Low-Dropout Spannungsreglers - hervorgerufen etwa durch Abschalten der Spannungsversorgung, an der weitere Verbraucher liegen - geht die Spannung am Eingang des Spannungsreglers gegen Null, während an dessen Ausgang die Spannung durch die Glättungskondensatoren zunächst noch aufrechterhalten wird. Es fließt dadurch ein der ursprünglichen Richtung entgegengesetzter Strom, auch Rückstrom genannt, welcher zu einer Funktionsbeeinträchtigung bis hin zur Zerstörung des Spannungsreglers führen kann, da der Ausgangstransistor des Spannungsreglers bei dieser Betriebsform, im folgenden als Inversbetrieb bezeichnet, vom Ausgang auf den Eingang des Spannungsreglers durchschaltet.

Bei einem beispielsweise aus "Sanken New Products Informations, Low-Dropout Hybrid Voltage Regulator, Sanken Electric Company" bekannten Low-Dropout Spannungsregler wird als Schutz bei Inversbetrieb eine externe Diode zwischen Ausgang und Eingang des Spannungsreglers derart geschaltet, daß diese im Normalbetrieb sperrend und im Inversbetrieb leitend ist. Der Rückstrom wird somit ganz oder teilweise über die Diode geführt. Der Nachteil dabei ist jedoch, daß der Glättungskondensator ebenso wie beim Betrieb ohne Diode wiederum rasch entladen wird und deshalb die Spannung am Ausgang des Spannungsreglers schnell abfällt. Dies ist aber insbesondere bei Stromversorgungen von Mikrocomputersystemen unerwünscht.

Aufgabe der Erfindung ist es, eine Schaltungsanordnung anzugeben, welche den Rückstrom eines invers betriebenen Transistors mindestens verringert.

Die Aufgabe wird bei einer gattungsgemäßen Schaltungsanordnung durch die kennzeichnenden Merkmale des Patentanspruchs 1 gelöst. Weiterbildungen und Ausgestaltungen des Erfindungsgedankens sind in Unteransprüchen gekennzeichnet.

Vorteil der Erfindung ist es, daß durch das

nahezu vollständige Sperren des Transistors im Inversbetrieb nur ein geringer Rückstrom fließt und der Transistor selbst vor Funktionsbeeinträchtigungen oder Zerstörung geschützt wird. Dies ist insbesondere bei der Anwendung als Ausgangstransistor eines Low-Dropout Spannungsreglers vorteilhaft, da die Spannung am Ausgang langsamer abfällt.

Die Erfindung wird nachfolgend anhand von den in den Figuren der Zeichnung dargestellten Ausführungsbeispielen näher erläutert, wobei gleiche Elemente mit gleichen Bezugszeichen versehen sind. Es zeigt:

FIG 1 eine erste Ausführungsform einer erfindungsgemäßen Schaltungsanordnung;

FIG 2 eine zweite, weitergebildete Ausführungsform einer erfindungsgemäßen Schaltungsanordnung mit höherer Spannungsfestigkeit;

FIG 3 eine Weiterbildung der Ausführungsform nach FIG 2.

Das Ausführungsbeispiel gemäß FIG 1 zeigt eine übliche Ausgangsstufe eines Low-Dropout Spannungsreglers mit einem ersten Transistor 4 vom PNP-Typ, dessen Emitter mit einem ersten Potential 1 und dessen Kollektor mit einem zweiten Potential 2 beaufschlagt ist. Die Basis des ersten Transistors 4, dessen Basis-Emitter-Strecke parallel zu einem Widerstand 6 liegt, ist mit dem Kollektor eines zweiten Transistors 5 vom NPN-Typ, dessen Emitter auf Bezugspotential 0 geführt und an dessen Basis ein Steuerpotential 3 zur Ansteuerung im regulären Betriebsfall gelegt ist, verbunden. Erfindungsgemäß ist der Basis-Kollektor-Strecke des ersten Transistors 4 ein durch Zusammenschalten von Basis und Kollektor als Diode betriebener und im Inversbetrieb leitender Transistor 7 vom PNP-Typ parallel geschaltet.

FIG 2 zeigt das Ausführungsbeispiel nach FIG 1 dahingehend weitergebildet, daß der Kollektor eines dritten Transistors 20, dessen Emitter mit dem Kollektor und dessen Basis mit der Basis des ersten Transistors 4 verbunden ist, mit der Basis eines vierten Transistors 8 vom PNP-Typ, der emitterseitig an dem ersten Potential 1 und kollektorseitig an der Basis des ersten Transistors 4 liegt, sowie mit einem zweiten und dritten Widerstand 9, 10 verschaltet ist, wobei der erste Widerstand 6 und der als Diode betriebene Transistor 7 aus FIG 1 entfallen. Der zweite Widerstand 9 ist auf das erste Potential 1 und der dritte Widerstand 10 auf den Kollektor eines fünften Transistors 11 vom NPN-Typ geführt, dessen Emitter auf Bezugspotential 0 liegt und dessen Basis mit dem Ausgang eines Komparators 12 verbunden ist. Der invertierende Eingang des Komparators 12 ist mit dem

ersten Potential 1 und der nichtinvertierende Eingang mit einem Referenzpotential 13 beaufschlagt.

In FIG 3 der Zeichnung ist das Ausführungsbeispiel nach FIG 2 um einen sechsten Transistor 14 vom PNP-Typ, einen siebten Transistor 15 vom PNP-Typ, einen achten Transistor 19 vom NPN-Typ sowie um einen vierten, fünften und sechsten Widerstand 16, 17, 18 erweitert. Der sechste Transistor 14, der emitterseitig an dem ersten Potential 1 und kollektorseitig an der Basis des ersten Transistors 4 liegt, ist über seine Basis zum einen mit einem auf Bezugspotential 0 führenden sechsten Widerstand 18 und zum anderen mit dem Kollektor des emitterseitig an dem ersten Potential 1 angeschlossenen siebten Transistors 15 verbunden. Die Basis des siebten Transistors 15 ist seinerseits mit einem auf das erste Potential 1 führenden vierten Widerstand 16 und mit einem an den Kollektor des achten Transistors 19 angeschlossenen fünften Widerstand 17 verschaltet. Darüber hinaus ist ein zusätzlicher Kollektor des dritten Transistors 20 ebenfalls mit der Basis des siebten Transistors 15 verbunden.

Die Basis des emitterseitig auf Bezugspotential 0 liegenden achten Transistors 19 ist ebenso wie bereits die Basis des fünften Transistors 11 an den Ausgang des Komparators 12 angeschlossen.

Durch die Vorgabe des jeweiligen Leitungstyps bei den Transistoren in den Ausführungsbeispielen ergeben sich für das erste und zweite Potential 1, 2, das Referenzpotential 13, sowie das Ansteuerpotential 3 gegenüber dem Bezugspotential 0 jeweils positive Werte. Im regulären Betriebsfall weist dabei das erste Potential 1 einen höheren Wert auf als das zweite Potential 2.

Nachdem zuvor der prinzipielle Aufbau der in den Figuren der Zeichnung dargestellten Ausführungsbeispiele erläutert worden ist, sei nunmehr auf deren Wirkungsweise näher eingegangen.

Beim Inversbetrieb des ersten Transistors 4, wenn also das zweite Potential 2 größer ist als das erste Potential 1, wirkt der Kollektor als Inversemitter und der Emitter als Inverskollektor. Da aber gemäß FIG 1 die Basis des ersten Transistors 4 über den ersten Widerstand 6 mit dem Inverskollektor verbunden ist, wird der erste Transistor 4 invers durchgesteuert. Durch den als Diode betriebenen Transistor 7 wird jedoch der Basisstrom des ersten Transistors 4 soweit herabgesetzt, daß sich über die Inversstromverstärkung b_4 des ersten Transistors 4 eine Verringerung des Rückstromes I_R ergibt.

Zur Erhöhung der Spannungsfestigkeit des ersten Transistors 4 wird dieser, wie in FIG 2 gezeigt, bei einem zu hohen ersten Potential 1 durch den vierten Transistor 8 geklemmt. Die Ansteuerung des vierten Transistors 8 erfolgt durch eine Überwachungsschaltung mit dem Komparator 12, der

das erste Potential 1 mit dem Referenzpotential 13 vergleicht und bei einer unzulässigen Erhöhung des ersten Potentials 1 über den fünften Transistor 11 in Verbindung mit dem zweiten und dritten Widerstand 9, 10 den vierten Transistor 8 durchschaltet.

Für den Fall, daß das zweite Potential 2 höher ist als das erste Potential 1, sind der erste Transistor 4 und der vierte Transistor 8 invers leitend. Für den Rückstrom I_R ergibt sich in Abhängigkeit vom Basisstrom I_{B8} des vierten Transistors 8 sowie von den Inversstromverstärkungen b_4 , b_8 von erstem und viertem Transistor 4, 8 folgender Zusammenhang: $I_R = I_{B8} \cdot (1 + b_4) \cdot (1 + b_8)$

Ohne Berücksichtigung des dritten Transistors 20 ist der Basisstrom I_{B4} des vierten Transistors 4 gleich dem Quotienten aus der Spannung über dem zweiten Widerstand 9 und dessen Widerstandswert. Durch Hinzufügen des dritten Transistors 20 in der gezeigten Weise ergibt sich ein um den Betrag des Kollektorstromes des dritten Transistors 20 geringerer Basisstrom I_{B8} für den vierten Transistor 8. Gemäß obiger Gleichung resultiert daraus ein geringerer Rückstrom I_R , da der erste Transistor 4 weniger stark angesteuert wird. Der Vorteil besteht nun darin, daß zwei sich bisher widersprechende Forderungen an einen Ausgangstransistor, nämlich höhere Spannungsfestigkeit im Normalbetrieb und geringerer Rückstrom bei Inversbetrieb, unter Beibehaltung seiner elektrischen Eigenschaften im Normalbetrieb bei einer erfindungsgemäßen Schaltungsanordnung erfüllt werden.

Das in FIG 3 dargestellte Ausführungsbeispiel enthält gegenüber FIG 2 eine zusätzliche Stufe mit sechstem Transistor 14, siebtem Transistor 15, achtem Transistor 17, sowie viertem, fünftem und sechstem Widerstand 16, 17, 18, welche im Normalbetrieb mittels des zwischen Emitter und Basis des ersten Transistors 4 liegenden sechsten Transistors 14 als aktiver Ausräumer wirkt, vergleichbar mit dem ersten Widerstand 6 aus FIG 1. Beim Auftreten eines zu hohen ersten Potentials 1 wird der sechste Transistor 14 durch den Komparator 12 und den nachfolgenden Schaltungsteil gesperrt, während der vierte Transistor 8, ebenfalls durch den Komparator 12 angesteuert, den ersten Transistor 4 klemmt. Dadurch wird der erste Transistor 4 gesperrt, was zum einen dessen Spannungsfestigkeit erhöht und zum anderen eine höhere Stromverstärkung für den Normalbetrieb zuläßt. Eine höhere Stromverstärkung wiederum verbessert den Wirkungsgrad der Schaltungsanordnung. Bei Inversbetrieb sind sowohl der erste Transistor 4 als auch der vierte Transistor 8, der dritte Transistor 5 und der sechste Transistor 14 weitgehend gesperrt, wodurch sich nur ein sehr geringer Rückstrom I_R ergibt. Der Vorteil dieser Ausgestaltung einer erfin-

dungsgemäßen Schaltungsanordnung liegt also darin, daß neben einem geringen Rückstrom im Inversbetrieb eine erhöhte Spannungsfestigkeit bei höherem Wirkungsgrad im Normalbetrieb erzielt wird.

Zweckmäßigerweise wird in Ausgestaltung der Erfindung lediglich jeweils eine weitere Diffusionsstruktur für den bzw. die Kollektoren des dritten Transistors 20 in die Schaltungsanordnung eingebracht. Als Basis des dritten Transistors 20 ist die Basis des ersten Transistors 4 und als Emitter der Kollektor des dritten Transistors 20 vorgesehen. Das bringt den Vorteil eines niedrigen Schaltungsaufwandes und eines geringeren Platzbedarfes mit sich.

Abschließend sei bemerkt, daß die Überwachungsschaltung nicht nur auf eine Ausführungsform mit Komparator beschränkt ist. Beispielsweise eignen sich auch Schaltungen mit Zenerdioden und/oder nichtlinearen Spannungsteilern.

Ansprüche

1. Integrierbare Schaltungsanordnung mit einem ersten Transistor (4) des einen Leitungstyps, dessen Emitter mit einem ersten Potential (1) und dessen Kollektor mit einem zweiten Potential (2) beaufschlagt ist, dessen Basis-Emitter-Strecke ein erster Widerstand (6) parallel geschaltet ist und dessen Basis zur Ansteuerung durch einen zweiten Transistor (5) des anderen Leitungstyps vorgesehen ist, **dadurch gekennzeichnet**, daß zur Rückstromverringern für den Fall eines Inversbetriebs des ersten Transistors (4) dessen Basis-Kollektor-Strecke eine Diode (7) derart parallel geschaltet ist, daß diese bei Inversbetrieb leitend ist.

2. Schaltungsanordnung nach Anspruch 1, **dadurch gekennzeichnet**, daß ein mit seiner Emitter- Kollektor-Strecke der Emitter-Basis-Strecke des ersten Transistors (4) parallel geschalteter vierter Transistor (8) des einen Leitungstyps basisseitig mit einer Überwachungsschaltung (12, 13) direkt oder über weitere Schaltelemente derart verbunden ist, daß beim Auftreten eines unzulässig hohen ersten Potentials (1) der vierte Transistor (8) durchgesteuert wird und daß der Basis-Kollektor-Strecke des ersten Transistors (4) anstelle der Diode (7) die Basis-Emitter-Strecke eines dritten Transistors (20) des einen Leitungstyps parallel geschaltet ist, dessen Kollektor mit der Basis des vierten Transistors (8) verbunden ist.

3. Schaltungsanordnung nach Anspruch 2, **dadurch gekennzeichnet**, daß ein mit seiner Emitter- Kollektor-Strecke der Emitter-Basis-Strecke des ersten Transistors (4) parallel geschalteter weiterer Transistor (14) des einen Leitungstyps basisseitig direkt oder über weitere Schaltelemente

mit der Überwachungsschaltung (12, 13) derart verbunden ist, daß der ansonsten in einem bestimmten Maße leitende weitere Transistor (14) beim Auftreten eines zu hohen ersten Potentials (1) gesperrt wird und daß ein weiterer Kollektor des dritten Transistors (20) direkt oder über weitere Schaltelemente mit der Basis des weiteren Transistors (14) derart verbunden ist, daß der ansonsten in einem bestimmten Maße leitende weitere Transistor (14) gesperrt wird.

4. Schaltungsanordnung nach einem der Ansprüche 1 bis 3, **dadurch gekennzeichnet**, daß für den dritten Transistor (7) die Basis des ersten Transistors (4) als Basis und der Kollektor des ersten Transistors (4) als Emitter zusammen mit jeweils einer weiteren Diffusionsstruktur als Kollektor bzw. Kollektoren vorgesehen sind.

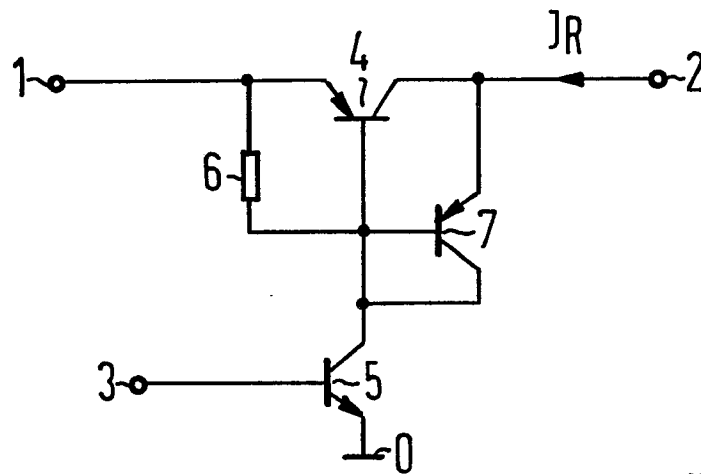


FIG 1

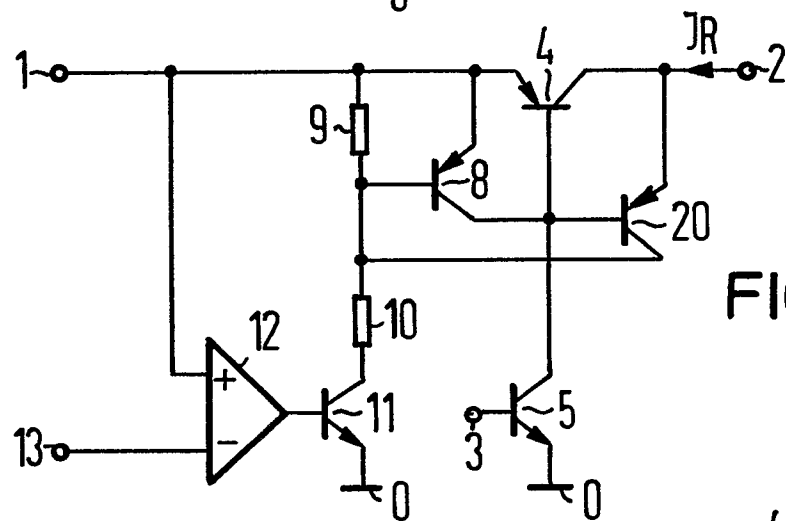


FIG 2

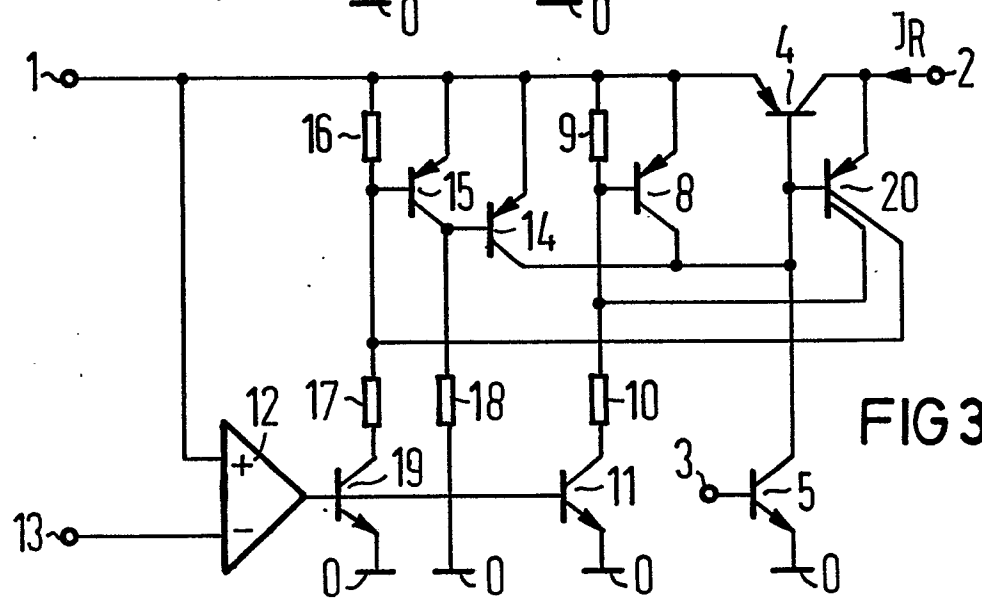


FIG 3



EP 88 12 1417

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int. Cl.5)
X	ELECTRONIC ENGINEERING. vol. 44, no. 535, September 1972, LONDON GB Seiten 61 - 63; L.S. CORNISH: "TRANSIENT-TESTING VITAL TO AIRBORNE SYSTEMS RELIABILITY" * Figur 2 *	1	G05F1/571 G05F1/569
X	PATENT ABSTRACTS OF JAPAN vol. 9, no. 44 (P-337)(1767) 23 Februar 1985, & JP-A-59 183419 (FUJITSU) 18 Oktober 1984, * das ganze Dokument *	2	
			RECHERCHIERTE SACHGEBIETE (Int. Cl.5)
			G05F H03K H03F
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt			
Recherchenort DEN HAAG		Abschlußdatum der Recherche 29 AUGUST 1989	Prüfer ZAEGEL B.C.
KATEGORIE DER GENANNTEN DOKUMENTE			
X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : nichtschriftliche Offenbarung P : Zwischenliteratur		T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentedokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus andern Gründen angeführtes Dokument & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument	