



⑫

## EUROPÄISCHE PATENTSCHRIFT

④⑤ Veröffentlichungstag der Patentschrift :  
**06.12.95 Patentblatt 95/49**

⑤① Int. Cl.<sup>6</sup> : **G05F 3/26, H03F 1/56,**  
**H03F 3/343**

②① Anmeldenummer : **91202376.9**

②② Anmeldetag : **17.09.91**

⑤④ **Schaltungsanordnung zum Kompensieren des Steuerstromes eines Transistors.**

③⑩ Priorität : **21.09.90 DE 4029889**

④③ Veröffentlichungstag der Anmeldung :  
**25.03.92 Patentblatt 92/13**

④⑤ Bekanntmachung des Hinweises auf die  
Patenterteilung :  
**06.12.95 Patentblatt 95/49**

⑧④ Benannte Vertragsstaaten :  
**DE FR GB IT NL**

⑤⑥ Entgegenhaltungen :  
**US-A- 3 714 600**  
**US-A- 3 800 239**  
**US-A- 4 451 800**  
**US-A- 4 755 770**

⑦③ Patentinhaber : **Philips Patentverwaltung**  
**GmbH**  
**Röntgenstrasse 24**  
**D-22335 Hamburg (DE)**

⑧④ **DE**  
Patentinhaber : **Philips Electronics N.V.**  
**Groenewoudseweg 1**  
**NL-5621 BA Eindhoven (NL)**  
⑧④ **FR GB IT NL**

⑦② Erfinder : **Kröner, Klaus**  
**Immerhorstweg 94**  
**W-2000 Hamburg 65 (DE)**

⑦④ Vertreter : **Peters, Carl Heinrich, Dipl.-Ing. et al**  
**Philips Patentverwaltung GmbH,**  
**Röntgenstrasse 24**  
**D-22335 Hamburg (DE)**

**EP 0 476 775 B1**

Anmerkung : Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99(1) Europäisches Patentübereinkommen).

## Beschreibung

Die Erfindung bezieht sich auf eine Schaltungsanordnung zum Kompensieren des Steuerstromes eines (ersten) Transistors, dessen Hauptstrompfad in Reihe mit dem Hauptstrompfad eines zweiten Transistors zwischen den Polen einer Speisespannungsquelle angeordnet ist, mit einer aus zwei Transistoren gebildeten Stromspiegelanordnung, deren gemeinsamer Anschluß mit dem Pol der Speisespannungsquelle, der mit dem zweiten Transistor gekoppelt ist, verbunden ist, deren Eingangsanschluß mit dem Steueranschluß des zweiten Transistors verbunden ist und von dessen Ausgangsanschluß ein Kompensationsstrom dem Steueranschluß des ersten Transistors zugeleitet werden kann.

Aus der DE-AS 21 08 550 (entspricht US-A-3,714,600) ist ein Transistorverstärker mit einem ersten Transistor bekannt, dessen Basis ein zu verstärkendes Signal zugeführt wird. Der Emitter des ersten Transistors ist über einen Widerstand mit einem Punkt konstanten Potentials verbunden, vorzugsweise mit Masse. Der Kollektor des Transistors ist mit dem Emitter eines Meßtransistors verbunden. Der Kollektor des Meßtransistors ist über einen zweiten Widerstand mit einer Speisespannungsquelle verbunden. Die Basis des Meßtransistors ist mit einem Stromeingang einer gesteuerten Stromquelle verbunden, während die Basis des ersten Transistors mit einem Stromausgang der gesteuerten Stromquelle verbunden ist. Des weiteren ist ein gemeinsamer Anschlußpunkt der Stromquelle mit dem Kollektor des Meßtransistors verbunden. Die Stromquelle enthält einen Transistor und eine Diode. Der Emitter des Transistors der Stromquelle und die Anode der Diode sind mit dem gemeinsamen Anschlußpunkt der Stromquelle verbunden. Der Kollektor des Transistors der Stromquelle ist mit deren Stromausgang und die Basis des Transistors der Stromquelle sowie die Kathode der Diode sind mit den Stromeingang der Stromquelle verbunden.

Die Stromquelle in dieser Schaltungsanordnung bewirkt, daß der Eingangsstrom des Verstärkers um einen im wesentlichen dem Basis-Kollektorstromverstärkungsfaktor des ersten Transistors und des Meßtransistors entsprechenden Faktor verringert wird.

Aus der DE-AS 21 08 550 ist es weiterhin bekannt, die beschriebene Stromquelle durch eine allgemein auch als "Wilson-Stromspiegel" bezeichnete Stromquelle zu ersetzen. Dieser "Wilson-Stromspiegel" enthält einen dritten und einen vierten Transistor sowie eine Diode. Der Emitter des dritten Transistors und die Anode der Diode sind mit dem oben genannten, gemeinsamen Anschlußpunkt der Stromquelle verbunden. Die Basis des dritten Transistors und die Kathode der Diode sind mit dem Emitter des vierten Transistors verbunden, dessen Basis mit dem Kollektor des dritten Transistors verbunden ist. Der Kollektor

des vierten Transistors ist mit dem Ausgang des "Wilson-Stromspiegels" verbunden, während der Kollektor des dritten Transistors mit dem Eingang des "Wilson-Stromspiegels" verbunden ist. Die Anwendung des "Wilson-Stromspiegels" hat gegenüber der zuerst beschriebenen Stromquelle den Vorteil, daß die am Ausgang und am Eingang des "Wilson-Stromspiegels" auftretenden Ströme besser miteinander übereinstimmen. Dadurch kann eine verbesserte Kompensation des Basisstroms des ersten Transistors erreicht werden.

Bei der letztgenannten Schaltungsanordnung entsteht jedoch gegenüber der erstgenannten der Nachteil, daß durch Verwendung des "Wilson-Stromspiegels" das Spannungspotential am Kollektor des ersten Transistors gegenüber dem Potential am Kollektor des Meßtransistors und am gemeinsamen Anschlußpunkt der Stromquelle um eine weitere Basis-Emitter-Flußspannung herabgesetzt wird. Um diesen Betrag verringert sich dann der Aussteuerungsbereich für ein von dem durch den ersten Transistor gebildeten Transistorverstärker zu verarbeitendes Signal. Dies führt insbesondere dann zu einer starken Einschränkung, wenn die Versorgungsspannung für den Transistorverstärker sehr gering ausgelegt werden soll und damit die Basis-Emitter-Flußspannung einen nicht mehr vernachlässigbaren Teil dieser Versorgungsspannung ausmacht.

Die Erfindung hat die Aufgabe, eine Schaltungsanordnung zu schaffen, bei der einerseits eine möglichst vollständige Kompensation des Steuerstromes des Transistorverstärkers erzielt und die andererseits auch bei niedrigen Versorgungsspannungen einen möglichst hohen Aussteuerungsbereich des Transistors bietet.

Diese Aufgabe wird bei einer Schaltungsanordnung der gattungsgemäßen Art gelöst durch einen dritten Transistor, über dessen Hauptstrompfad der Kompensationsstrom geleitet wird und dessen Steueranschluß mit dem Verbindungspunkt der Hauptstrompfade des ersten und zweiten Transistors verbunden ist.

Bei der erfindungsgemäßen Schaltungsanordnung werden in einfacher und vorteilhafter Weise die günstigen Eigenschaften der aus dem Stand der Technik bekannten Schaltungsanordnungen miteinander verbunden. Bei der Erfindung wird erreicht, daß der Spannungspegel am Kollektor des (ersten) Transistors des Transistorverstärkers um lediglich zwei Basis-Emitter-Flußspannungen gegenüber der Versorgungsspannung abgesenkt ist, während zugleich eine Kompensation des Steuerstromes erreicht wird, wie sie bisher nur mit dem "Wilson-Stromspiegel" erreichbar war.

Die Erfindung wird bevorzugt ausgeführt mit Transistoren vom bipolaren Typ. Dabei sind insbesondere der erste und zweite Transistor von einem ersten und die übrigen Transistoren von einem zweiten Leit-

fähigkeitstyp, wodurch auch ein für eine Integration auf einem Halbleiterkörper besonders günstiger Aufbau erhalten wird.

Die Figur zeigt ein Ausführungsbeispiel einer erfindungsgemäßen Schaltungsanordnung mit einem ersten Transistorverstärker bildenden ersten Transistor 1, dessen Basisanschluß mit einem Eingang 2 für ein zu verstärkendes Signal verbunden ist. Über den Basisanschluß wird dem ersten Transistor 1, der im vorliegenden Beispiel vom npn-Typ ist, ein Steuerstrom zugeführt. Dieser Steuerstrom soll derart kompensiert werden, daß am Eingang 2 ein möglichst geringer Signalstrom fließt, vorzugsweise, daß der Eingang 2 stromlos wird. Damit wird im Idealfall eine leistungslose Aussteuerung des Transistorverstärkers, d.h. des ersten Transistors 1, erreicht.

Die erfindungsgemäße Schaltungsanordnung zum Kompensieren des Steuerstromes des ersten Transistors 1 umfaßt einen zweiten Transistor 3, der auch als Meßtransistor bezeichnet wird. Dieser Meßtransistor 3 ist ebenfalls vom npn-Typ und mit seinem Hauptstrompfad zwischen Kollektor und Emitter in Reihe mit dem entsprechenden Hauptstrompfad des ersten Transistors 1 derart verbunden, daß der Emitter des Meßtransistors 3 mit dem Kollektor des ersten Transistors 1 gekoppelt ist, während der Kollektor des Meßtransistors 3 mit einem positiven Speisespannungsanschluß 4 verbunden ist. In Reihe mit den Hauptstrompfaden ist zwischen dem Emitter des ersten Transistors 1 und Masse außerdem eine Gleichstromquelle 5 zur Einstellung des Arbeitspunktes geschaltet. Der positive Speisespannungsanschluß 4 und Masse bilden die Pole der Speisespannungsquelle.

Die Schaltungsanordnung nach dem vorliegenden Ausführungsbeispiel umfaßt weiterhin eine Stromspiegelanordnung aus einem ersten Stromspiegeltransistor 6 und einem zweiten Stromspiegeltransistor 7, deren Emitter gemeinsam mit dem Speisespannungsanschluß 4 und deren Basisanschlüsse miteinander und mit der Basis des Meßtransistors 3 verbunden sind. Der Kollektor des ersten Stromspiegeltransistors 6 ist mit den Basisanschlüssen der Transistoren 3, 6 und 7 verbunden. Die Verbindung zwischen den Basisanschlüssen der Stromspiegeltransistoren 6, 7 und dem Kollektor des ersten Stromspiegeltransistors 6 bildet den Eingangsanschluß der Stromspiegelanordnung 6, 7. Ihr Ausgangsanschluß wird durch den Kollektor des zweiten Stromspiegeltransistors 7 gebildet und ist über den Hauptstrompfad eines dritten Transistors 8 mit dem Eingang 2 und damit der Basis des ersten Transistors 1 verbunden. Die Basis des dritten Transistors 8, der vom npn-Typ ist, wie im übrigen auch die Stromspiegeltransistoren 6, 7, ist mit dem Verbindungspunkt 9 des Emitters des zweiten Transistors 3 und des Kollektors des ersten Transistors 1, d.h. dem Verbindungspunkt der Hauptstrompfade dieser Transistoren, verbunden.

In der Figur sind mit UBE im Betrieb der Schaltungsanordnung an den Transistoren auftretende Basis-Emitter-Flußspannungen eingetragen, und zwar an den Basis-Emitter-Strecken der Stromspiegeltransistoren 6, 7, des Meßtransistors 3 und des dritten Transistors 8. Am Kollektor des zweiten Stromspiegeltransistors 7 liegt im Betrieb das gleiche Potential an wie an der Basis des Meßtransistors 3 und damit am Kollektor des ersten Stromspiegeltransistors 6. Damit weisen die Stromspiegeltransistoren 6, 7 gleiche Kollektor-Emitter-Spannungen auf, so daß eine besonders symmetrische Betriebsart des Stromspiegels 6, 7 erreicht wird. Außerdem ist zu erkennen, daß das Potential am Verbindungspunkt 9 lediglich um zwei Basis-Emitter-Flußspannungen UBE gegenüber der Speisespannung am Speisespannungsanschluß 4 niedriger ist.

## Patentansprüche

1. Schaltungsanordnung zum Kompensieren des Steuerstromes eines ersten Transistors (1), dessen Hauptstrompfad in Reihe mit dem Hauptstrompfad eines zweiten Transistors (3) zwischen den Polen (4; Masse) einer Speisespannungsquelle angeordnet ist; mit einer aus zwei Transistoren (6,7) gebildeten Stromspiegelanordnung, deren Emitter gemeinsam mit dem Pol (4) der Speisespannungsquelle, der mit dem zweiten Transistor (3) gekoppelt ist, verbunden sind, deren aus der Verbindung zwischen den Basisanschlüssen mit dem Kollektor eines der Transistoren bestehender Eingangsanschluß mit dem Steueranschluß des zweiten Transistors (3) verbunden ist und von dessen Ausgangsanschluß ein Kompensationsstrom dem Steueranschluß des ersten Transistors (1) zugeleitet werden kann;

gekennzeichnet durch einen dritten Transistor (8), über dessen Hauptstrompfad der Kompensationsstrom geleitet wird und dessen Steueranschluß mit dem Verbindungspunkt (9) der Hauptstrompfade des ersten (1) und zweiten (3) Transistors verbunden ist.

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß die Transistoren (1,3,6,7,8) vom bipolaren Typ sind.
3. Schaltungsanordnung nach Anspruch 2, dadurch gekennzeichnet, daß der erste (1) und zweite (3) Transistor von einem ersten und die übrigen Transistoren (6,7,8) von einem zweiten Leitfähigkeitstyp sind.

## Claims

1. A circuit arrangement for the compensation of the control current of a first transistor (1) whose main current path in series with the main current path of a second transistor (3) is arranged between the terminals (4; earth) of a supply voltage source, the arrangement comprising a current mirror circuit having two transistors (6, 7) whose emitters are both connected to that terminal (4) of the supply voltage source, which is coupled to the second transistor (3), said current mirror having its input terminal, which is formed by the connection between the base terminals and the collector of one of the transistors, connected to a control terminal of the second transistor (3) and having its output terminal arranged to supply a compensation current to the control terminal of the first transistor (1),  
characterised by a third transistor (8) *via* whose main current path the compensation current is applied and whose control terminal is connected to the node (9) between the main current paths of the first (1) and the second (3) transistor.
2. A circuit arrangement as claimed in Claim 1, characterised in that the transistors (1, 3, 6, 7, 8) are of the bipolar type.
3. A circuit arrangement as claimed in Claim 2, characterised in that the first (1) and the second (3) transistor are of a first conductivity type and the other transistors (6, 7, 8) are of a second conductivity type.

connectée au point de connexion (9) des trajets de courant principaux du premier (1) et du deuxième (3) transistors.

2. Montage de circuit selon la revendication 1, caractérisé en ce que les transistors (1, 3, 6, 7, 8) sont du type bipolaire.
3. Montage de circuit selon la revendication 2, caractérisé en ce que le premier (1) et le deuxième (3) transistors sont d'un premier type de conductivité et les autres transistors (6, 7, 8) sont d'un deuxième type de conductivité.

## Revendications

1. Montage de circuit pour compenser le courant de commande d'un premier transistor (1) dont le trajet de courant principal est agencé en série avec le trajet de courant principal d'un deuxième transistor (3) entre les pôles (4; masse) d'une source de tension d'alimentation, comprenant un agencement de miroir de courant formé par deux transistors (6, 7), dont les émetteurs sont connectés conjointement avec le pôle (4) de la source de tension d'alimentation, qui est couplé au deuxième transistor (3), dont la borne d'entrée, constituée de la liaison entre les bornes de base et le collecteur d'un des transistors, est connectée à la borne de commande du deuxième transistor (3) et de la borne de sortie duquel un courant de compensation peut être acheminé à la borne de commande du premier transistor (1), caractérisé par un troisième transistor (8) *via* le trajet de courant principal duquel le courant de compensation est acheminé et dont la borne de commande est

