



(12) **DEMANDE DE BREVET EUROPEEN**

(21) Numéro de dépôt : **91402683.6**

(51) Int. Cl.⁵ : **G09G 3/36, G06F 11/26**

(22) Date de dépôt : **08.10.91**

(30) Priorité : **09.10.90 FR 9012419**

(43) Date de publication de la demande :
15.04.92 Bulletin 92/16

(84) Etats contractants désignés :
DE FR GB

(71) Demandeur : **FRANCE TELECOM**
Etablissement autonome de droit Public
(Centre National d'Etudes des
Télécommunications), 38/40 rue du Général
Leclerc

(71) Demandeur : **SOCIETE D'APPLICATIONS**
GENERALES D'ELECTRICITE ET DE
MECANIQUE SAGEM
6, Avenue d'Iéna
F-75116 Paris (FR)

(72) Inventeur : **Senn, Patrice**
13 Grande Rue

F-38000 Grenoble (FR)
Inventeur : **Lelah, Alan**
16 rue Cuvier

F-38000 Grenoble (FR)

Inventeur : **Les autres inventeurs ont renoncé**
à leur désignation

(74) Mandataire : **Mongrédien, André et al**
c/o BREVATOME 25, rue de Ponthieu
F-75008 Paris (FR)

(54) **Circuit de commande des colonnes d'un écran d'affichage, comprenant des moyens de test à sortie unique.**

(57) Ces moyens de test comprennent une ligne de commande de test (LCT), une ligne de sortie de test (LST) et, à la sortie de chaque échantillonneur-bloqueur (CEBj) une porte (Pj) et un interrupteur (Ij). La tension de sortie des échantillonneurs-bloqueurs est transmise sur un plot de sortie de test (ST).

Application à la commande des écrans d'affichage notamment à cristal liquide.

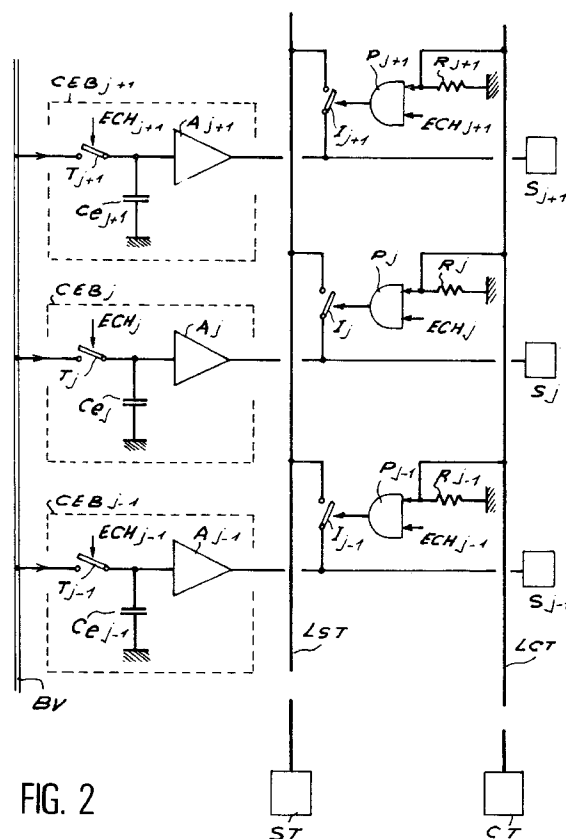


FIG. 2

La présente invention a pour objet un circuit de commande des colonnes d'un écran d'affichage, comprenant des moyens de test à sortie unique. Elle trouve une application privilégiée dans la commande des écrans d'affichage notamment à cristal liquide.

Un écran d'affichage à cristal liquide se présente généralement sous la forme illustrée sur la figure 1. L'écran proprement dit ECR est constitué de lignes L et de colonnes C d'adressage, d'une matrice de pixels P, chacun relié à un transistor TFT dont l'état est commandé par la ligne L et la colonne C associées.

Un tel écran est commandé par un circuit de commande de lignes CCL, qui applique séquentiellement aux lignes une tension d'adressage (par exemple quelques dizaines de volts) et par un circuit de commande colonnes CCC, qui applique, à la totalité des colonnes, des tensions reflétant l'intensité lumineuse des points à afficher sur la ligne adressée. L'image globale est ainsi affichée ligne par ligne.

Le circuit de commande de colonnes CCC reçoit un signal vidéo SV délivré par un circuit vidéo CV. Ce signal est en général constitué de trois composantes correspondant aux trois composantes primaires d'une image en couleur.

Si l'écran ECR possède 162 colonnes, le circuit CCC comprend 162 circuits élémentaires de commande de colonne, disposés en parallèle, et 162 sorties reliées aux différentes colonnes. Chaque circuit élémentaire de commande de colonne (appelé encore "driver colonne" dans la littérature technique) comprend un circuit échantillonneur-bloqueur dont la fonction est d'échantillonner le signal vidéo à un instant déterminé, correspondant à la colonne à commander, et de maintenir cet échantillon sur la colonne pendant toute la durée d'adressage d'une ligne (fonction "sample-and-hold" en terminologie anglo-saxonne).

Pour vérifier le bon fonctionnement d'un tel circuit de commande de colonnes, au moment de sa fabrication, on effectue des mesures de tensions à l'aide de pointes qui sont mises en contact avec divers points du circuit intégré.

Cette technique traditionnelle de tests sous pointes présente l'inconvénient d'être d'autant plus difficile à mettre en oeuvre que le nombre de points à tester est grand.

La présente invention a pour but de remédier à cet inconvénient. A cette fin, l'invention propose un circuit de commande muni de ses propres moyens de test, le résultat des tests apparaissant sur une sortie unique. Ainsi, s'il y a 162 circuits échantillonneurs-bloqueurs, le circuit de l'invention n'aura qu'une seule sortie de test (et non pas 162), sur laquelle apparaîtront successivement les 162 signaux de test des 162 échantillonneurs-bloqueurs et ceci sous la commande d'un signal de commande unique.

A cette fin, le circuit de commande de l'invention comprend :

- une première ligne générale de sortie de test reliée à un plot de sortie de test,
- une seconde ligne générale de commande de test reliée à un plot de commande de test,
- à la sortie de chaque circuit échantillonneur-bloqueur, un circuit de test comprenant un interrupteur disposé entre la sortie de l'échantillonneur-bloqueur et la ligne de sortie de test, une porte logique dont une entrée est reliée à la ligne de commande de test et dont l'autre entrée reçoit le signal d'échantillonnage correspondant au circuit échantillonneur-bloqueur, la sortie de cette porte commandant l'état de l'interrupteur électronique.

De toute façon, les caractéristiques et avantages de l'invention apparaîtront mieux à la lumière de la description qui va suivre. Cette description porte sur des exemples de réalisation donnés à titre explicatif et nullement limitatif et elle se réfère à des dessins annexés, sur lesquels :

- la figure 1, déjà décrite, montre un écran d'affichage à matrice active selon l'art antérieur,
- la figure 2 montre un circuit de commande conforme à l'invention,
- la figure 3 illustre un exemple de réalisation d'un circuit de commande de 162 colonnes.

Le circuit représenté sur la figure 2 comprend des échantillonneurs-bloqueurs référencés CEB avec un indice j (respectivement j-1 et j+1), cet indice représentant le rang de l'échantillonneur-bloqueur dans le circuit global.

Un circuit échantillonneur-bloqueur CEBj comprend, de manière schématique, un transistor Tj commandé par un signal d'échantillonnage ECHj, un condensateur d'échantillonnage Cej et un amplificateur Aj. L'entrée de l'échantillonneur-bloqueur est reliée à un bus vidéo BV.

A la sortie de l'ensemble d'échantillonneur-bloqueur on trouve :

- une première ligne générale de sortie de test LST reliée à un plot de sortie de test ST,
- une seconde ligne générale de commande de test LCT reliée à un plot de commande de test CT,
- à la sortie de chaque circuit échantillonneur-bloqueur CEBj, un circuit de test comprenant un interrupteur électronique Ij disposé entre la sortie de l'échantillonneur-bloqueur CEBj et la ligne générale de sortie de test LST, une porte logique Pj dont une entrée est reliée à la ligne générale de commande de test LCT et dont l'autre entrée reçoit le signal d'échantillonnage ECHj correspondant au circuit échantillonneur-bloqueur CEBj, la sortie de cette porte Pj commandant l'état de l'interrupteur électronique Ij.

L'entrée de la porte Pj qui est destinée à recevoir l'impulsion de commande de test est par ailleurs reliée à la masse par une résistance Rj.

Le fonctionnement de ce circuit est le suivant.

Lorsqu'on désire tester le fonctionnement des circuits échantillonneurs-bloqueurs, une impulsion de test est appliquée sur le plot CT de commande de test. Toutes les portes logiques (quel que soit j) reçoivent donc ce signal sur l'une de leurs entrées. Lorsque la porte Pj associée à l'échantillonneur-bloqueur CEBj reçoit en outre, sur sa seconde entrée, le signal d'échantillonnage ECHj propre au circuit CEBj, la sortie de cette porte change d'état et commande la fermeture de l'interrupteur Ij. La sortie de l'échantillonneur-bloqueur CEBj (et de celui-ci seulement) est alors reliée à la ligne générale de test LST. La tension de sortie de l'échantillonneur-bloqueur apparaît donc sur le plot de sortie de test ST.

Ainsi, lorsque le signal de commande de test est appliqué, à chaque impulsion d'échantillonnage apparaît, sur le plot ST, une tension qui est celle de la sortie de l'échantillonneur-bloqueur commandé par cette impulsion d'échantillonnage. La vérification du bon fonctionnement de l'ensemble du circuit est donc immédiate.

En l'absence du signal de commande de test appliqué sur le plot CT, toutes les portes Pj sont fermées et les interrupteurs Ij sont tous ouverts. La sortie des échantillonneurs-bloqueurs est donc dirigée uniquement sur les plots de sortie Sj.

La figure 3 illustre un mode de réalisation d'un circuit de commande des 162 colonnes d'un écran d'affichage, qui met en oeuvre l'invention. Ce circuit CCC comprend un registre à décalage R DEC à 162 cellules, délivrant successivement 162 impulsions d'échantillonnage à 162 circuits échantillonneurs-bloqueurs CEB1, CEB2, ..., CEB162. Ces échantillonneurs-bloqueurs sont reliés à trois bus vidéo BV1, BV2 et BV3, eux-mêmes reliés à un circuit vidéo CV. Un circuit de polarisation POL assure les polarisations des différents composants, notamment des amplificateurs des échantillonneurs-bloqueurs. Le circuit comprend 162 plots de sortie S1, S2, ..., S162 destinés à être reliés aux 162 colonnes C1, C2, ..., C162.

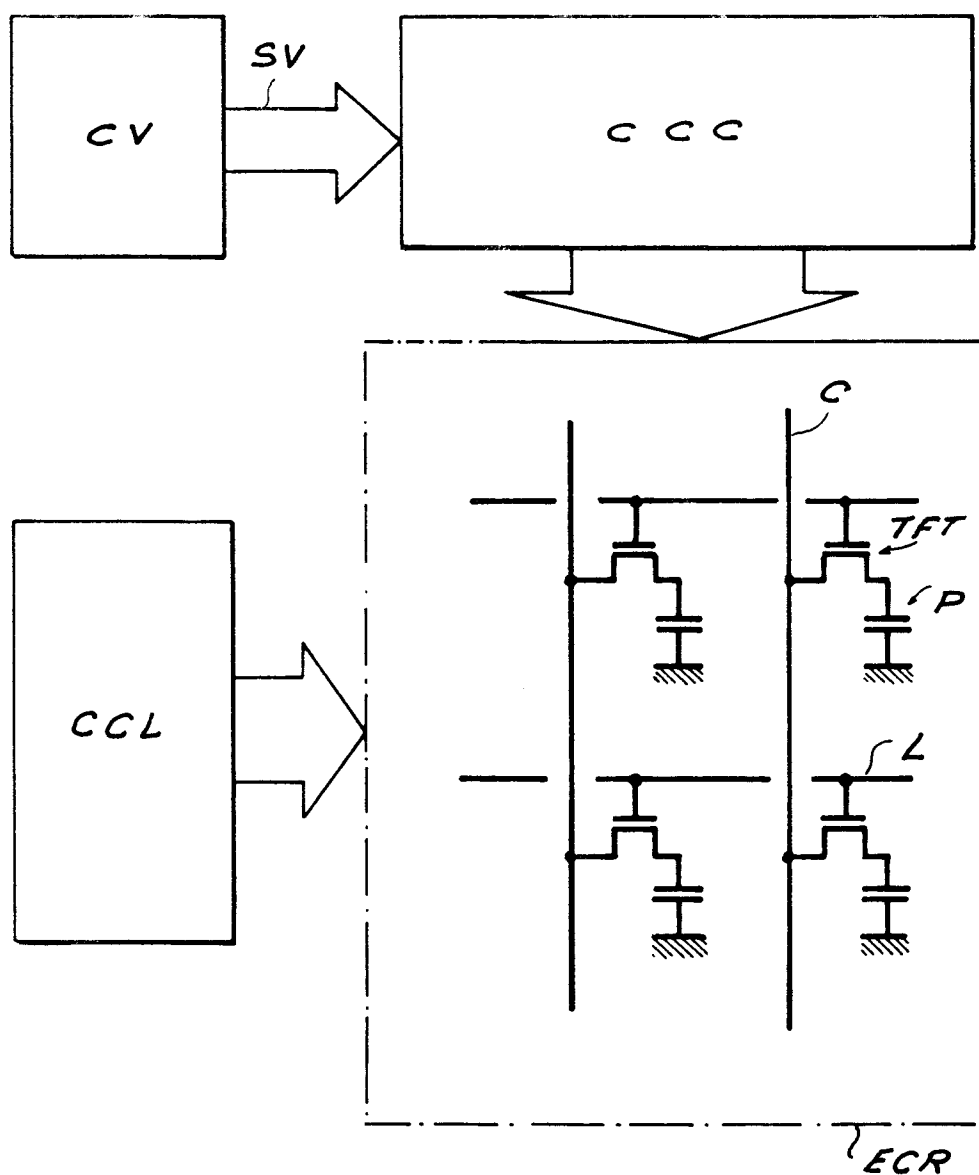
Conformément à l'invention, le circuit comprend un plot de commande de test CT, un plot de sortie de test ST et deux lignes générales qui traversent l'ensemble du circuit dans sa partie inférieure, à savoir la ligne de commande de test LCT et la ligne de sortie de test LST.

Il faut noter que dans d'autres types de réalisation l'interrupteur Ij et la porte à deux entrées Pj peuvent être technologiquement réalisés en un seul composant interrupteur électronique à deux entrées (transistor MOS dit "à double gate" dans la littérature technique), tout en obéissant au même fonctionnement que celui décrit précédemment.

Revendications

1. Circuit de commande des colonnes (CCC) d'un écran d'affichage (ECR), cet écran comprenant des lignes (L) et des colonnes (C) d'adressage, ce circuit de commande comprenant autant de circuits échantillonneur-bloqueurs (CEBj) que l'écran comprend de colonnes (Cj), chaque échantillonneur étant commandé par un signal d'échantillonnage qui lui est propre (ECHj), ce circuit de commande étant caractérisé par le fait qu'il comprend, en outre, des moyens de test comprenant :
 - une première ligne générale de sortie de test (LST) reliée à un plot de sortie de test (ST),
 - une seconde ligne générale de commande de test (LCT) reliée à un plot de commande de test (CT),
 - à la sortie de chaque circuit échantillonneur-bloqueur (CEBj), un circuit de test comprenant un interrupteur électronique (Ij) disposé entre la sortie de l'échantillonneur-bloqueur (CEBj) et la ligne générale de sortie de test (LST), une porte logique (Pj) dont une entrée est reliée à la ligne générale de commande de test (LCT) et dont l'autre entrée reçoit le signal d'échantillonnage (ECHj) correspondant au circuit échantillonneur-bloqueur (CEBj), la sortie de cette porte (Pj) commandant l'état de l'interrupteur électronique (Ij).
2. Circuit de commande selon la revendication 1, caractérisé par le fait que, dans chaque circuit de test, l'interrupteur électronique (Ij) et la porte logique (Pj) sont réalisés en un seul composant à deux entrées.

FIG. 1



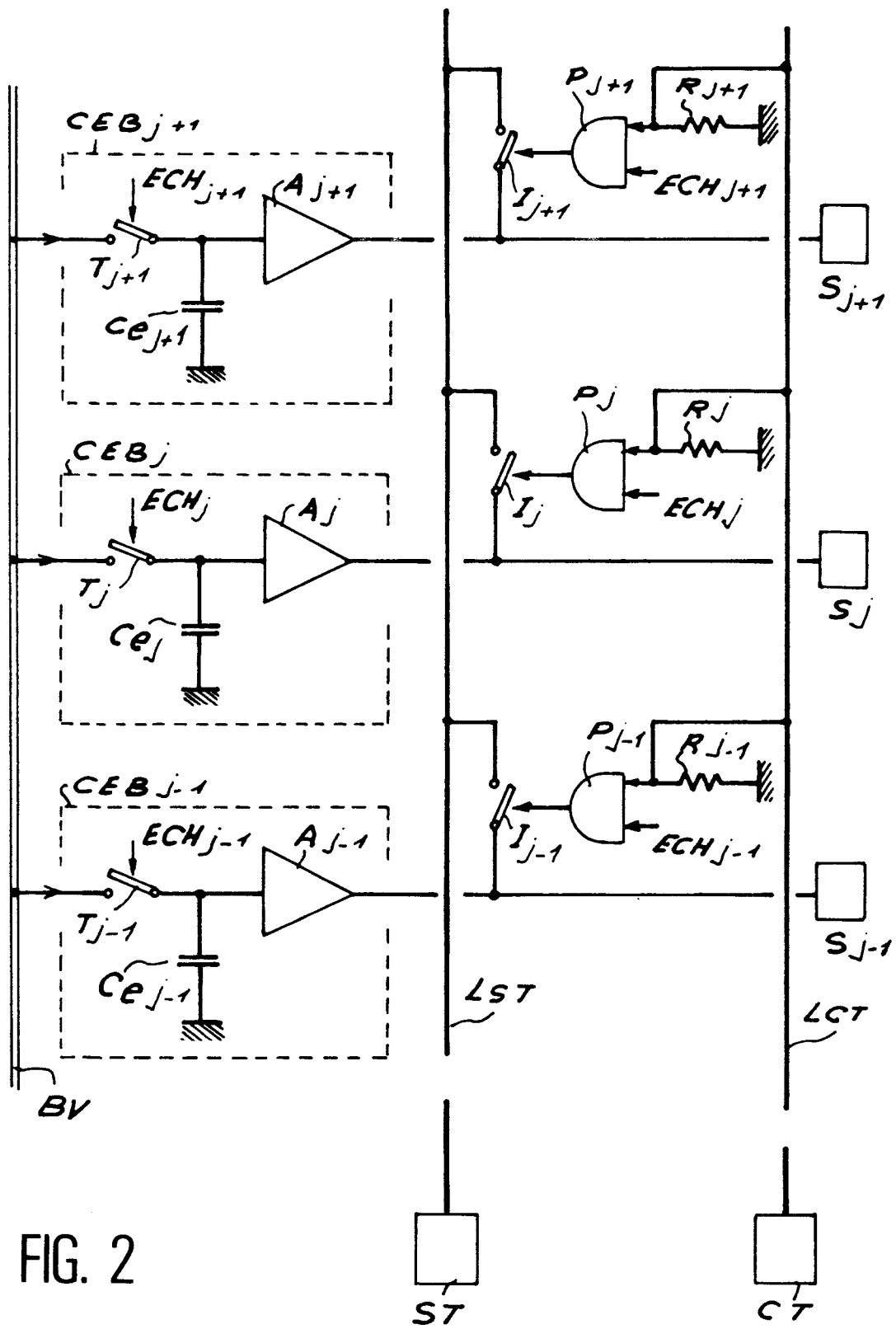
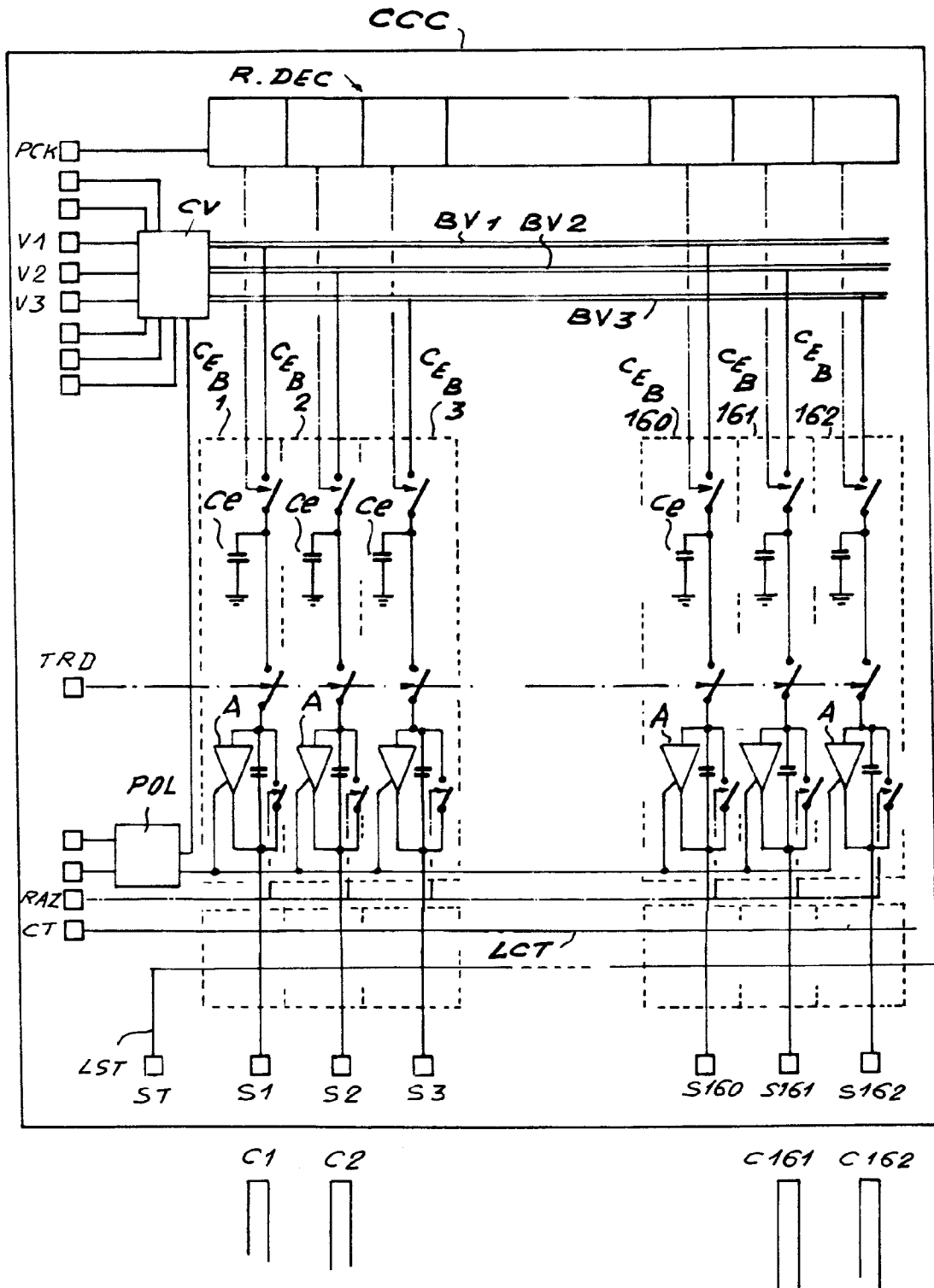


FIG. 3





Office européen
des brevets

RAPPORT DE RECHERCHE EUROPEENNE

Numero de la demande

EP 91 40 2683

DOCUMENTS CONSIDERES COMME PERTINENTS			
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	Revendication concernée	CLASSEMENT DE LA DEMANDE (Int. Cl.5)
A	PATENT ABSTRACTS OF JAPAN vol. 14, no. 421 (976), 11 septembre 1990; & JP - A - 02162757 (HITACHI) 22.06.1990 ---	1,2	G 09 G 3/36 G 06 F 11/26
A	GB-A-2 135 098 (CITIZEN) * abrégé; figures 1-3; page 1, lignes 1-125; page 2, ligne 11 - page 3, ligne 106 * ---	1,2	
A	US-A-4 638 247 (T. ISHIKAWA) * abrégé; figures 4,5; colonne 2, ligne 35 - colonne 4, lignes 39 * ---	1,2	
A	EP-A-0 189 615 (N.V. PHILIPS' GLOEILAMPENFABRIEKEN) * abrégé; figures 3,4; page 9, ligne 15 - page 11, ligne 25 * ---	1,2	
A	GB-A-2 113 444 (STANDARD TELEPHONES AND CABLES et al.) * abrégé; page 1, lignes 5-46 * -----	1,2	
			DOMAINES TECHNIQUES RECHERCHES (Int. Cl.5)
			G 09 G G 06 F H 04 N G 11 C
Le présent rapport a été établi pour toutes les revendications			
Lieu de la recherche BERLIN		Date d'achèvement de la recherche 04-12-1991	Examineur SAAM C A
CATEGORIE DES DOCUMENTS CITES X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire T : théorie ou principe à la base de l'invention E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant			

EPO FORM 1501 03.82 (P0402)