



Numéro de publication : **0 494 126 A1**

DEMANDE DE BREVET EUROPEEN

Numéro de dépôt : **92400012.8**

Int. Cl.⁵ : **G06K 19/077**

Date de dépôt : **03.01.92**

Priorité : **04.01.91 FR 9100066**

Date de publication de la demande :
08.07.92 Bulletin 92/28

Etats contractants désignés :
AT BE CH DE DK ES GB GR IT LI LU MC NL PT SE

Demandeur : **SOLAIC (société anonyme)**
3, Place de la Pyramide
F-92800 Puteaux (FR)

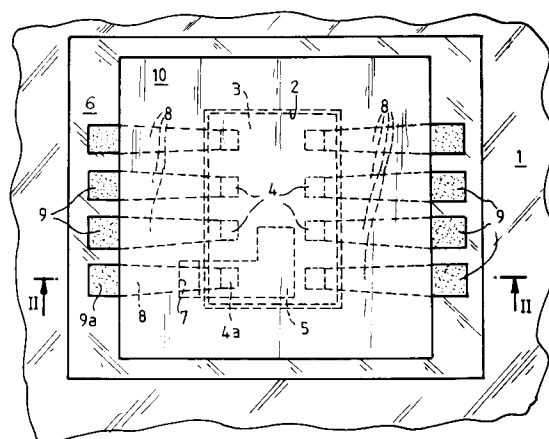
Inventeur : **Audoux, Jean-Noel**
3, rue des Fauvettes, Lotissement Rondeau
F-45570 Ouzouer Sur Loire (FR)
Inventeur : **Gaumet, Michel**
121, rue du Chalet
F-45560 Saint-Denis-en-Val (FR)
Inventeur : **Gouiller, Michel**
255, rue des Glycines
F-45160 Olivet (FR)
Inventeur : **Thevenot, Benoît**
68, allée Maurice Ravel
F-45160 Olivet (FR)

Mandataire : **Lemoine, Robert et al**
Cabinet Malémont 42, Avenue du Président
Wilson
F-75116 Paris (FR)

Procédé pour la fabrication d'une carte à mémoire et carte à mémoire ainsi obtenue.

Le procédé selon le texte de la demande consiste à pourvoir le corps (1) de la carte d'une cavité (2) et d'une plage de conduction (5) située en partie dans la cavité (2) et en partie hors de celle-ci ; à introduire et fixer le circuit intégré (3) dans la cavité (2) de façon à ce ses plots (4,4a) soient tournés vers l'extérieur ; à former par dépôt une première couche de vernis diélectrique (6) sur le circuit intégré (3), à l'exception des plots (4,4a) de ce dernier, et sur une partie du corps (1) qui entoure la cavité (2), à l'exception d'une zone (7) située à l'aplomb de la plage de conduction (5) ; à former des contacts de lecture/écriture (9,9a) ainsi que les conducteurs (8) reliant ces derniers aux plots (4,4a) respectifs du circuit intégré (3) par dépôt d'une encre conductrice sur lesdits plots (4,4a), sur la première couche de vernis (6), et sur la partie non revêtu de vernis de la plage de conduction (5) pour qu'elle soit reliée à l'un des conducteurs ; et à former par dépôt une seconde couche de vernis diélectrique (10) sur les parties du dépôt d'encre qui ne constituent pas les contacts de lecture/écriture (9,9a).

FIG.1



La présente invention concerne un procédé pour la fabrication d'une carte à mémoire comprenant un corps en matière isolante sur lequel est prévu un circuit intégré comportant des plots que des conducteurs relient électriquement à des contacts de lecture/écriture.

Les procédés qui ont été mis au point jusqu'ici pour fabriquer les cartes à mémoire comportent des étapes longues et délicates à réaliser et entraînent des coûts de production élevés.

La présente invention se propose plus particulièrement de remédier à ces inconvénients et, pour ce faire, elle a pour objet un procédé de fabrication d'une carte à mémoire, qui se caractérise en ce qu'il consiste à pourvoir le corps de la carte d'une cavité et d'une plage de conduction comprenant une partie interne située dans la cavité et une partie externe située hors de celle-ci ; à introduire et fixer le circuit intégré dans la cavité de façon à ce qu'il soit en contact avec la plage de conduction et à ce que ses plots soient tournés vers l'extérieur ; à former par dépôt une première couche de vernis diélectrique sur le circuit intégré, à l'exception des plots de ce dernier, et sur une partie du corps de la carte qui entoure la cavité, à l'exception d'une zone située à l'aplomb de la plage de conduction ; à former les contacts de lecture/écriture ainsi que les conducteurs reliant ces derniers aux plots respectifs du circuit intégré par dépôt d'une encre conductrice sur lesdits plots, sur la première couche de vernis, sur la partie non revêtue de vernis de la plage de conduction pour qu'elle soit reliée à l'un des conducteurs, et sur le corps de la carte lorsque les contacts de lecture/écriture sont prévus sur lui ; et à former par dépôt une seconde couche de vernis diélectrique sur les parties du dépôt d'encre qui ne constituent pas les contacts de lecture/écriture.

Ce procédé comporte un nombre limité d'étapes et est facile à mettre en oeuvre, ce qui permet d'abaisser de façon notable le prix de revient des cartes à mémoire.

De préférence, la cavité est réalisée avec des dimensions qui correspondent, au jeu de montage près, à celles du circuit intégré.

Les interstices existant entre les parois latérales de la cavité et celles du circuit intégré sont dans ce cas très étroits. Il suffit donc d'une petite quantité de vernis diélectrique pour les combler et dissimuler leur existence.

Selon un mode particulier de mise en oeuvre du procédé conforme à l'invention, la cavité peut être réalisée avant la plage de conduction, par enlèvement de matière, par exemple par fraisage.

En variante, elle pourrait toutefois être réalisée après la plage de conduction, par déformation du corps de la carte, par exemple par thermoformage ou par formage par ultra-sons.

Par ailleurs, la plage de conduction peut avantageusement être réalisée par dépôt d'une encre

conductrice.

En outre, la plage de conduction, les couches de vernis diélectrique et la couche d'encre conductrice peuvent être déposées par sérigraphie.

Lors de la mise en oeuvre du procédé conforme à l'invention, la première couche de vernis diélectrique peut dans certains cas être déposée dans sa configuration définitive en une seule étape.

Dans d'autres cas, elle peut cependant être d'abord déposée de façon à ne présenter aucune discontinuité, puis percée au niveau des plots du circuit intégré et de la partie non revêtue de vernis de la plage de conduction, son perçage pouvant par exemple être réalisé à l'aide d'un faisceau laser.

L'encre conductrice constituant les contacts de lecture/écriture et les conducteurs peut à son tour être appliquée dans sa configuration définitive en une seule étape.

Rien ne s'oppose cependant à ce qu'elle soit d'abord déposée sous la forme d'une couche ne présentant aucune discontinuité, puis enlevée sélectivement de façon à séparer les uns des autres les ensembles constitués chacun d'un conducteur et du contact de lecture/écriture associé.

On précisera encore que l'enlèvement de l'encre conductrice peut être réalisé mécaniquement, par exemple à l'aide d'un stylet gratteur ou d'un outil de coupe, thermiquement, par exemple sous l'action d'un faisceau laser, ou chimiquement.

Bien entendu, la présente invention concerne également les cartes à mémoire obtenues par la mise en oeuvre du procédé de fabrication décrit ci-dessus.

Un mode d'exécution de la présente invention sera décrit ci-après à titre d'exemple nullement limitatif en référence aux dessins annexés dans lesquels :

- la figure 1 est une vue schématique partielle de dessus d'une carte à mémoire obtenue par la mise en oeuvre du procédé conforme à l'invention ;
- la figure 2 est une vue en coupe schématique selon la ligne II-II de la figure 1 ;
- la figure 3 est une vue en coupe partielle montrant le corps de la carte après la réalisation de la cavité ;
- la figure 4 est une vue en coupe partielle montrant la carte après la réalisation de la cavité et de la plage de conduction ;
- la figure 5 est une vue partielle de dessus montrant la cavité et la plage de conduction visibles sur la figure 4 ;
- la figure 6 est une vue en coupe partielle montrant le corps de la carte après la fixation du circuit intégré dans la cavité ;
- la figure 7 est une vue partielle de dessus montrant le circuit intégré en place dans la cavité du corps de la carte ;
- la figure 8 est une vue en coupe partielle mon-

trant le corps de la carte après le dépôt de la première couche de vernis diélectrique ;

– la figure 9 est une vue de dessus partielle montrant la première couche de vernis sur le corps de la carte ;

– la figure 10 est une vue en coupe partielle montrant le corps de la carte après le dépôt de la couche d'encre conductrice sur la couche de vernis ; et

– la figure 11 est une vue de dessus partielle montrant la couche d'encre conductrice sur la première couche de vernis.

Les figures 1 et 2 sont des vues partielles respectivement de dessus et en coupe d'une carte à mémoire fabriquée par la mise en oeuvre du procédé conforme à l'invention.

Cette carte comporte tout d'abord un corps en matière isolante 1 pourvu d'une cavité 2 dans laquelle est fixé un circuit intégré 3 comportant des plots 4 dont l'un d'eux est un plot de masse 4a.

Elle comporte également une plage de conduction 5 située en partie dans la cavité 2 et en partie hors de celle-ci, et une première couche de vernis diélectrique 6 recouvrant le circuit intégré 3, à l'exception des plots 4,4a, et une partie du corps 1 qui entoure la cavité 2, à l'exception d'une zone 7 située à l'aplomb de la couche de conduction.

Elle comporte par ailleurs des conducteurs 8 situés sur la couche de vernis 6 et destinés à relier électriquement les plots 4,4a à des contacts de lecture/écriture 9 dont l'un d'eux est un contact de masse 9a, et une seconde couche de vernis diélectrique 10 recouvrant les conducteurs 8 et les parties de la première couche de vernis 6 qui surplombent le circuit intégré 3 ainsi que celles qui sont situées entre les conducteurs 8.

Dans l'exemple représenté, la cavité 2 est réalisée avec des dimensions qui correspondent, au jeu de montage près, à celles du circuit intégré 3. Elle pourrait cependant être bien plus grande que ce dernier sans que l'on sorte du cadre de la présente invention.

D'autre part, le conducteur 8 qui relie le plot de masse 4a et le contact de masse 9a est relié électriquement, au niveau de la zone 7, à la plage de conduction 5 et permet par conséquent de mettre le circuit intégré 3 à la masse lors de l'utilisation de la carte.

La plage de conduction 5 est formée par polymérisation d'une encre conductrice constituée d'une résine synthétique chargée en pigments conducteurs et apte à être déposée par sérigraphie.

Les conducteurs 8 et les contacts de lecture/écriture 9 sont également constitués d'une encre conductrice déposée par sérigraphie, la résine synthétique constituant cette encre présentant une faible résistance de ligne après polymérisation et pouvant être gravée mécaniquement, chimiquement ou thermique-

ment.

En ce qui concerne les vernis utilisés pour former les première et seconde couches 6 et 10, ils sont constitués de résines synthétiques identiques ou différentes et sont aptes à être déposés par sérigraphie, le vernis formant la première couche 6 ayant en outre la particularité d'être compatible avec les semi-conducteurs et de pouvoir être insolé avec un faisceau laser ou avec des radiations infrarouges, visibles ou ultra-violettes, et abradé par un faisceau laser.

On va maintenant décrire un mode particulier de mise en oeuvre du procédé conforme à l'invention.

Tout d'abord, on réalise une cavité 2 dans un corps de carte 1 en matière isolante, par exemple par fraisage, après quoi l'on dépose une encre conductrice en partie dans la cavité 2 et en partie hors de celle-ci, afin de former une couche de conduction 5 (voir les figures 3 à 5).

En variante, on pourrait d'abord réaliser la couche de conduction 5 puis réaliser la cavité 2 par déformation du corps 1, par exemple par thermoformage ou par formage par ultra-sons.

On introduit ensuite dans la cavité 2 un circuit intégré 3, de façon à ce qu'il vienne en contact avec la plage de conduction 5 et à ce que ses plots 4,4a soient tournés vers l'extérieur (voir les figures 6 et 7).

Lorsque le circuit intégré 3 est en place dans la cavité 2, on dépose par sérigraphie une première couche de vernis diélectrique 6 sur sa face supérieure, à l'exception de ses plots 4,4a, et sur une partie du corps 1 qui entoure la cavité 2, à l'exception d'une zone 7 située à l'aplomb de la plage de conduction 5 (voir les figures 8 et 9).

La couche 6 est de préférence déposée dans sa configuration définitive en une seule étape. Elle pourrait cependant être déposée de façon à ne présenter aucune discontinuité, puis être percée, par exemple à l'aide d'un faisceau laser, au niveau des plots 4,4a du circuit intégré et de la zone 7 qui surplombe la partie externe de la plage de conduction 5.

Puis, après le dépôt de la première couche 6 de vernis, on forme des contacts de lecture/écriture 9,9a ainsi que des conducteurs 8 reliant ces derniers aux plots respectifs 4,4a du circuit intégré par dépôt par sérigraphie d'une encre conductrice sur lesdits plots 4,4a, sur la première couche de vernis 6, et sur la zone 7 qui surplombe la plage de conduction 5 (voir les figures 10 et 11).

L'encre conductrice constituant les contacts de lecture/écriture 9,9a et les conducteurs 8 est de préférence appliquée dans sa configuration définitive en une seule étape. Elle pourrait cependant être d'abord déposée sous la forme d'une couche ne présentant aucune discontinuité, puis enlevée sélectivement de façon à séparer les uns des autres les ensembles constitués chacun d'un conducteur et du contact de lecture/écriture associé.

On notera ici que l'enlèvement sélectif de l'encre

conductrice peut être réalisé mécaniquement, par exemple à l'aide d'un stylet gratteur ou d'un outil de coupe, thermiquement, par exemple sous l'action d'un faisceau laser, ou chimiquement.

On notera également que l'encre conductrice, en venant au contact de la plage de conduction 5 au niveau de la zone 7 permet de mettre le circuit intégré 3 à la masse lorsque le contact de masse 9a est lui-même à la masse

Enfin, lorsque les conducteurs 8 et les contacts lecture/écriture 9,9a sont réalisés, on dépose de préférence par sérigraphie, une seconde couche de vernis diélectrique 10 sur la première couche de vernis 6 et sur l'encre, en faisant en sorte que les contacts de lecture/écriture ne soient pas recouverts (voir les figures 1 et 2).

Grâce à cette seconde couche de vernis, la carte à mémoire est alors protégée contre les rayures lors de la lecture, ce qui permet de l'utiliser dans des conditions de fonctionnement optimales.

Pour être complets, on précisera que les contacts de lecture/écriture 9,9a pourraient si nécessaire être déposés sur le corps 1 de la carte. Il suffirait en effet d'augmenter la longueur des conducteurs 8 pour parvenir à ce résultat.

Dans l'exemple de réalisation qui vient d'être décrit, le circuit intégré 3 comporte huit plots. Il va de soi que l'on ne sortirait pas du cadre de la présente invention si l'on utilisait un circuit intégré comportant un nombre de plots différent de huit.

Revendications

1. Procédé pour la fabrication d'une carte à mémoire comprenant un corps en matière isolante (1) sur lequel est prévu un circuit intégré (3) comportant des plots (4,4a) que des conducteurs (8) relie électriquement à des contacts de lecture/écriture (9,9a), caractérisé en ce qu'il consiste à pourvoir le corps (1) de la carte d'une cavité (2) et d'une plage de conduction (5) comprenant une partie interne située dans la cavité et une partie externe située hors de celle-ci ; à introduire et fixer le circuit intégré (3) dans la cavité (2) de façon à ce qu'il soit en contact avec la plage de conduction et à ce que ses plots soient tournés vers l'extérieur ; à former par dépôt une première couche de vernis diélectrique (6) sur le circuit intégré, à l'exception des plots de ce dernier, et sur une partie du corps de la carte qui entoure la cavité, à l'exception d'une zone (7) située à l'aplomb de la plage de conduction ; à former les contacts de lecture/écriture (9,9a) ainsi que les conducteurs (8) reliant ces derniers aux plots respectifs du circuit intégré par dépôt d'une encre conductrice sur lesdits plots, sur la première couche de vernis, sur la partie non revêtue

de vernis de la plage de conduction pour qu'elle soit reliée à l'un des conducteurs, et sur le corps de la carte lorsque les contacts de lecture/écriture sont prévus sur lui ; et à former par dépôt une seconde couche de vernis diélectrique (10) sur les parties du dépôt d'encre qui ne constituent pas les contacts de lecture/écriture.

2. Procédé selon la revendication 1, caractérisé en ce que la cavité (2) est réalisée avec des dimensions qui correspondent, au jeu de montage près, à celles du circuit intégré (3).

3. Procédé selon la revendication 1 ou 2, caractérisé en ce que la cavité (2) est réalisée avant la plage de conduction (5), par enlèvement de matière.

4. Procédé selon la revendication 1 ou 2, caractérisé en ce que la cavité (2) est réalisée après la plage de conduction (5), par déformation du corps (1) de la carte.

5. Procédé selon l'une quelconque des revendications 1 à 4, caractérisé en ce que la plage de conduction (5) est réalisée par dépôt d'une encre conductrice.

6. Procédé selon l'une quelconque des revendications 1 à 5, caractérisé en ce que la plage de conduction (5), les couches de vernis diélectrique (6,10) et la couche d'encre conductrice sont réalisées par sérigraphie.

7. Procédé selon l'une quelconque des revendications 1 à 6, caractérisé en ce que la première couche de vernis diélectrique (6) est déposée dans sa configuration définitive en une seule étape.

8. Procédé selon l'une quelconque des revendications 1 à 7, caractérisé en ce que la première couche de vernis diélectrique (6) est d'abord déposée de façon à ne présenter aucune discontinuité, puis percée au niveau des plots (4,4a) du circuit intégré (3) et de la partie non revêtue de vernis de la plage de conduction (5).

9. Procédé selon la revendication 8, caractérisé en ce que la première couche de vernis diélectrique (6) est percée à l'aide d'un faisceau laser.

10. Procédé selon l'une quelconque des revendications 1 à 9, caractérisé en ce que l'encre conductrice constituant les contacts de lecture/écriture (9,9a) et les conducteurs (8) est appliquée dans sa configuration définitive en une seule étape.

11. Procédé selon l'une quelconque des revendica-

tions 1 à 9, caractérisé en ce que l'encre conductrice constituant les contacts de lecture/écriture (9,9a) et les conducteurs (8) est d'abord déposée sous la forme d'une couche ne présentant aucune discontinuité, puis enlevée sélectivement de façon à séparer les uns des autres les ensembles constitués chacun d'un conducteur et du contact de lecture/écriture associé.

5

12. Procédé selon la revendication 11, caractérisé en ce que l'encre conductrice est enlevée mécaniquement, chimiquement ou thermiquement.

10

13. Carte à mémoire obtenue par la mise en oeuvre du procédé selon l'une quelconque des revendications précédentes.

15

20

25

30

35

40

45

50

55

FIG.1

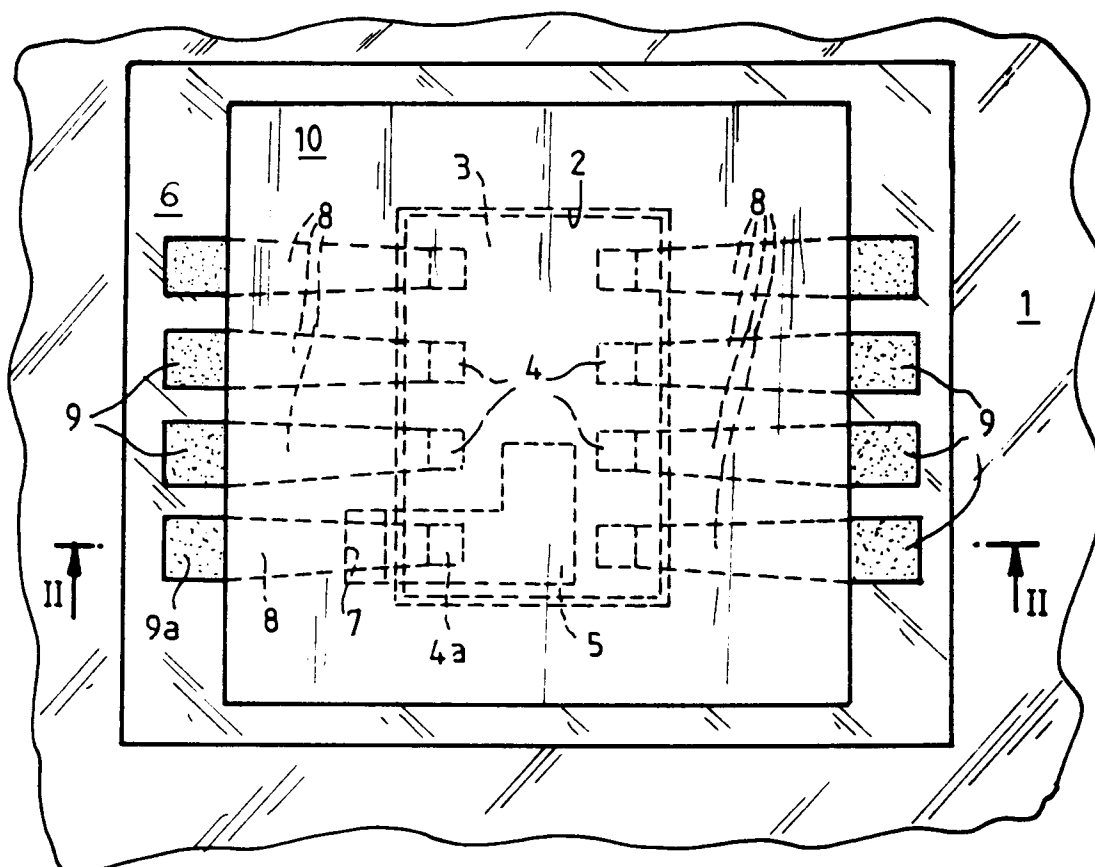


FIG.2

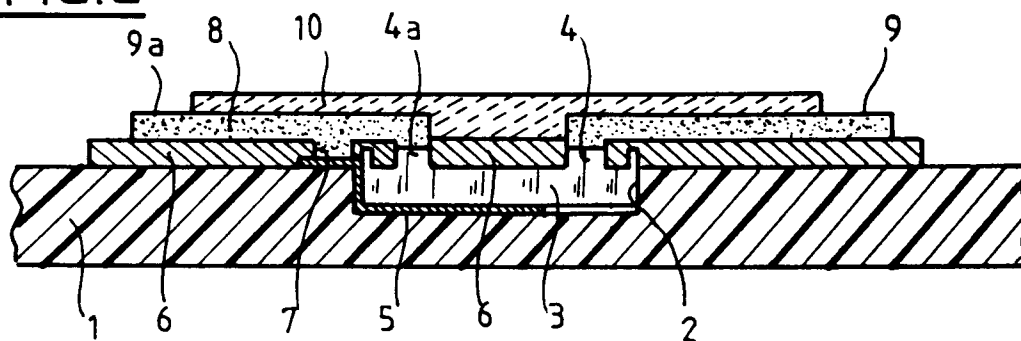


FIG. 3

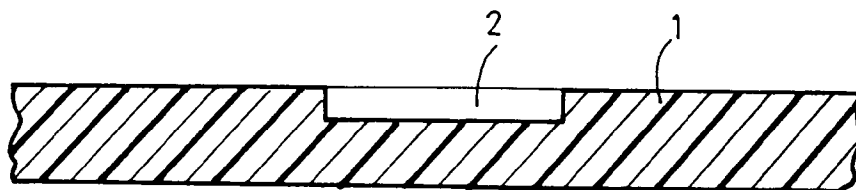


FIG. 4

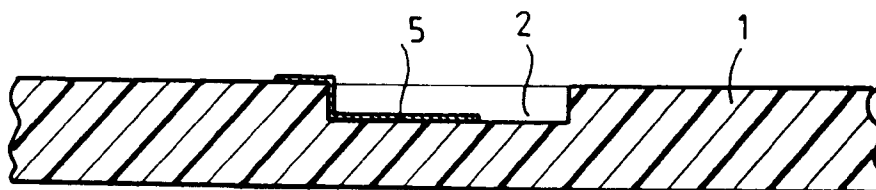


FIG. 5

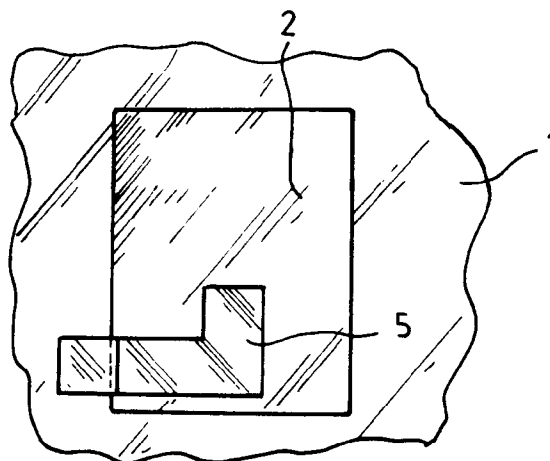


FIG. 6

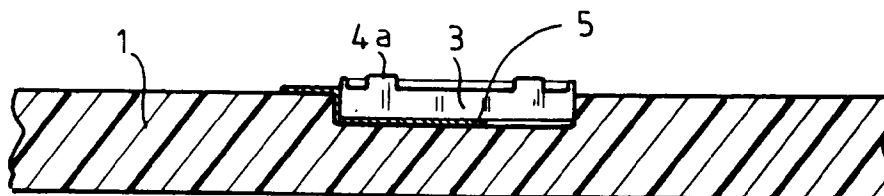


FIG. 7

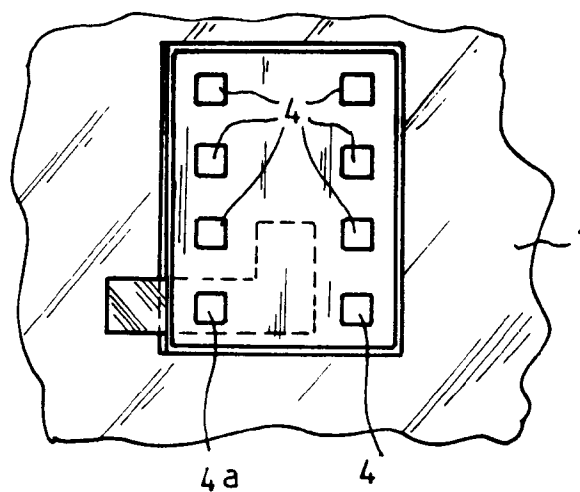


FIG.8

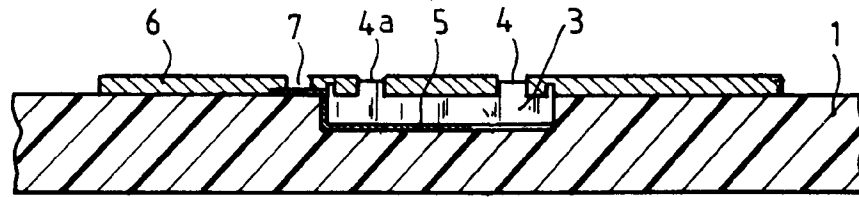


FIG.9

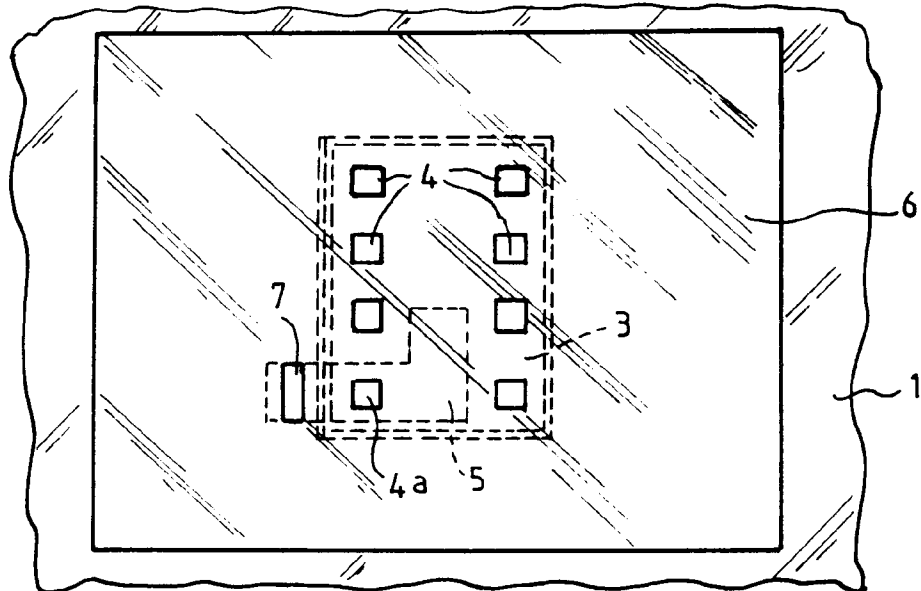


FIG.10

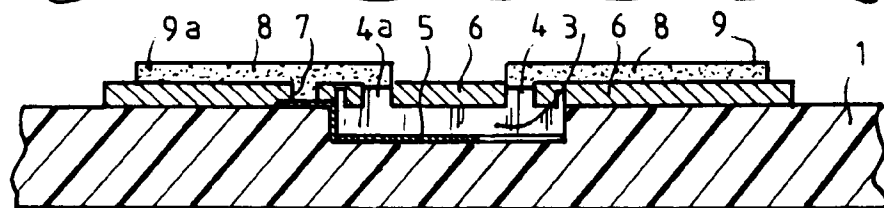
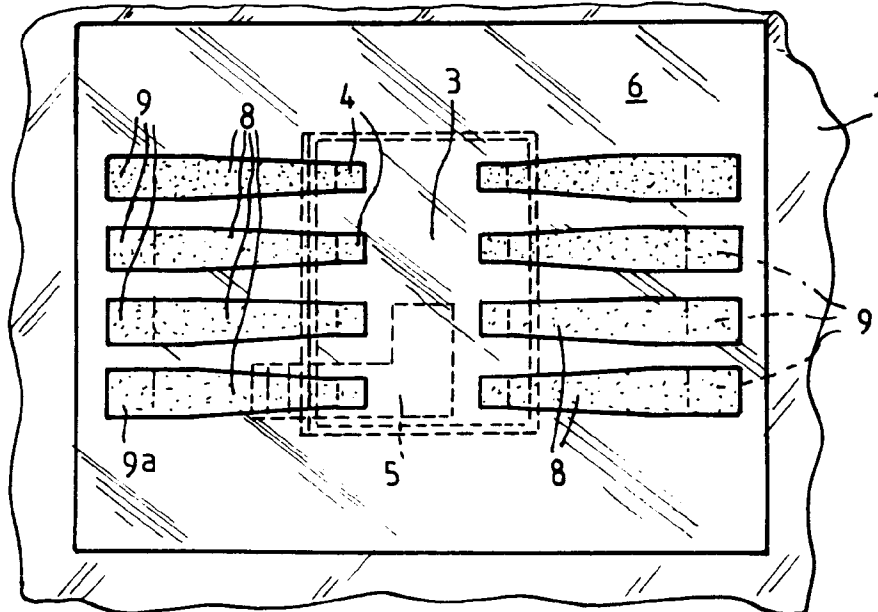


FIG.11





Office européen
des brevets

RAPPORT DE RECHERCHE EUROPEENNE

Numero de la demande

EP 92 40 0012

DOCUMENTS CONSIDERES COMME PERTINENTS			
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	Revendication concernée	CLASSEMENT DE LA DEMANDE (Int. Cl.5)
A	FR-A-2 588 695 (SOCIETE EUROTECHNIQUE) * résumé; figures 1-3 * ---	1,2,13	G 06 K 19/077
A	EP-A-0 198 376 (EM MICROELECTRIC-MARIN) * figures 2,5-12 * ---	1,13	
A	US-A-4 216 577 (B. BADET et al.) * résumé; figures 2-4 * -----	1,13	
			DOMAINES TECHNIQUES RECHERCHES (Int. Cl.5)
			G 06 K
Le présent rapport a été établi pour toutes les revendications			
Lieu de la recherche BERLIN		Date d'achèvement de la recherche 17-03-1992	Examineur ZOPF K
<p>CATEGORIE DES DOCUMENTS CITES</p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire</p> <p>T : théorie ou principe à la base de l'invention E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant</p>			

EPO FORM 1503 03.82 (P0402)