(19) Europäisches Patentamt
European Patent Office
Office européen des brevets

(11) Veröffentlichungsnummer : **0 512 263 B1**

(12) # EUROPÄISCHE PATENTSCHRIFT

(45) Veröffentlichungstag der Patentschrift : **21.06.95 Patentblatt 95/25**

(51) Int. Cl.^{6} : **G05F 3/26**

(21) Anmeldenummer : **92105905.1**

(22) Anmeldetag : **06.04.92**

(54) **Schaltung zur Generierung sehr kleiner Ströme.**

Verbunden mit 92907750.1/0579652 (europäische Anmeldenummer/Veröffentlichungsnummer) durch Entscheidung vom 30.03.94.

(30) Priorität : **10.04.91 DE 4111584**

(43) Veröffentlichungstag der Anmeldung : **11.11.92 Patentblatt 92/46**

(45) Bekanntmachung des Hinweises auf die Patenterteilung : **21.06.95 Patentblatt 95/25**

(84) Benannte Vertragsstaaten : **DE ES FR GB IT PT**

(56) Entgegenhaltungen :
EP-A- 0 366 253
DE-A- 3 139 166
US-A- 4 673 867

(73) Patentinhaber : **DEUTSCHE THOMSON-BRANDT GMBH**
Hermann-Schwer-Strasse 3
D-78048 Villingen-Schwenningen (DE)

(72) Erfinder : **Koblitz, Rudolf**
J.J. Rieggerstrasse 12a
W-7730 VS-Villingen (DE)
Erfinder : **Neiss, Volker**
Weiherstrasse 9
W-7730 VS-Villingen (DE)

Anmerkung : Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99(1) Europäisches Patentübereinkommen).

EP 0 512 263 B1

Beschreibung

Die Erfindung betrifft eine Schaltung zur Generierung sehr kleiner Ströme.

Stand der Technik

In DE-A-3124289 ist eine Schaltung beschrieben, die einen Stromspiegel enthält. EP-A-0366253 beschreibt eine Schaltung mit einem rausch-unempfindlichen Stromspiegel zur Erzeugung eines gespiegelten Ausgangsstromes. DE-A-3139166 beschreibt eine mittels eines Stromspiegels steuerbare Stromquelle mit Begrenzer-Eigenschaften. US-4,673,867 beschreibt eine Stromspiegelschaltung, deren Ausgangsstrom ein temperatur-unabhängiges Verhältnis zu einem Referenzstrom hat. Keines dieser Dokumente enthält einen gestuften Stromspiegel zur Erzeugung sehr kleiner Ströme.

Erfindung

Der Erfindung liegt die Aufgabe zugrunde, eine Schaltung anzugeben, mit der sehr kleine Ströme generiert werden können. Diese Aufgabe wird durch die in Anspruch 1 angegebene erfindungsgemäße Schaltung gelöst.

Zur Generierung von sehr kleinen Strömen, z.B. im nA-Bereich, kann zwar eine mehrfache Stromspiegelung mit Hilfe von Mehrfachemittern eingesetzt werden, aber die damit generierten Ströme sind abhängig von Parametertoleranzen und von Temperaturen. Außerdem benötigen solche Schaltungen eine relativ große Chipfläche, wenn sie in einem integrierten Schaltkreis implementiert sind.

Im Prinzip besteht die erfindungsgemäße Lösung darin, daß Mittel zur Stromspiegelung (13, 23, 33) mit Mitteln zur Betragsänderung (14, 24, 34) des gespiegelten Stromes verbunden sind, wobei das Verhältnis von einem in die Mittel zur Stromspiegelung eingespeisten Referenzstrom (I_{ref}) zu einem mit den Mitteln zur Betragsänderung zur Verfügung gestellten Strom (I_{out}/ I_{out}') mit einem oder mehreren in den Mitteln zur Betragsänderung enthaltenen Bauelementen (R, R′) eingestellt werden kann, wobei die Mittel zur Stromspiegelung einen oder mehrere Transistoren (13, 23, 28, 33, 38) und die Mittel zur Betragsänderung einen oder mehrere Transistoren (14, 24, 27, 34, 37) enthalten können und das in den Mitteln zur Betragsänderung enthaltene Bauelement zur Einstellung aus einem Widerstand (R) oder aus mehreren Widerständen (R, R′) bestehen kann.

Vorteilhafte Weiterbildungen der erfindungsgemäßen Schaltung ergeben sich aus den Unteransprüchen 2 bis 9.

Über die Dimensionierung eines ersten Widerstands R im Emitter des Ausgangstransistors einer Stromspiegelschaltung läßt sich das Verhältnis von Referenzstrom der Stromspiegelschaltung zu erstem Ausgangsstrom am Kollektor des Ausgangstransistors einstellen. Durch die Hinzufügung einer zweiten Stromspiegelstufe mit einem darin enthaltenen zweiten Widerstand R′ und mit einem zweiten Ausgangsstrom ergibt sich für R = R′ das dem Verhältnis von Referenzstrom zu erstem Ausgangsstrom entsprechende Verhältnis von erstem Ausgangsstrom zu zweitem Ausgangsstrom, wobei bei Verwendung eines integrierten Schaltkreises nur eine relativ kleine Chipfläche benötigt wird.

Vorteilhaft läßt sich diese Untersetzung der Ströme noch vergrößern, indem ein Transistor in der zweiten Stromspiegelstufe als Mehrfachtransistor ausgelegt wird.

Zeichnungen

Anhand der Zeichnungen werden Ausführungsbeispiele der Erfindung beschrieben. Die Zeichnungen zeigen in:

- Fig. 1 eine Stromspiegelstufe;
- Fig. 2 eine mit einer zweiten Stromspiegelstufe erweiterte Stromspiegel-Schaltung;
- Fig. 3 eine mit einer zweiten Stromspiegelstufe erweiterte Stromspiegel-Schaltung mit Ausgangsstrom-Abschaltmöglichkeit.

Ausführungsbeispiele

In Fig. 1 ist eine Stromspiegelschaltung mit einem ersten Stromspiegel-Transistor 13 und einem ersten Transistor 14 dargestellt. Von einer Betriebsspannung 10 aus wird der Kollektor des ersten Stromspiegel-Transistors über eine Stromquelle 11 mit einem Referenzstrom I_{ref} gespeist. Die Basis und der Kollektor des ersten Stromspiegel-Transistors sind mit der Basis des ersten Transistors verbunden. Der Emitter des ersten Stromspiegel-Transistors liegt direkt und der Emitter des ersten Transistors über einen ersten Widerstand R an Masse. Der offene Kollektor des ersten Transistors liefert den Ausgangsstrom I_{out}. Über die Dimensionierung des

ersten Widerstands R läßt sich das Verhältnis von I_{ref} zu I_{out} einstellen:

$$I_{out} * R = U_T * \ln(I_{ref}/I_{out}),$$

wobei U_T die Temperaturspannung ist.

Vorteilhaft läßt sich I_{out} noch verringern, indem man den ersten Transistor 14 als Mehrfachtransistor auslegt. Dann gilt:

$$I_{out} * R = U_T * \ln(I_{ref} * k/I_{out}),$$

wobei k die Anzahl der parallelgeschalteten Transistoren an Stelle des ersten Transistors ist.

In Fig. 2 ist eine gestufte Stromspiegelschaltung mit einem ersten Stromspiegel-Transistor 23 und einem ersten Transistor 24 dargestellt. Von einer Betriebsspannung 20 aus wird der Kollektor des ersten Stromspiegel-Transistors über eine Stromquelle 21 mit einem Referenzstrom I_{ref} gespeist. Die Basis und der Kollektor des ersten Stromspiegel-Transistors sind mit der Basis des ersten Transistors und mit einem zweiten Widerstand R′ verbunden. Der Emitter des ersten Stromspiegel-Transistors liegt direkt und der Emitter des ersten Transistors über einen ersten Widerstand R an Masse. Der offene Kollektor des ersten Transistors liefert den Ausgangsstrom I_{out}.

Die andere Seite des zweiten Widerstands R′ ist mit der Basis eines zweiten Transistors 27 und mit Kollektor und Basis eines zweiten Stromspiegel-Transistors 28 verbunden. Der Emitter des zweiten Stromspiegel-Transistors liegt auf Masse und der Emitter des zweiten Transistors ist an den Emitter des ersten Transistors angeschlossen. Der offene Kollektor des zweiten Transistors liefert den reduzierten Ausgangsstrom I_{out}'.
Dann gilt (für R = R′):

$$I_{out} * R = U_T * \ln(I_{out}/I_{out}').$$

Vorteilhaft läßt sich I_{out}' noch verringern, indem man den zweiten Stromspiegel-Transistor 28 als Mehrfachtransistor auslegt.
Dann gilt (für R = R′):

$$I_{out} * R = U_T * \ln(I_{out}/(I_{out}' * n)),$$

wobei n die Anzahl der parallelgeschalteten Transistoren an Stelle des zweiten Stromspiegel-Transistors ist.

Falls sowohl der erste Transistor 24 als auch der zweite Stromspiegel-Transistor 28 durch k bzw. n Mehrfachtransistoren ersetzt wird, gilt (für R = R′):

$$I_{out} * R = U_T * \ln(I_{ref} * k/I_{out}),$$
$$I_{out} * R = U_T * \ln(I_{out}/(I_{out}' * n)).$$

Mit R = R′ und k = n = 1 ergibt sich vorteilhaft für I_{out}/I_{out}' das gleiche Stromverhältnis wie für I_{ref}/I_{out}.

Auf diese Weise lassen sich mit geringer Chipfläche Stromquellen z.B. für den Bereich von 1...500nA realisieren. Solche Stromquellen lassen sich beispielsweise für die Realisierung voll-integrierter Integrator-Schaltungen mit langen Integrationszeiten z.B. im Bereich, 0.015...0.06s, und sehr kleinen Integrationskapazitäten, z.B. im Bereich 5...20pF, verwenden.

In Fig. 3 ist eine gestufte Stromspiegelschaltung mit einem ersten Stromspiegel-Transistor 33 und einem ersten Transistor 34 dargestellt. Von einer Betriebsspannung 30 aus wird der Kollektor des ersten Stromspiegel-Transistors über eine Stromquelle 31 mit einem Referenzstrom I_{ref} gespeist. Die Basis und der Kollektor des ersten Stromspiegel-Transistors sind mit der Basis des ersten Transistors und mit einem zweiten Widerstand R′ verbunden. Der Emitter des ersten Stromspiegel-Transistors liegt direkt und der Emitter des ersten Transistors über einen ersten Widerstand R an Masse. Der offene Kollektor des ersten Transistors liefert den Ausgangsstrom I_{out}.
Die andere Seite des zweiten Widerstands R′ ist mit der Basis eines zweiten Transistors 37 und mit Kollektor und Basis eines zweiten Stromspiegel-Transistors 38 verbunden. Der Emitter des zweiten Stromspiegel-Transistors liegt auf Masse und der Emitter des zweiten Transistors ist an den Emitter des ersten Transistors angeschlossen. Der offene Kollektor des zweiten Transistors liefert den reduzierten Ausgangsstrom I_{out}'.
Es gelten die gleichen Beziehungen wie für Fig. 2, jedoch lassen sich die Ströme I_{out} und I_{out}' durch den zusätzlichen Schaltstrom I_{off} abschalten. Es gilt:
I_{off}*R ungefähr ≧ 0.5 V.

Patentansprüche

1. Schaltung zur Generation eines verkleinerten Stromes (I_{out}) mit Mitteln zur Stromspiegelung (13, 23, 33) und damit verbundenen Mitteln zur Betragsänderung (14, 24, 34) des gespiegelten Stromes, wobei das Verhältnis von einem in die Mittel zur Stromspiegelung eingespeisten Referenzstrom (I_{ref}) zu dem verkleinerten Strom (I_{out}) mit einem in den Mitteln zur Betragsänderung enthaltenen Bauelement (R) eingestellt werden kann, **dadurch gekennzeichnet,** daß an die Mittel zur Stromspiegelung (23, 33) über ein zweites Bauelement (R′) zweite Mittel (28, 38) zur Stromspiegelung angeschlossen sind, die ihrerseits

zweite Mittel zur Betragsänderung (27, 37) - insbesondere einen Transistor - ansteuern, welche mit dem in den Mitteln zur Betragsänderung enthaltenen Bauelement (R) verbunden sind und die einen vom Referenzstrom (I_{ref}) abhängigen, gegenüber dem verkleinerten Strom (I_{out}) nochmals verkleinerten Strom (I_{out}') zur Verfügung stellen, der über die Größe des in den Mitteln zur Betragsänderung enthaltenen Bauelements (R) und/oder des zweiten Bauelements (R′) einstellbar ist, wobei im Fall der Gleichheit dieser Bauelemente das Verhältnis von Referenzstrom (I_{ref}) zu verkleinertem Strom (I_{out}) gleich dem Verhältnis von verkleinertem Strom (I_{out}) zu nochmals verkleinertem Strom (I_{out}') ist.

2. Schaltung nach Anspruch 1, **dadurch gekennzeichnet,** daß die Mittel zur Betragsänderung einen Transistor oder einen Mehrfach-Transistor (24, 34) enthalten.

3. Schaltung nach Anspruch 1 oder 2, **dadurch gekennzeichnet,** daß die zweiten Mittel zur Stromspiegelung einen Mehrfach-Transistor (28, 38) oder eine entsprechende Anzahl parallel geschalteter Stromspiegel enthalten.

4. Schaltung nach einem oder mehreren der Ansprüche 1 bis 3, **dadurch gekennzeichnet,** daß das Bauelement und/oder das zweite Bauelement ein Widerstand (R, R′) ist.

5. Schaltung nach einem oder mehreren der Ansprüche 2 bis 4, **dadurch gekennzeichnet,** daß der Transistor bzw. Mehrfach-Transistor in den Mitteln zur Betragsänderung (14, 24, 34) über einen Widerstand (R) mit Masse verbunden ist.

6. Schaltung nach einem oder mehreren der Ansprüche 1 bis 5, **dadurch gekennzeichnet,** daß mit einem in die Mittel zur Betragsänderung (14, 24, 34) bzw. in die zweiten Mittel zur Betragsänderung (27, 37) eingespeisten Schaltstrom (I_{off}) der verkleinerte (I_{out}) bzw. der nochmals verkleinerte (I_{out}') Strom abschaltbar ist.

7. Schaltung nach einem oder mehreren der Ansprüche 1 bis 6, **dadurch gekennzeichnet,** daß der nochmals verkleinerte Strom (I_{out}') im Bereich 1nA bis 500nA liegt.

Claims

1. Circuit for generating a reduced current (I_{out}) with means for current reflection (13, 23, 33) and means for modifying the size (14, 24, 34) of the reflected current connected thereto, whereby the ratio of a reference current (I_{ref}) fed into the current reflection means to the reduced current (I_{out}) and can be adjusted using a component (R) contained within the size modification means, characterised in that second current mirror means (28, 38) is connected via a second component (R′) to the current reflection means (23, 33) which second means controls second size modification means (27, 37) - in particular a transistor - which is connected to the component (R) in the size modification means and which makes available a current (I_{out}') further reduced compared with the reduced current (I_{out}) and dependent on the reference current (I_{ref}), the further reduced current being variable dependent upon the size of the component (R) and/or the second component (R′) in the size modification means, such that in the case of equality of these components the ratio of the reference current (I_{ref}) to the reduced current (I_{out}) is equal to the ratio of the reduced current (I_{out}) to the further reduced current (I_{out}').

2. A circuit according to claim 1, characterised in that the size modifications means contains a transistor or a multiple transistor (24, 34).

3. A circuit according to claim 1 or 2, characterised in that the second current reflection means contains a multiple transistor (28, 38) or a corresponding number of current mirrors connected in parallel.

4. A circuit according to one or more of claims 1 to 3, characterised in that the component and/or the second component is a resistor.

5. A circuit according to one or more of claims 2 to 4, characterised in that the transistor or the multiple transistor in the size modification means (14, 24, 34) is connected to earth via a resistor (R).

6. A circuit according to one or more of claims 1 to 5, characterised in that the reduced (I_{out}) or the further

reduced (I_{out}') current can be switched off by means of a switching current (I_{off}) fed into the size modification means (14, 24, 34) or into the second size modification means (27, 37).

7. A circuit according to one or more of claims 1 to 6, characterised in that the further reduced current (I_{out}') lies in the range 1 nA to 500 nA.

Revendications

1. Circuit de génération d'un courant réduit (I_{out}) comportant des moyens miroir de courant (13, 23, 33) et des moyens de modification de la valeur (14, 24, 34) du courant réfléchi connectés à ceux-ci, le rapport d'un courant de référence (I_{ref}) injecté dans les moyens miroir de courant au courant réduit (I_{out}) pouvant être réglé à l'aide d'un élément (R) contenu dans des moyens de modification de taille, **caractérisé en ce qu**'aux moyens miroir de courant (23, 33) sont raccordés, via un second élément (R') des seconds moyens miroir de courant (28, 38) qui commandent eux-mêmes des seconds moyens de modification de taille (27, 37) - en particulier un transistor qui est connecté avec l'élément (R) contenu dans les moyens de modification de taille et qui fournit un courant (I_{out}, dépendant du courant de référence (I_{ref}) et réduit une seconde fois (I_{out}') par rapport au courant réduit (I_{out}), le courant réduit une seconde fois étant réglable par l'intermédiaire de la taille de l'élément (R) et/ou du second élément (R') contenu dans les moyens de modification de taille, sachant qu'en cas d'égalité de ces éléments, le rapport du courant de référence (I_{ref}) au courant réduit (I_{out}) est égal au rapport du courant réduit (I_{out}) sur le courant réduit une seconde fois (I_{out}').

2. Circuit selon la revendication 1, **caractérisé en ce que** les moyens de modification de taille contiennent un transistor ou un transistor multiple (24, 34).

3. Circuit selon l'une des revendications 1 ou 2, **caractérisé en ce que** les seconds moyens miroir de courant contiennent un transistor multiple (28, 38) ou un nombre correspondant de liroirs de courant montés en parallèle.

4. Circuit selon une ou plusieurs des revendications 1 à 3, **caractérisé en ce que** l'élément et/ou le second élément est une résistance.

5. Circuit selon une ou plusieurs des revendications 2 à 4, **caractérisé en ce que** dans les moyens de modification de taille (14, 24, 34), le transistor ou le transistor multiple est mis à la masse par l'intermédiaire d'une résistance (R).

6. Circuit selon une ou plusieurs des revendications 1 à 5, **caractérisé en ce que** le courant réduit (I_{out}) ou le courant réduit une seconde fois (I_{out}') peut être déconnecté par un courant de commutation (I_{off}) alimenté dans les moyens de modification de taille (14, 24, 34) ou dans les seconds moyens de modification de taille (27, 37).

7. Circuit selon une ou plusieurs des revendications 1 à 6, **caractérisé en ce que** le courant réduit une seconde fois (I_{out}') se situe dans la plage 1nA à 500 nA.

FIG.1

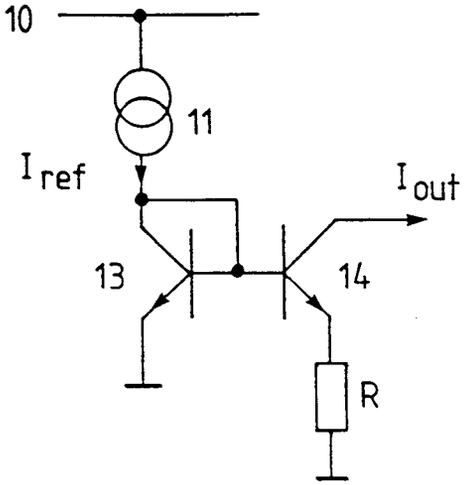


FIG.2

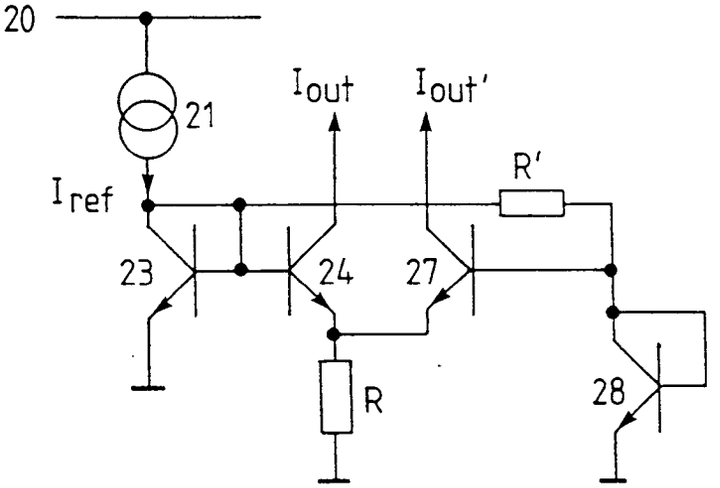


FIG.3

