



EUROPÄISCHE PATENTANMELDUNG

Anmeldenummer: **92121331.0**

Int. Cl.⁵: **G06F 11/14**

Anmeldetag: **15.12.92**

Veröffentlichungstag der Anmeldung:
22.06.94 Patentblatt 94/25

Anmelder: **SIEMENS AKTIENGESELLSCHAFT**
Wittelsbacherplatz 2
D-80333 München(DE)

Benannte Vertragsstaaten:
AT BE CH DE DK ES FR GB GR IE IT LI LU NL
PT SE

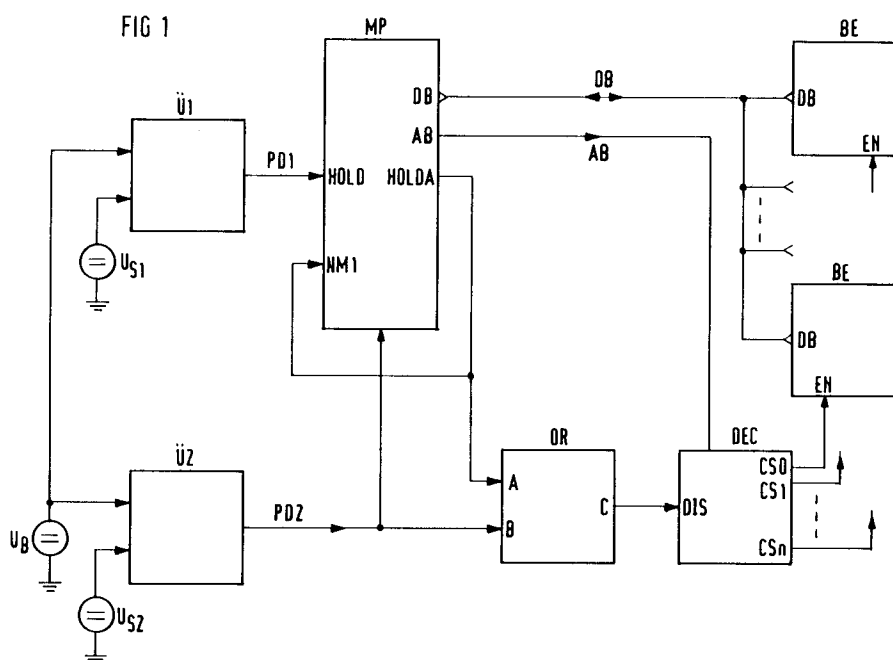
Erfinder: **Buchdrucker, Johannes, Dipl.-Ing. (FH)**
Hadorfer Strasse 19
W-8000 München 71(DE)
 Erfinder: **Danz, Patrick, Dipl.-Ing. (FH)**
Geigenbergerstrasse 19
W-8000 München 71(DE)

Verfahren und Anordnung zur Überwachung des Betriebs eines digitalen Schaltungssystems.

Zur Erhöhung der Betriebsstabilität eines digitalen Schaltungssystems sollte bei Spannungseinbrüchen die Wahrscheinlichkeit für ein hartes Rücksetzen und den damit verbundenen Datenverlust verringert werden.

Dieses Ziel wird erfindungsgemäß dadurch erreicht,

daß zwei Spannungsschwellen zur Überwachung der Betriebsspannung eingeführt werden, bei denen das Unterschreiten der einen Spannungsschwelle zwar zu einer sofortigen Deaktivierung aller Bausteine des digitalen Schaltungssystems führt, jedoch nicht unbedingt ein hartes Rücksetzen zur Folge hat.



Die Erfindung betrifft digitale Schaltungssysteme mit mehreren Bausteinen, die von einer gemeinsamen Betriebsspannung versorgt werden, und bei denen die gemeinsame Betriebsspannung auf Spannungseinbrüche überwacht wird.

Bisher ist ein Verfahren zur Überwachung der Betriebsspannung bekannt, bei dem ein Unterschreiten einer bestimmten Überwachungsschwelle erkannt wird und zu einem harten Rücksetzen (hartes Reset), d.h. einer Neuinitialisierung des gesamten digitalen Schaltungssystems, führt. Diese Neuinitialisierung hat den Verlust der gesamten innerhalb des digitalen Schaltungssystems gespeicherten Daten zur Folge.

Für die Erhöhung der Betriebsstabilität des digitalen Schaltungssystems sollte deshalb die Wahrscheinlichkeit für ein hartes Rücksetzen und den damit verbundenen Datenverlust verringert werden. Dies kann dadurch geschehen, daß die Überwachung möglichst unempfindlich gemacht wird, indem die Überwachungsschwelle möglichst niedrig gelegt wird. Eine Grenze für das Niedriglegen der Überwachungsschwelle besteht jedoch darin, daß in jedem Fall gewährleistet sein muß, daß die Überwachungsschwelle auch für den bezüglich Spannungseinbrüchen empfindlichsten Baustein des Schaltungssystems geeignet sein muß. Dies führt insbesondere bei solchen Schaltungssystemen, die bezüglich der Empfindlichkeit gegenüber Spannungseinbrüchen sehr unterschiedliche Bauelemente beinhalten, zur Einstellung einer relativ hohen Überwachungsschwelle und damit einer relativ hohen Empfindlichkeit. Diese relativ hohe Überwachungsschwelle vermindert wiederum die Betriebsstabilität des Schaltungssystems.

Der Erfindung liegt die Aufgabe zugrunde, die Betriebsstabilität eines digitalen Schaltungssystems unter den genannten Umständen gegenüber Spannungseinbrüchen zu erhöhen.

Diese Aufgabe wird durch die Merkmale des Anspruchs 1 gelöst.

Durch die Erfindung wird es ermöglicht, daß durch eine sehr empfindliche obere Spannungsschwelle bereits geringe Spannungseinbrüche erkannt werden, ohne daß dies unbedingt ein hartes Rücksetzen des digitalen Schaltungssystems zur Folge hat.

Außerdem wird durch die frühzeitige Deaktivierung des digitalen Schaltungssystems die Gefahr von Datenverfälschungen bei einem Datenaustausch zwischen den Bausteinen des Systems während des Auftretens von Spannungseinbrüchen verringert und gleichzeitig die Lebensdauer empfindlicher Bausteine erhöht.

Da der unempfindliche Überwachungsbaustein des digitalen Schaltungssystems die Ermittlung zur Entscheidung über einen nachträglichen harten Reset erst nach dem erneuten Überschreiten der er-

sten Spannungsschwelle durchführt, ist des weiteren gewährleistet, daß das gesamte digitale Schaltungssystem während dieser Ermittlung mit Sicherheit wieder störungsfrei arbeitet.

Dadurch, daß die untere Spannungsschwelle nur auf den unempfindlichen Überwachungsbaustein des digitalen Schaltungssystems ausgerichtet werden muß, kann diese zweite Spannungsschwelle sehr unempfindlich, d.h. niedrig eingestellt werden. Dadurch wird die Wahrscheinlichkeit für einen unbedingten harten Reset des gesamten digitalen Schaltungssystems erheblich verringert und damit die Betriebsstabilität des digitalen Schaltungssystems erheblich erhöht.

Eine Ausführungsform der Erfindung ist durch Anspruch 2 angegeben. Durch diese Ausführungsform wird vermieden, daß die Betriebsstabilität durch unkritische Spannungsschwankungen verschlechtert wird. Außerdem kann eine Aussage über die Stabilität der Versorgungsspannung an ein übergeordnetes Überwachungssystem gemeldet werden, wenn es sich bei dem erfindungsgemäßen digitalen Schaltungssystem um ein Teilsystem eines größeren Gesamtsystems, z.B. eines Vermittlungssystems, handelt.

Im folgenden wird die Erfindung anhand der Zeichnung näher erläutert.

FIG 1 zeigt ein beispielhaftes microprozessorunterstütztes Schaltungssystem sowie eine erfindungsgemäße Zusatzbeschaltung.

FIG 2 zeigt die erfindungsgemäße Unterscheidung zwischen drei verschiedenen starken Spannungseinbrüchen der Betriebsspannung.

FIG 1 zeigt ein beispielhaftes microprozessorunterstütztes Schaltungssystem sowie eine erfindungsgemäße Zusatzbeschaltung. Das microprozessorunterstützte Schaltungssystem umfaßt einen Microprozessor MP, einen Datenbus DB, am Datenbus angeschlossene Bausteine BE, einen Adreßbus AB und eine am Adreßbus angeschlossene Decodierschaltung DEC. Die erfindungsgemäße Zusatzbeschaltung umfaßt eine erste Überwachungseinrichtung Ü1 zur Überwachung einer ersten oberen Spannungsschwelle U_{S1} , eine zweite Überwachungseinrichtung Ü2 zur Überwachung einer zweiten unteren Spannungsschwelle U_{S2} und eine ODER-Verknüpfungsschaltung OR. Da die Technologie des Microprozessors bezüglich Spannungseinbrüchen relativ unempfindlich ist, wird dieser hier als unempfindlicher Überwachungsbaustein mitverwendet.

Die erste Überwachungseinrichtung Ü1 vergleicht eine Betriebsspannung U_B mit der frei einstellbaren ersten Spannungsschwelle U_{S1} (obere Spannungsschwelle). Ein erstes Ergebnissignal PD1 dieses Vergleichs wird dem Microprozessor an dessen HOLD-Eingang zugeführt. Signalisiert das Ergebnissignal PD1 ein Unterschreiten der er-

sten Spannungsschwelle U_{S1} , so generiert der Mikroprozessor nach Beendigung des laufenden Befehlszyklusses ein Bestätigungssignal HOLDA und setzt seinen internen Betriebszustand auf inaktiv. In diesem Zustand sind die Steuersignale sowie der Datenbus DB und der Adreßbus AB des Mikroprozessors im hochohmigen Zustand. Das Bestätigungssignal HOLDA setzt die Decodierschaltung DEC, dessen Ausgang auf den Deaktivierungseingang DIS der Decodierschaltung wirkt, in den inaktiven Zustand. Über die Ausgangssignale der Decodierschaltung werden damit auch sämtliche am Datenbus angeschlossenen Bauelemente über deren Eingänge EN deaktiviert. Damit ist jeglicher Datenaustausch über die Busse des digitalen Schaltungssystems gestoppt und somit kein Auftreten eines Buskonfliktes mehr möglich. Dieses sofortige Deaktivieren des digitalen Schaltungssystems, auch bei leichten Spannungseinbrüchen, und das damit verbundene Verhindern von Buskonflikten verringert die durch Buskonflikte bedingte Überlastung einzelner Bauelemente und damit deren Ausfallwahrscheinlichkeit.

Zusätzlich wird durch das Bestätigungssignal HOLDA über einen Interrupteingang NMI der nichtmaskierbare Interrupt des Mikroprozessors gesetzt. Nach der Rückkehr der Betriebsspannung in den normalen Spannungsbereich oberhalb der ersten Spannungsschwelle wird auf Grund der Änderung des ersten Ergebnissignals PD1 das Bestätigungssignal HOLDA zurückgenommen und erst jetzt die Interruptroutine des nichtmaskierbaren Interrupts gestartet. Dadurch wird verhindert, daß ein zu frühzeitiges Starten der Interruptroutine Datenverfälschungen zur Folge hat.

Das Starten der genannten Interruptroutine erfolgt jedoch nur dann, wenn der Spannungseinbruch nicht zu einem Unterschreiten der zweiten Überwachungsschwelle führt. Nur in diesem Fall braucht der Mikroprozessor aufgrund seiner relativen Unempfindlichkeit nicht durch die zweite Überwachungseinrichtung rückgesetzt zu werden und kann dann nach der Rückkehr der Betriebsspannung in den normalen Spannungsbereich seinen Betrieb mit der Abarbeitung der genannten Interruptroutine störungsfrei fortsetzen.

Die Hauptaufgabe der Interruptroutine besteht darin, die Inhalte der Initialisierungsregister der übrigen Bausteine des Schaltungssystems auf Verfälschungen zu überprüfen und abhängig vom Ergebnis dieser Überprüfung entweder das System in den Normalbetriebszustand überzuführen, oder einen harten Reset und eine damit verbundene neue Initialisierung sämtlicher Bausteine des digitalen Schaltungssystems auszulösen.

Eine weitere Aufgabe der Interruptroutine besteht darin, leichte Spannungseinbrüche, d.h. Spannungseinbrüche, die keinen harten Reset zur Folge

hatten, zu speichern und bei einem festgestellten Überschreiten einer bestimmten Häufigkeit solcher leichter Spannungseinbrüche eine Meldung an ein übergeordnetes Überwachungssystem zu senden oder ein Rücksetzen des digitalen Schaltungssystems auszulösen. Dadurch wird gewährleistet, daß instabiles Verhalten der Betriebsspannung nicht unentdeckt bleibt und das übergeordnete Überwachungssystem gezielt Maßnahmen ergreifen kann.

Die zweite Überwachungseinrichtung vergleicht die Betriebsspannung mit der ebenfalls frei einstellbaren zweiten Spannungsschwelle U_{S2} (untere Spannungsschwelle). Ein Unterschreiten dieser Spannungsschwelle hat über das zweite Ergebnissignal PD2, das auf den Rücksetzeingang RES des Mikroprozessors und den Deaktivierungseingang DIS der Decodierschaltung wirkt, ein sofortiges Rücksetzen des Mikroprozessors sowie ein Deaktivieren der Decodierschaltung zur Folge. Über die Ausgangssignale der Decodierschaltung werden damit auch sämtliche, am Datenbus angeschlossene Bauelemente über deren Eingänge EN deaktiviert.

FIG 2 zeigt die erfindungsgemäße Unterscheidung zwischen drei verschiedenen starken Spannungseinbrüchen der Betriebsspannung U_B . Durch die zwei frei einstellbaren Spannungsschwellen U_{S1} und U_{S2} werden zwei Überwachungsgrenzen definiert, die den Betriebsspannungsbereich in einen normalen ersten Bereich B1 (Fall A), einen zweiten kritischen Bereich B2 (Fall B) und einen undefinierten dritten Bereich B3 (Fall C) einteilen. Diese zweistufige Überwachung ermöglicht eine sehr viel niedrigere zweite Spannungsschwelle des mikroprozessorunterstützten Schaltungssystems, wodurch die Betriebsstabilität des digitalen Schaltungssystems erheblich erhöht wird.

Patentansprüche

1. Verfahren zur Überwachung des Betriebs eines digitalen Schaltungssystems, demgemäß
 - a) bei Unterschreiten einer unteren Überwachungsschwelle ein Rücksetzen des digitalen Schaltungssystems ausgelöst wird,
 - dadurch gekennzeichnet, daß**
 - b) bei Unterschreiten einer oberen Überwachungsschwelle eine Deaktivierung des digitalen Schaltungssystems ausgelöst wird,
 - c) nach Beendigung eines Spannungseinbruchs, der zwischen der oberen und unteren Überwachungsschwelle lag, von einem bezüglich dieser Art von Spannungseinbruch unempfindlichen Überwachungsbaustein (MP) des digitalen Schaltungssystems überprüft wird, ob die Inhalte von die Funktion der übrigen Bausteine festlegender Register durch den Spannungseinbruch ver-

fälscht worden sind,

d) wenn eine Verfälschung festgestellt wird, auch hier ein Rücksetzen des digitalen Schaltungssystems ausgelöst wird,

e) wenn keine Verfälschung festgestellt wird, der Normalbetrieb des digitalen Schaltungssystems dagegen wieder aufgenommen wird. 5

2. Verfahren gemäß Anspruch 1, dadurch gekennzeichnet, daß 10

a) Spannungseinbrüche, die zwischen der oberen und unteren Überwachungsschwelle liegen und nicht zu einem Rücksetzen des digitalen Schaltungssystems führen, innerhalb des Schaltungssystems registriert werden, 15

b) bei Überschreiten einer bestimmten Häufigkeit solcher Spannungseinbrüche ein Rücksetzen des digitalen Schaltungssystems ausgelöst und/oder eine entsprechende Meldung an ein übergeordnetes Überwachungssystem abgegeben wird. 20

3. Anordnung zur Durchführung des Verfahrens nach Anspruch 1, gekennzeichnet durch 25

a) eine erste Überwachungseinrichtung (Ü1), die das Unterschreiten der genannten oberen Überwachungsschwelle überwacht und in Abhängigkeit davon ein entsprechendes erstes Ergebnissignal (PD1) an einen bezüglich Spannungseinbrüchen unempfindlichen Überwachungsbaustein (MP) abgibt, 30 35

b) eine zweite Überwachungseinrichtung (Ü2), die das Unterschreiten der genannten unteren Überwachungsschwelle überwacht und in Abhängigkeit davon ein unbedingtes Rücksetzen des digitalen Schaltungssystems steuert, 40

c) den Überwachungsbaustein (MP), der bei Unterschreiten der ersten oberen Überwachungsschwelle eine Deaktivierung des digitalen Schaltungssystems auslöst, und der nach Beendigung eines Spannungseinbruchs, der zwischen der ersten und zweiten Überwachungsschwelle lag, überprüft, ob die Inhalte der die Funktion der übrigen Bausteine des digitalen Schaltungssystems festlegender Register durch den Spannungseinbruch verfälscht wurden, und der das digitale Schaltungssystem in Abhängigkeit davon entweder in den Normalbetriebszustand zurückführt, oder ein Rücksetzen des digitalen Schaltungssystems auslöst. 45 50 55

4. Anordnung nach Anspruch 3, dadurch gekennzeichnet, daß

a) es sich bei dem digitalen Schaltungssystem um ein microprozessorgesteuertes Schaltungssystem handelt,

b) ein Microprozessor (MP) den bezüglich eines Spannungseinbruchs bis zur zweiten Überwachungsschwelle unempfindlichen Überwachungsbaustein darstellt.

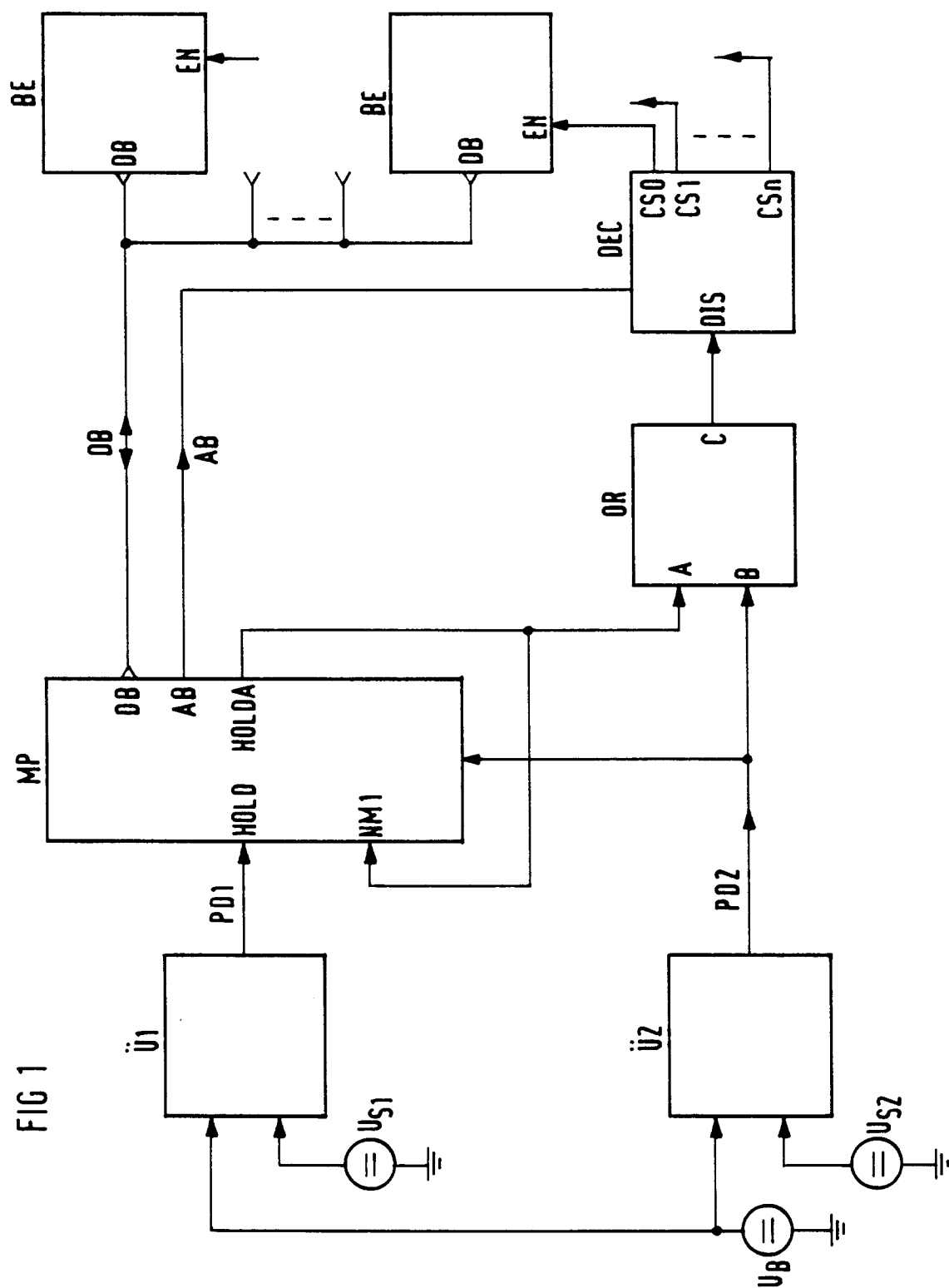
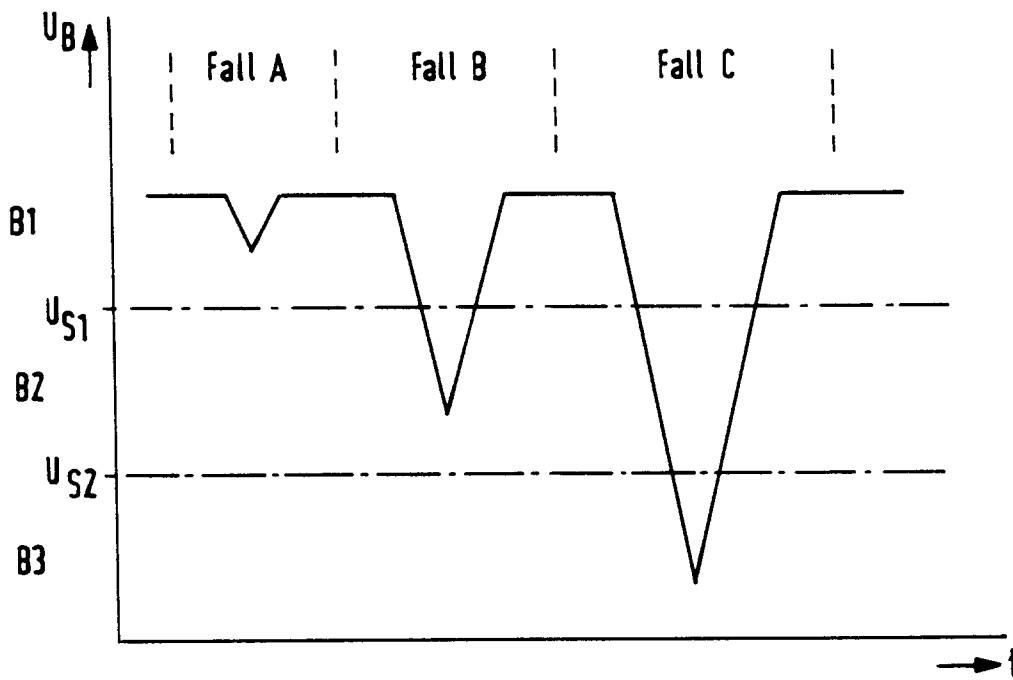


FIG 2





Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung

EP 92 12 1331

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int. Cl.5)
Y	WO-A-9 006 555 (DALLAS SEMICONDUCTOR CORPORATION) * Ansprüche 1,3,4,12 *	1,3,4	G06F11/14
A	---	2	
Y	US-A-4 232 377 (TALLMAN) * Spalte 1, Zeile 66 - Spalte 2, Zeile 5 * * Spalte 3, Zeile 23 - Zeile 34 * -----	1,3,4	
			RECHERCHIERTE SACHGEBIETE (Int. Cl.5)
			G06F
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt			
Recherchenort DEN HAAG		Abschlußdatum der Recherche 17 AUGUST 1993	Prüfer Guido Corremans
KATEGORIE DER GENANNTEN DOKUMENTE X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : mchtschriftliche Offenbarung P : Zwischenliteratur T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus andern Gründen angeführtes Dokument & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument			