

19



Europäisches Patentamt
European Patent Office
Office européen des brevets



11 Veröffentlichungsnummer: **0 623 865 A2**

12

EUROPÄISCHE PATENTANMELDUNG

21 Anmeldenummer: **94106767.0**

51 Int. Cl.⁵: **G05F 3/24**

22 Anmeldetag: **29.04.94**

30 Priorität: **07.05.93 DE 4315299**

71 Anmelder: **SIEMENS AKTIENGESELLSCHAFT**
Wittelsbacherplatz 2
D-80333 München (DE)

43 Veröffentlichungstag der Anmeldung:
09.11.94 Patentblatt 94/45

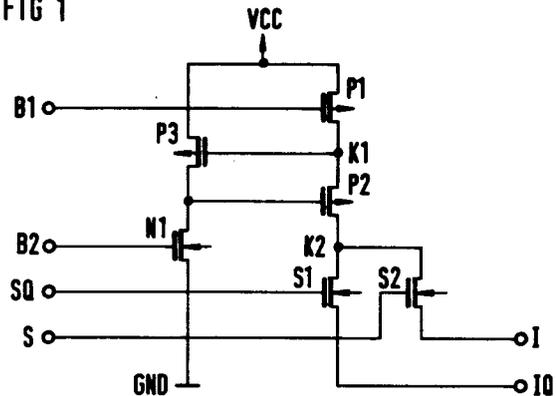
72 Erfinder: **Draxelmayr, Dieter, Dr. Dipl.-Ing.**
Tschinowitscherweg 46
D-9500 Villach (AT)

84 Benannte Vertragsstaaten:
DE FR GB IT

54 Stromquellenanordnung.

57 Eine Stromquellenanordnung, insbesondere für die Verwendung in einem Digital-Analog-Umsetzer, sieht für die Speisung zweier antivalent gesteuerter parallel liegender Transistoren (S1, S2) eine als geregelte Kaskodestufe (P1, P2, P3, N1) ausgebildete Stromquelle vor, deren erster Transistor (P1) von einer Vorspannung (B1) gesteuert wird und deren zweiter Transistor (P2) vom Ausgang eines Regeltransistors (P3) geregelt wird, der eingangsseitig an dem Verbindungspunkt (K1) des ersten und des zweiten Transistors angeschlossen ist.

FIG 1



EP 0 623 865 A2

Die Erfindung betrifft eine Stromquellenanordnung mit einer Stromquelle, die zwei antivalent gesteuerte parallel liegende Transistoren speist.

Schaltungen mit Stromausgang sind in vielfältigen Anwendungen bekannt. Man unterscheidet dabei Schaltungen, die den Ausgangsstrom ein- bzw. ausschalten und solche Schaltungen, die den Strom zwischen einem Ausgangspfad und einem anderen Pfad umschalten. Der letztere Schaltungstyp eignet sich sehr gut für schnelle Schaltungen, d. h. für Schaltungen mit hohen Grenzfrequenzen.

Ein typisches Einsatzgebiet für Schaltungen mit Stromausgang sind D/A-Wandler. So ist aus der Veröffentlichung Y.Nakamura: "A 10-b 70-MS/s CMOS D/A Converter", IEEE Journal of Solid-State Circuits, Vol. 26, No. 4, April 1991, pp. 637-642 ein D/A-Umsetzer mit einer Stromzellenmatrix bekannt. Jede Stromzelle enthält eine von einer Vorspannung gesteuerte Stromquelle, die antivalent, d. h. mit komplementären Signalen gesteuerte parallel liegende Transistoren speist. Die Veröffentlichung führt aus, daß es günstig ist, eine derartige Stromzelle aus p-Kanal-Transistoren aufzubauen. Weitere übliche Parameter derartiger Schaltungen in CMOS-Technologie ist ihre Versorgungsspannung von 5 V mit einer Schwankung von +/-10%, eine Ausgangsspannung von 1,4 V an 75 Ohm sowie eine obere Grenzfrequenz von einigen 10 Mhz bei einer Auflösung von mindestens 8 bit.

Der Erfindung liegt die Aufgabe zugrunde, eine Stromquellenanordnung und ihre Verwendung anzugeben, die sich für hohe Grenzfrequenzen einsetzen läßt und bei Schaltvorgängen nur geringe Störungen erzeugt.

Diese Aufgabe wird mit den Merkmalen der Patentansprüche 1 und 7 gelöst.

Die Erfindung hat den Vorteil, daß der Verbindungspunkt der beiden Transistoren der als Stromquelle verwendeten Kaskodestufe und der Einspeisepunkt der Stromquelle in die Schalteranordnung statisch und dynamisch ausgezeichnet entkoppelt sind, so daß die Schaltvorgänge der Schaltertransistoren von dem empfindlichen und langsamen, von einer Vorspannung gesteuerten Stromquellentransistor ferngehalten werden können. Weiterhin können kleine Schaltertransistoren verwendet werden, so daß Störeinkopplungen auch bei hohen Grenzfrequenzen gering bleiben. Die Erfindung bietet den weiteren Vorteil, daß sich mit ihr auch größere Schaltungsanordnungen aufbauen lassen, deren einzelne Stromquellenanordnungen voneinander entkoppelt sind.

Ausgestaltungen der Erfindung sind in Unteransprüchen gekennzeichnet.

Die Erfindung wird nachfolgend anhand von in den Figuren der Zeichnung dargestellten Ausführungsbeispielen näher beschrieben. Es zeigen:

Figur 1 eine erste Ausführungsform der Er-

findung und

Figur 2 eine weitere erfindungsgemäße Stromquellenanordnung.

In der Stromquellenanordnung gemäß Figur 1 bilden die als Kaskode geschalteten Transistoren P1 und P2 die eigentliche Stromquelle. Der p-Kanal-Transistor P1 liegt mit seinem Ausgangskreis in Reihe zum Ausgangskreis des p-Kanal-Transistors P2. P1 wird von einer an der Klemme B1 liegenden Vorspannung gesteuert und bildet einen Stromquellentransistor. Der Transistor P2 ist ein Kaskodetransistor für den Transistor P1. Der Verbindungspunkt K 1 der Ausgangskreise von P1 und P2 steuert einen Regeltransistor P3, der mit einem Ausgangsanschluß ebenso wie P1 an einer positiven Versorgungsspannung VCC angeschlossen ist. Der andere Ausgangsanschluß des p-Kanal-Transistors P3 ist einerseits mit dem Steueranschluß des Kaskodetransistors P2 und andererseits mit einem Ausgangsanschluß eines Transistors N1 verbunden. Der andere Ausgangsanschluß des Transistors N1 liegt auf Bezugspotential GND, während sein Steueranschluß an über eine Klemme B2 an einer weiteren Vorspannung liegt. Der Transistor N1 dient als Stromquelle für den Transistor P3.

Der Ausgang der Stromquelle am Knotenpunkt K2 speist zwei parallel liegende n-Kanal-Schaltertransistoren S1 und S2. Die Steueranschlüsse der Schaltertransistoren S1 bzw. S2 werden antivalent, d. h. mit komplementären Signalen gesteuert und sind dazu mit jeweiligen Klemmen SQ bzw. S verbunden, an denen die komplementären Signale liegen. Die freien Ausgangsanschlüsse der Transistoren S1 und S2 bilden die Ausgänge der Stromquellenanordnung mit den Klemmen IQ bzw. I.

Die Schaltung gemäß Figur 1 arbeitet folgendermaßen. Mit der an der Klemme B1 liegenden Vor- bzw. Referenzspannung wird der Ausgangsstrom der Stromquellenanordnung im wesentlichen definiert. P1 ist typischerweise ein relativ großer Transistor, so daß an P1 größere Koppelkapazitäten und damit längere Zeitkonstanten beachtet werden müssen.

Der zweite Transistor P2 der Stromquelle erfüllt zwei Funktionen: Zum einen erhöht der Transistor P2 den differentiellen Ausgangswiderstand der Stromquelle, wodurch sich die statische Kennlinie verbessert. Zum anderen gewährleistet P2 eine dynamische Entkopplung der Schaltungsknoten K1 und K2, d. h. der Ausgangsanschlüsse des Transistors P2. Dadurch ergibt sich ein schnelles Einschwingen der Stromquellenanordnung. Mit der Entkopplung der Knoten K1 und K2 wird verhindert, daß Störungen an K1 aufgrund von Schaltvorgängen der Schaltertransistoren über den Transistor P1 an die Klemme B1 gelangen und weitere von der Klemme B1 gesteuerte Stromquellenanordnungen beeinflussen können.

Die Anordnung mit den Transistoren P2, P3 und N1 bildet einen geschlossenen Regelkreis, der das Potential an K1 unabhängig von den Vorgängen an K2 auf einen konstanten Wert regelt. Der von der weiteren Vorspannung an der Klemme B2 gesteuerte n-Kanal-Transistor N1 bildet die Stromquelle für den Transistor P3. Der eigentliche Regelkreis besteht somit lediglich aus den relativ kleinen Transistoren P2 und P3. Das bedeutet, daß der Regelkreis eine schnelle Regelung ermöglicht. Der Regelkreis aus P2 und P3 sorgt somit dafür, daß das Potential am Knoten K1 gegenüber einer Änderung am Knoten K2 im Sinne einer Konstanthaltung an K1 ausgeregelt wird.

Die n-Kanal-Transistoren S1 und S2 arbeiten als Schalter und sind somit nicht zusätzliche Kaskodetransistoren. Grundsätzlich sind als Schaltertransistoren auch p-Kanal-Typen möglich. Bei einer geringen Spannungsreserve ist aber nicht vorgesehen, anstelle der n-Kanal-Schaltertransistoren S1 und S2 Transistoren vom p-Kanal-Typ einzusetzen. Bei der erfindungsgemäßen Anordnung ist es möglich, für die Schaltertransistoren S1 und S2 vergleichsweise kleine Transistoren zu verwenden, da aufgrund der verfügbaren, vergleichsweise hohen Steuerspannung kein hoher Spannungsabfall am jeweiligen Schaltertransistor auftritt. Damit können auch bei hohen Grenzfrequenzen die von der Stromquellenanordnung erzeugten Störungen klein gehalten werden.

Figur 2 zeigt ein weiteres Ausführungsbeispiel einer Stromquellenanordnung, in der gleiche Elemente wie in Figur 1 mit gleichen Bezugszeichen dargestellt sind. Die Anordnung unterscheidet sich von der Figur 1 in der Realisierung der Stromquelle für den Transistor P2 und in einem parallel zu den Schaltertransistoren S1 und S2 geschalteten Transistor TC, der als Kondensator wirkt. Der Kondensator TC soll den Spannungsverlauf am Knotenpunkt K2 beim Stromübergang von einem Schalter S1 zum anderen Schalter S2 und umgekehrt glätten.

Gemäß Figur 2 ist die eigentliche Stromquelle von einer Versorgungsspannung VCCI versorgt, während der Schaltungsteil mit dem Regeltransistor P3 von einer typischerweise gleich hohen Versorgungsspannung VCCA versorgt wird. Gemäß Figur 2 wird ein an VCCI angeschlossener p-Kanal-Transistor P4 von der Vorspannung an der Klemme B1 gesteuert und erzeugt einen Strom, der mit Hilfe eines aus den n-Kanal-Transistoren N2 und N3 gebildeten Stromspiegels in den Zweig mit dem Regeltransistor P3 übersetzt wird. Dazu ist der als Diode geschaltete Transistor N2 mit seinem Drain und Gate an P4 angeschlossen, während der Transistor N3 mit seinem Drain am Transistor P3 angeschlossen ist. Die Gate-Anschlüsse von N2 und N3 sind miteinander verbunden. Beide Transistoren N2

und N3 sind sourceseitig an Bezugspotential GND angeschlossen.

Der Vorteil der in Figur 2 gezeigten Stromquellenanordnung besteht darin, daß die für die Stromquellenanordnung bzw. Stromzelle der Figur 2 realisierte lokale Stromerzeugung bei der Verschaltung mehrerer Stromzellen untereinander eine Verkopplungsfreiheit garantiert.

Bei der Stromquellenanordnung der Figur 2 ist vorgesehen, die Schaltertransistoren S1 und S2 unsymmetrisch auszubilden. Der Schaltertransistor S1 nimmt den Strom der Stromquelle auf, wenn er am Ausgang 1 nicht gebraucht wird. Aus diesem Grund ist der Ausgang IQ auf 0 V bzw. Bezugspotential GND gelegt. Da dieses Potential an der Klemme IQ niedriger als das Potential an der Klemme 1 ist, kann mit einer unsymmetrischen Ausbildung der Transistoren S1 und S2 erreicht werden, daß die Spannung am Knotenpunkt K2 beim Umschalten zwischen den Schaltertransistoren nur kleine Sprünge macht. So kann das Verhältnis von Kanalweite zu Kanallänge beim Transistor S1 niedriger sein als beim Transistor S2. Ein möglicher Wert von Kanalweite/Kanallänge beträgt für S1 18/4 und für S2 75/4.

Die Erzeugung der Vor- bzw. Referenzspannungen und der komplementären Signale ist bekannt.

Die in den Figuren dargestellte Erfindung ermöglicht eine gute statische und dynamische Entkopplung der Schaltungspunkte K1 und K2. Dadurch können Schaltvorgänge an den Schaltertransistoren S1 und S2 von dem empfindlichen und langsamen Stromquellentransistor P1 ferngehalten werden. Die Verwendung kleiner Schaltertransistoren S1 und S2 führt generell zu nur geringen Störeinkopplungen der Schaltsignale in andere Schaltungsteile.

Patentansprüche

1. Stromquellenanordnung mit einer Stromquelle, die zwei antivalent gesteuerte parallel liegende Transistoren speist, **dadurch gekennzeichnet**, daß die Stromquelle (P1, P2, P3, N1) als geregelte Kaskodestufe ausgebildet ist, deren erster Transistor (P1) von einer Vorspannung (B1) gesteuert wird und deren zweiter Transistor (P2) an seinem Eingang mit dem vom Ausgang eines Regeltransistors (P3) verbunden ist, der eingangsseitig an dem Verbindungspunkt (K1) des ersten und des zweiten Transistors angeschlossen ist.
2. Anordnung nach Anspruch 1, **dadurch gekennzeichnet**, daß die Stromquellentransistoren (P1, P2) und der Regeltransistor (P3) jeweils vom p-Kanal-Typ und die parallel liegenden Transistoren (S1, S2) jeweils vom n-Kanal-

Typ sind.

3. Anordnung nach Anspruch 1 oder 2, **dadurch gekennzeichnet**, daß der Regeltransistor (P3) von einer Stromquelle (N1; P4, N2, N3) gespeist wird. 5
4. Anordnung nach einem der Ansprüche 1 bis 3, **dadurch gekennzeichnet**, daß in Serie zu dem Regeltransistor (P3) ein Transistor (N3) eines Stromspiegels (N2, N3) liegt, dessen anderer Transistor (N2) in Serie zu einem weiteren Transistor (P4) geschaltet ist, der von der Vorspannung (B1) gesteuert wird. 10
15
5. Anordnung nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, daß parallel zu den parallel liegenden Transistoren (S1, S2) eine Kapazität (TC) geschaltet ist. 20
6. Anordnung nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet**, daß die parallel liegenden Transistoren (S1, S2) unterschiedliche Transistorgeometrien haben. 25
7. Verwendung einer Stromquellenanordnung nach einem der vorhergehenden Ansprüche in einem Digital-Analog-Umsetzer. 30

35

40

45

50

55

FIG 1

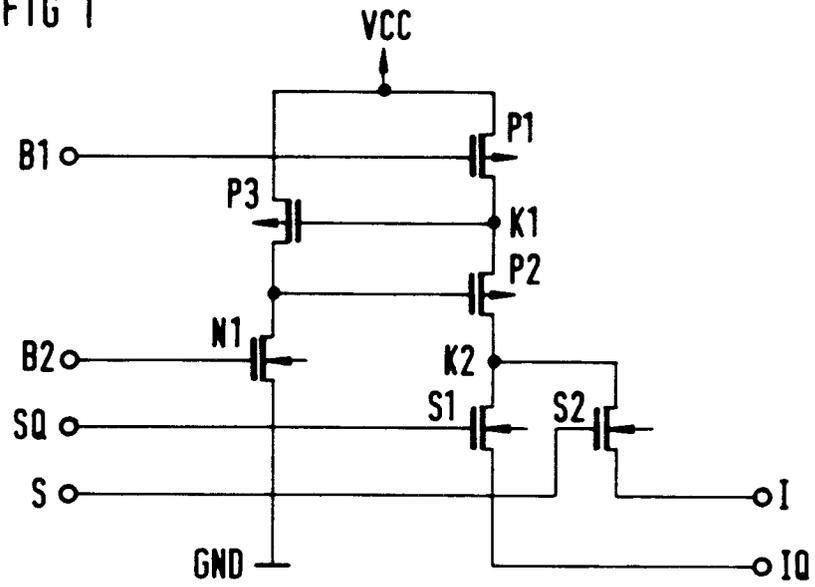


FIG 2

