



(12) **DEMANDE DE BREVET EUROPEEN**

(21) Numéro de dépôt : **95401053.4**

(22) Date de dépôt : **05.05.95**

(51) Int. Cl.⁶ : **G09G 3/36, G06F 3/147,
G09G 1/16, H04N 5/44,
H04N 5/907**

(30) Priorité : **10.05.94 FR 9405728**

(43) Date de publication de la demande :
15.11.95 Bulletin 95/46

(84) Etats contractants désignés :
BE DE ES FR GB IT

(71) Demandeur : **ESSILOR INTERNATIONAL**
Compagnie Générale d'Optique
147 rue de Paris
F-94220 Charenton le Pont (FR)

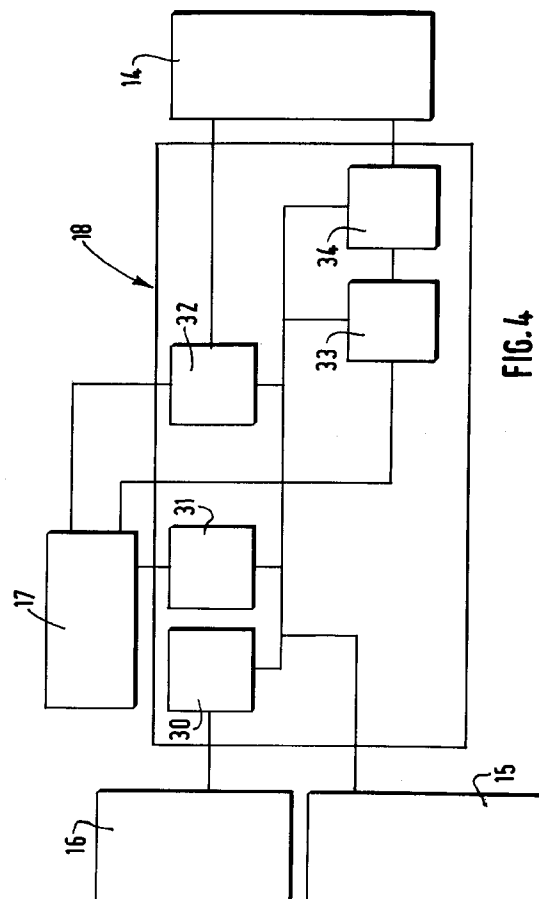
(72) Inventeur : **Leroux, Thierry**
11, rue Auguste Renoir
F-14123 IFS (FR)
Inventeur : **Massart, Christian**
15, Allée Pierre Simon
F-93390 Clichy-Sous-Bois (FR)

(74) Mandataire : **Hirsch, Marc-Roger et al**
Cabinet Hirsch
34 rue de Bassano
F-75008 Paris (FR)

(54) **Procédé de transformation d'une image vidéo en une image pour matrice d'affichage.**

(57) L'invention concerne un procédé de transformation d'une image vidéo en une image pour matrice d'affichage et un dispositif pour la mise en oeuvre du procédé. L'invention permet aussi l'incrustation d'une image dans l'image transformée

Application d'un tel dispositif (7) aux appareils de centrage de verres, comprenant un ensemble (1) fournissant une image vidéo du verre à centrer, un ensemble (3) lecteur de monture, comprenant un microprocesseur générant une image d'une monture et d'une mire, à incruster dans ladite image vidéo et un dispositif d'affichage constitué d'une matrice d'affichage (5).



La présente invention a pour objet un procédé de transformation d'une image vidéo en une image pour matrice d'affichage. Ce procédé s'applique en particulier à la transformation d'une image fournie par une caméra CCD monochrome (diodes à couplage de charge) en une image pour matrice d'affichage type LCD (liquid crystal display). L'invention concerne aussi un dispositif pour la mise en oeuvre du procédé. L'invention est d'une application particulièrement avantageuse pour les dispositifs de centrage de verre.

Dans toute la suite du texte, et dans les revendications, le terme "image" représente aussi bien l'image réelle i.e. la représentation physique réelle visible, que les signaux correspondant à cette image, et susceptibles de permettre la représentation de celle-ci sur un dispositif du type tube cathodique (tube CRT) ou matrice d'affichage.

Une caméra connue de type CCD permet d'obtenir facilement une image vidéo au format CCIR: elle est d'une utilisation simple et d'une structure compacte. Toutefois, l'image fournie n'est utilisable que sur un écran type écran cathodique. Ceci constitue un inconvénient, car ce type d'écran, s'il assure une bonne qualité d'image, est plus encombrant qu'un écran plat; le maintien d'une même image conduit à un phénomène de rémanence. Il présente aussi, lorsqu'il est utilisé pour des mesures, des inconvénients liés à la stabilité temporelle de l'image, et aux problèmes de parallaxe dus à l'épaisseur de la glace de l'écran et à sa forme bombée.

Un écran de type LCD fournit une solution simple à ces problèmes: il est d'un encombrement réduit, n'est pas sujet à la rémanence si une image est maintenue pendant longtemps sur l'écran, ne pose pas de problèmes de parallaxe ou de dérive temporelle de l'image.

Toutefois, il n'existe pas de système permettant d'afficher sur un écran LCD l'image fournie par une caméra CCD.

Ce problème se pose en particulier dans le domaine de l'optique. Il est nécessaire pour les opticiens de placer avec précision verres et lentilles par rapport aux supports destinés à les recevoir. Des machines existantes, permettent de visualiser sur un écran cathodique l'image d'un verre, en même temps que l'image de son support, et par exemple de sa monture. Ces machines fonctionnent avec une caméra type CCD, qui filme l'image que projette un verre sur un écran dépoli sous l'éclairage d'une lumière émise par une diode électroluminescente. L'image filmée par la caméra CCD est projetée sur un écran cathodique, et l'image de la monture correspondante est projetée en même temps.

Ce système pourrait encore être amélioré en utilisant un écran plat type LCD à la place du tube cathodique. Un des objets de l'invention est donc de fournir un dispositif susceptible de recevoir en entrée l'ima-

ge fournie par une caméra CCD et de délivrer en sortie une image à destination d'un écran LCD.

Les seuls dispositifs connus dans le domaine technique en cause sont des circuits contrôleurs graphiques pour matrice d'affichage LCD, qui permettent d'afficher sur une telle matrice une image au format VGA ou une image dans un format différent, et par exemple une image non VGA, non entrelacée, asynchrone. De tels circuits ne sont pas adaptés à recevoir en entrée une image au format CCIR ou EIA, telle que celle fournie par une caméra CCD.

La présente invention propose une solution à ce problème, et permet de combiner les avantages d'une caméra type CCD monochrome et d'une matrice d'affichage du type LCD.

L'invention a pour objet un procédé de transformation d'un signal vidéo représentatif d'une image vidéo en un signal représentatif d'une image pour matrice d'affichage (LCD), caractérisé en ce qu'il comporte les étapes consistant à:

- séparer les informations de synchronisation trame et ligne du signal vidéo des informations utiles des trames paire et impaire;
- convertir lesdites informations utiles en signaux numériques correspondant aux trames paire et impaire;
- écrire dans une partie paire d'une mémoire les signaux numériques correspondant aux trames paires et dans une partie impaire de la dite mémoire les signaux numériques correspondant aux trames impaires, de façon synchrone au signal vidéo;
- lire alternativement dans la mémoire impaire les signaux numériques correspondant à une ligne de la trame impaire, et dans la mémoire paire les signaux numériques correspondant à une ligne de la trame paire, de façon synchrone au signal représentatif d'une image pour matrice d'affichage à reconstituer;
- reconstituer une image pour matrice d'affichage, à partir des signaux ainsi lus.

Selon une variante de ce procédé, lesdites étapes consistant respectivement à lire et à écrire s'effectuent simultanément respectivement dans l'une et dans l'autre des dites parties paire et impaire de la dite mémoire.

L'invention a aussi pour objet un dispositif pour la mise en oeuvre de ce procédé, comportant:

- un convertisseur analogique numérique vidéo, destiné à recevoir l'image vidéo à transformer et fournissant en sortie des signaux numériques correspondant aux trames paire et impaires et des signaux de synchronisation composite trame et ligne;
- une mémoire de stockage d'une image, présentant au moins une partie paire et au moins une partie impaire, accessible en écriture et en lecture asynchrones;

- un contrôleur graphique gérant l'écriture des signaux fournis par le convertisseur dans la dite mémoire, et la lecture dans la dite mémoire, et fournissant en sortie un signal pour matrice d'affichage.

Dans un mode de réalisation du dispositif, la dite mémoire présente quatre parties correspondant respectivement à la partie supérieure de la trame paire du signal vidéo, à la partie supérieure de la trame impaire du signal vidéo, à la partie inférieure de la trame paire du signal vidéo, et à la partie inférieure de la trame impaire du signal vidéo.

Le contrôleur graphique comporte:

- un module de synchronisation vidéo assurant la détection de la fenêtre utile du signal vidéo;
- un module d'écriture assurant la synchronisation de l'écriture dans les parties de la mémoire des signaux numériques fournis par le convertisseur analogique numérique vidéo;
- un module de lecture assurant la synchronisation de la lecture dans la dite mémoire et de la génération du signal pour matrice d'affichage;
- un module de traitement, transformant les signaux lus dans la dite mémoire en un signal pour matrice d'affichage.

Dans un mode de réalisation, le module de traitement comprend un module palette de gris assurant la transformation en niveaux de gris des valeurs des signaux lus dans la dite mémoire, et un module interface qui assure la sérialisation des signaux reçus du dit module palette de gris pour constituer un signal pour matrice d'affichage.

Dans un autre mode de réalisation, le dispositif comprend en outre une mémoire d'incrustation destinée à recevoir une image à incruster dans la dite image pour matrice d'affichage, et le dit contrôleur graphique gère en outre la lecture dans la dite mémoire d'incrustation, et fournit en sortie un signal pour matrice d'affichage dans laquelle est incrustée ladite image à incruster.

Le contrôleur graphique du dispositif comporte alors:

- un module de synchronisation vidéo assurant la détection de la fenêtre utile du signal vidéo;
- un module d'écriture assurant la synchronisation de l'écriture dans les parties de la mémoire des signaux numériques fournis par le convertisseur analogique numérique vidéo;
- un module de lecture assurant la synchronisation de la lecture dans la dite mémoire et dans la dite mémoire d'incrustation et de la génération du signal pour matrice d'affichage;
- un module de gestion de la mémoire d'incrustation et un module de génération des adresses permettant l'écriture ou la lecture dans la dite mémoire d'incrustation;
- un module de multiplexage des signaux lus dans ladite mémoire et dans la dite mémoire

d'incrustation;

- un module de traitement, transformant les signaux provenant du dit module de multiplexage en un signal pour matrice d'affichage.

Dans un mode de réalisation, ledit module de traitement comprend un module palette de gris assurant la transformation en niveaux de gris des valeurs des signaux provenant du dit module de multiplexage, et un module interface qui assure la sérialisation des signaux reçus du dit module palette de gris pour constituer un signal pour matrice d'affichage.

L'invention a enfin pour objet l'application d'un tel dispositif à un appareil de centrage de verres, comprenant en outre:

- un ensemble fournissant une image vidéo du verre à centrer;
- un ensemble lecteur de monture, comprenant un microprocesseur générant une image d'une monture et d'une mire, à incruster dans ladite image vidéo;
- un dispositif d'affichage constitué d'une matrice d'affichage.

Les caractéristiques et avantages de la présente invention ressortiront mieux de la description suivante, donnée à titre d'exemple et en référence aux figures annexées qui montrent:

- la figure 1, un schéma synoptique d'une application de l'invention à un dispositif de centrage de verre;
- la figure 2 un schéma synoptique d'un premier mode de réalisation d'un dispositif pour la mise en oeuvre du procédé selon l'invention;
- la figure 3 un schéma synoptique d'un mode de réalisation de la mémoire de stockage du dispositif de la figure 2;
- la figure 4 un schéma synoptique d'un mode de réalisation du contrôleur graphique du dispositif de la figure 2;
- la figure 5 un schéma synoptique d'un deuxième mode de réalisation d'un dispositif pour la mise en oeuvre du procédé de l'invention;
- la figure 6 un schéma synoptique d'un mode de réalisation du contrôleur graphique du dispositif de la figure 5.

La figure 1 montre un schéma synoptique d'une application de l'invention à un dispositif de centrage de verre. Le dispositif de centrage de verre de la figure 1 comprend un premier ensemble 1, qui fournit une image vidéo au format CCIR ou EIA du verre à traiter. Typiquement, l'ensemble 1 comprend un support sur lequel est posé le verre à traiter, un dispositif d'éclairage de ce verre et une caméra CCD qui filme une image du verre. L'ensemble 1 fournit sur une sortie 2 une image vidéo du verre.

Le dispositif de la figure 1 comprend en outre un ensemble 3 lecteur de monture, qui permet d'obtenir une image d'une monture donnée. Des appareils de ce type sont connus dans l'art antérieur. L'ensemble

3 comprend aussi un microprocesseur susceptible de générer une mire. L'ensemble 3 fournit sur une sortie 4 des signaux représentatifs de la monture et de la mire, destinés à être superposés à l'image du verre fournie par l'ensemble 1. La structure de ces signaux est décrite plus en détail dans la suite.

Le dispositif de la figure 1 comprend aussi un écran LCD 5, pour l'affichage de l'image du verre, de la monture et de la mire. Comme expliqué plus haut, l'utilisation de l'écran LCD 5 permet d'éviter les inconvénients de volume, d'instabilité temporelle et de parallaxe des dispositifs connus. L'écran LCD 5 présente une entrée schématiquement indiquée par la référence 6 pour la réception de l'image à afficher.

Enfin, le dispositif de la figure 1 comprend un dispositif de transformation d'image 7, mettant en oeuvre le procédé selon l'invention, et dont la structure et le fonctionnement sont décrits plus en détail en référence aux figures 5 et 6. Le dispositif de transformation d'image 7 génère une image pour écran type LCD qui superpose les images du verre à traiter, de la monture et de la mire. Cette image est transmise pour affichage à l'entrée 6 de l'écran LCD 5.

Le dispositif de la figure 1 permet un affichage sur un écran LCD de l'image d'un verre, d'une monture et d'une mire, et présente les avantages décrits plus haut.

La figure 2 montre un schéma synoptique d'un premier mode de réalisation d'un dispositif 10 pour la mise en oeuvre du procédé selon l'invention. Le dispositif de la figure 2 permet de transformer une image vidéo en une image pour matrice d'affichage. Le dispositif 10 présente une entrée 11 destinée à recevoir une image vidéo. Sur la figure 2 est représentée schématiquement une caméra vidéo 12 fournissant cette image. Le dispositif 10 présente une sortie 13 fournissant une image pour écran LCD; un écran LCD 14 est aussi représenté schématiquement sur la figure 2. Le dispositif 10 est commandé par un microprocesseur 15.

Le dispositif 10 comprend un convertisseur analogique-numérique vidéo 16, dont l'entrée est reliée à l'entrée 11 du dispositif 10 et reçoit une image vidéo. Le convertisseur 16 peut par exemple être réalisé à l'aide d'un composant type BT 252 Brooktree, qui présente les fonctionnalités suivantes:

- un convertisseur flash 8 bits;
- une détection de synchronisation trame et ligne du signal vidéo;
- une mémoire RAM de 256x8, servant de table de correction de linéarité du signal vidéo, et susceptible d'être adressée par le microprocesseur 15;
- gain et offset de conversion programmable par le microprocesseur 15.

Le dispositif 10 comprend une mémoire 17 pour le stockage d'une image, constituée d'une mémoire RAM double port, par exemple du type TMS 4C 1050

(Texas) accessible en écriture et en lecture asynchrones. La mémoire est par exemple réalisée à l'aide d'une RAM pseudo-static type FIFO, à écriture-lecture asynchrone et partagée en deux parties paire et impaire. Chacune des parties paire et impaire peut être séparée en une partie haute et une partie basse.

Le dispositif 10 comprend un contrôleur graphique 18, relié au microprocesseur 15. Le contrôleur graphique est aussi relié au convertisseur 16, et à la mémoire 17. La mémoire 17 est adressée en écriture par la sortie du convertisseur analogique-numérique vidéo 16, sous le contrôle du contrôleur graphique 18. La mémoire 17 est adressée en écriture/lecture par le microprocesseur 15, par l'intermédiaire du contrôleur graphique 18. Le contrôleur graphique 18 est relié à la sortie 13 du dispositif 10 et fournit une image LCD. Le contrôleur graphique 18 peut être réalisé sous la forme d'un circuit PLD (programmable logic device), et ses différentes fonctionnalités sont décrites plus précisément en référence à la figure 3.

Le dispositif de la figure 2 fonctionne de la façon suivante: dans le convertisseur 16, le signal vidéo reçu de la caméra 12 est traité de façon à séparer les données "utiles" des données de synchronisation de trame et de synchronisation de ligne. Par données "utiles", on entend les données correspondant aux niveaux gris des pixels de chacune des lignes pour les trames paire et impaire. Les données utiles sont numérisées dans le convertisseur 16. On dispose donc, en sortie du convertisseur, et de façon synchrone au signal vidéo d'entrée, des données utiles des trames paires et impaires, numérisées.

Ces données utiles sont écrites dans la mémoire 17, dans les parties paire et impaire correspondantes. Autrement dit, lorsque l'on obtient en sortie du convertisseur 16 les données utiles numérisées de la trame paire, on les écrit dans la partie paire de la mémoire 17, et quand on obtient en sortie du convertisseur 16 les données utiles numérisées de la trame impaire, on les écrit dans la partie impaire de la mémoire 17. Cette écriture s'effectue de façon synchrone au signal vidéo.

En même temps, on lit les données écrites dans les parties paires et impaires de la mémoire 17 non plus de façon synchrone avec le signal vidéo, mais à une fréquence compatible avec celle du contrôleur graphique 18 qui pilote l'écran LCD 14. Les données ainsi lues sont utilisées par le contrôleur graphique pour l'affichage sur l'écran graphique.

Les opérations de lecture et d'écriture dans la mémoire 17 sont asynchrones et contrôlées par le contrôleur graphique 18, comme cela apparaît de la description en référence aux figures 3 et 4.

La figure 3 montre un schéma synoptique d'un mode de réalisation de la mémoire 17 de stockage du dispositif 10 de la figure 2. La mémoire 17 est organisée en quatre plans mémoire 20, 21, 22, 23 correspondant respectivement à la partie supérieure de la

trame paire du signal vidéo, à la partie supérieure de la trame impaire du signal vidéo, à la partie inférieure de la trame paire du signal vidéo, et à la partie inférieure de la trame impaire du signal vidéo.

En écriture, ces quatre plans mémoire reçoivent en entrée sur quatre bits D0 à D3 les signaux utiles des trames paire et impaire en provenance du convertisseur 16. Quatre signaux de sélection d'écriture WEU, WOU, WEL et WOL permettent respectivement de choisir dans lequel des plans mémoires 20, 21, 22, 23 les signaux D0 à D3 doivent être écrits.

En lecture, les deux plans mémoire supérieurs 20 et 21 fournissent sur quatre bits UD0 à UD3 les données utiles, à destination du contrôleur graphique. De même, les deux plans mémoire inférieurs 22 et 23 fournissent sur quatre bits LD0 à LD3 les données utiles, à destination du contrôleur graphique. Deux signaux RE et RO permettent de sélectionner une lecture dans les plans mémoires 20, 22 de la trame paire ou dans les plans mémoires 21, 23 de la trame impaire.

Comme expliqué en référence à la figure 2, l'écriture et la lecture dans la mémoire 17 se font de façon asynchrone, le contrôleur graphique émet les signaux WEU, WOU, WEL, WOL, RE et RO permettant de contrôler l'écriture et la lecture dans les différents plans mémoire. La séparation de la mémoire 17 selon les trames paire et impaire permet de n'écrire à un moment donné que dans l'un des plans mémoire 20, 22 ou 21, 23. La séparation de la mémoire 17 selon les parties supérieure et inférieure de l'image permet de simplifier la constitution des signaux à destination de l'écran LCD, qui est séparé en une partie supérieure et une partie inférieure.

La figure 4 montre un schéma synoptique d'un mode de réalisation du contrôleur graphique 18 du dispositif de la figure 2. Les différents modules du contrôleur graphique 18 sont représentés schématiquement. On retrouve sur la figure 4 le convertisseur 16, le microprocesseur 15, l'écran 14 et la mémoire 17. Le contrôleur graphique 18 présente une horloge non représentée, qui génère un signal d'horloge.

Le contrôleur graphique 18 comprend un module de synchronisation vidéo 30, qui assure la détection de la fenêtre utile du signal vidéo, i.e. de la fenêtre temporelle où se trouvent les informations utiles du signal vidéo. Le module de synchronisation vidéo 30 reçoit du convertisseur 16 un signal de synchronisation trame et ligne. Il reçoit de l'horloge du contrôleur 18 un signal d'horloge. Le module de synchronisation vidéo 30 émet en sortie un signal de synchronisation et un signal d'horloge pour l'écriture dans la mémoire 17.

Le contrôleur graphique 18 comprend un module d'écriture 31 dans la mémoire 17. Ce module d'écriture 31 assure la génération des signaux WEU, WOU, WEL, WOL d'écriture dans la mémoire 17, en synchronisme avec le signal vidéo reçu. Le module

d'écriture 31 reçoit du convertisseur 16 un signal représentatif de la présence de signal vidéo utile, ainsi qu'un signal d'horloge émis par un oscillateur externe non représenté. Le module d'écriture 31 reçoit aussi le signal de synchronisation et un signal d'horloge pour l'écriture dans la mémoire 17 émis par le module de synchronisation vidéo 30. Sur la base des informations qu'il reçoit, le module d'écriture 31 génère à destination de la mémoire 17 les signaux d'écriture WEU, WOU, WEL, WOL. Il génère aussi un signal de reset d'écriture dans la mémoire 17, ainsi qu'une horloge d'écriture.

Les modules de synchronisation vidéo 30 et d'écriture 31 permettent ainsi de piloter depuis le contrôleur graphique 18 l'écriture dans la mémoire 17, de façon synchrone au signal vidéo reçu.

Le contrôleur graphique 18 comprend un module de lecture 32. Le module de lecture 32 permet de synchroniser la lecture de la mémoire 17 et la génération des signaux destinés à l'écran LCD 14. Le module de lecture 32 reçoit le signal d'horloge du contrôleur graphique 18. Il émet vers la mémoire 17 les signaux de lecture RE et RO des plans mémoires 20, 22 de la trame paire ou dans les plans mémoires 21, 23 de la trame impaire. Le module de lecture 32 est relié à l'écran LCD 14 et émet des signaux de commande d'écriture dans l'écran LCD, à savoir des signaux de début d'écriture, de début de balayage et d'horloge de balayage.

Le contrôleur graphique 18 comprend un module palette de gris 33, qui permet de transformer les signaux lus dans la mémoire 17 en différents niveaux de gris à destination de l'écran LCD 14. Le module palette de gris 33 présente une partie supérieure et une partie inférieure. La partie supérieure du module palette de gris 33 reçoit les signaux UD0 à UD3 provenant des deux plans mémoire supérieurs 20 et 21 de la mémoire 17, tandis que la partie inférieure du module palette de gris 33 reçoit les signaux LD0 à LD3 provenant des deux plans mémoire inférieurs 22 et 23 de la mémoire 17; les parties supérieure et inférieure du module 33 reçoivent en outre du module de lecture 32 un signal de sélection d'algorithme. En fonction de ce signal, un algorithme de traitement des signaux provenant de la mémoire vidéo est choisi. Cet algorithme peut par exemple être celui décrit dans la demande de brevet FR 91 00288 publiée sous le n° 2671656. Les parties supérieure et inférieure du module 33 fournissent en sortie des signaux utiles en différents niveaux de gris.

Les signaux émis par le module palette de gris 33 sont transmis à un module interface 34. Ce module transforme les signaux qu'il reçoit en signaux adaptés à l'écran LCD. Le module 34 est comme le module 33 séparé en une partie supérieure et une partie inférieure. La partie supérieure (respectivement inférieure) reçoit les signaux provenant de la partie supérieure (respectivement inférieure) du module 33, les

séréalise et émet vers la partie supérieure (respectivement inférieure) de l'écran LCD 14 un signal adapté. Le module 34 est synchronisé par un signal reçu du module de lecture 32.

Les différents modules du contrôleur 18 permettent la mise en oeuvre du procédé de l'invention. L'écriture dans la mémoire 17 est réalisée grâce aux modules de synchronisation vidéo 30 et d'écriture 31; la lecture dans la mémoire 17 est commandée par le module de lecture 32. Les signaux lus dans la mémoire 17 sont traités dans les modules palette de gris 33 et interface 34 pour être adaptés à l'écran LCD 14. L'écriture dans l'écran LCD 14 se fait grâce aux signaux de commande émis par le module de lecture 32 et aux signaux de données émis par le module interface 34.

Le microprocesseur 15 permet de contrôler le gain et l'offset du convertisseur 16.

La figure 5 montre un schéma synoptique d'un deuxième mode de réalisation d'un dispositif 40 pour la mise en oeuvre du procédé de l'invention. Le dispositif de la figure 5 permet de transformer une image vidéo en une image pour matrice d'affichage. Il est aussi complété de façon à pouvoir incruster sur l'image de l'écran LCD une image d'incrustation. Cette image d'incrustation, dans une application telle que celle décrite à la figure 1, comprend une mire et la forme de la monture dans laquelle le verre doit être monté. Bien entendu, l'image d'incrustation n'est pas limitée à cet exemple d'utilisation.

Les parties du dispositif de la figure 5 analogues à celles du dispositif de la figure 2 portent les mêmes références numériques et ne sont pas décrites plus en détail.

Le dispositif 40 comprend, comme le dispositif 10 de la figure 2, un convertisseur analogique-numérique vidéo 16, une mémoire 17 (voir figure 3), et un contrôleur graphique 41. Le dispositif 40 comprend en outre une mémoire d'incrustation 42, reliée d'une part au microprocesseur 15 et d'autre part au contrôleur graphique 41.

Le dispositif de la figure 5 fonctionne, pour ce qui est de la transformation de l'image vidéo fournie sur l'entrée 11, comme celui de la figure 2. En outre, le microprocesseur 15 stocke dans la mémoire d'incrustation 42 une image à incruster sur l'écran LCD. Cette image est transmise à l'écran LCD 14 par le contrôleur graphique 41, en sommation avec l'image vidéo transformée, de façon à permettre l'incrustation.

La mémoire d'incrustation 42 est avantageusement séparée en une partie supérieure et une partie inférieure, comme la mémoire 17. Elle peut être réalisée à l'aide d'une mémoire RAM dynamique double port, par exemple du type TC 524256 (Toshiba), accessible par le microprocesseur via le contrôleur graphique 41. La dimension de la mémoire 42 est typiquement de 480x640x4 bits, pour un écran LCD standard.

Le fonctionnement du dispositif de la figure 5 ressort clairement de la description de la figure 6.

La figure 6 montre un schéma synoptique d'un mode de réalisation du contrôleur graphique 41 du dispositif de la figure 5. Les modules du contrôleur graphique identiques à ceux du contrôleur graphique de la figure 4 portent les mêmes références numériques et ne sont pas décrits plus en détail. Comme le contrôleur graphique 18 de la figure 4, le contrôleur graphique 41 de la figure 6 peut être réalisé sous la forme d'un circuit PLD (programmable logic device).

Le contrôleur graphique présente en outre un module 43 de gestion de la mémoire d'incrustation 42, un module 44 de génération des adresses mémoire d'incrustation et un module 45 de sommation.

Le module 43 de gestion de la mémoire d'incrustation 42 fournit les signaux nécessaires au contrôle de l'écriture de l'image d'incrustation par le microprocesseur, ainsi que les signaux de rafraîchissement de la mémoire 42. Le module 43 reçoit du microprocesseur 15 un signal de sélection de lecture ou d'écriture dans la mémoire 42. Il reçoit aussi un signal de début d'un cycle de lecture ou d'écriture, un signal de synchronisation cycle pour la lecture ou l'écriture, ainsi qu'un signal d'accusé de réception pour les cycles de lecture ou d'écriture.

Le module 43 reçoit en outre du module de lecture 32 un signal de synchronisation pour le transfert des données de la mémoire d'incrustation 42 vers le contrôleur graphique.

Le module 43 émet vers la mémoire d'incrustation 42 des signaux de sélection d'adresse ligne, de sélection d'adresse colonne en partie haute ou en partie basse de la mémoire 42, d'autorisation d'écriture et d'autorisation de transfert.

Le module 43 reçoit du module de génération des adresses mémoire d'incrustation 44 des signaux de sélection de la partie haute ou basse de la mémoire 42, et émet vers le module 44 des signaux de synchronisation de transfert des données et de synchronisation ligne.

Le module 44 de génération des adresses mémoire d'incrustation de gestion assure la génération des adresses de la mémoire d'incrustation 42, en lecture ou en écriture. En écriture dans la mémoire 42, le module 44 reçoit, depuis le microprocesseur 15, sur 11 bits, les adresses d'écriture ou de lecture. Il émet en fonction de cette adresse vers le module 43 les signaux de sélection d'adresse ligne, et de sélection d'adresse colonne en partie haute ou en partie basse de la mémoire 42. Il émet donc vers la mémoire d'incrustation 42 une adresse multiplexée sur 9 bits. En outre, le module 44 reçoit du module 43 les signaux d'autorisation d'écriture et d'autorisation de transfert.

En lecture dans la mémoire 42, le module 44 reçoit du module de lecture 32 une adresse de lecture. Il émet en fonction de cette adresse vers le module 43 les signaux de sélection d'adresse ligne, et de sé-

lection d'adresse colonne en partie haute ou en partie basse de la mémoire 42. Il émet aussi vers la mémoire d'incrustation 42 une adresse de lecture.

La mémoire d'incrustation 42 est reliée au contrôleur 41 et reçoit d'une part les signaux de contrôle émis par le module 43 et d'autre part les signaux d'adresse émis par le module 44. La mémoire 42 est une mémoire RAM à double port; un des ports reçoit sur quatre bits les signaux provenant du microprocesseur 15 (le cas échéant par l'intermédiaire du contrôleur); l'autre port est relié au module de sommation 45 du contrôleur 41.

Les modules 43 et 44 permettent ainsi l'écriture de l'image d'incrustation par le microprocesseur dans la mémoire 42. Ils permettent aussi la lecture de l'image d'incrustation dans la mémoire 42, sur commande du module de lecture 32.

Les signaux lus par le contrôleur graphique 41 dans la mémoire d'incrustation 42 sont transmis au module de sommation 45. Ce module de sommation 45 est disposé en amont du module palette de gris 33. Il reçoit les signaux provenant de la mémoire 17, et les signaux provenant de la mémoire d'incrustation 42. Il réalise une sommation temporelle des signaux qu'il reçoit et transmet le résultat vers le module 33 palette de gris.

Le dispositif de la figure 6 permet d'afficher sur l'écran LCD 14 une image correspondant à l'image vidéo de la caméra 12, avec une image d'incrustation fournie par le microprocesseur 15. Il est particulièrement adapté à la mise en oeuvre de l'invention décrite en référence à la figure 1.

La réalisation pratique des différents modules des contrôleurs graphiques 18 et 41 est à la portée de l'homme du métier qui peut aussi utiliser d'autres circuits que les circuits PLD proposés plus haut.

Revendications

1.- Procédé de transformation d'un signal vidéo représentatif d'une image vidéo en un signal représentatif d'une image pour matrice d'affichage (LCD), caractérisé en ce qu'il comporte les étapes consistant à:

- séparer les informations de synchronisation trame et ligne du signal vidéo des informations utiles des trames paire et impaire;
- convertir lesdites informations utiles en signaux numériques correspondant aux trames paire et impaire;
- écrire dans une partie paire d'une mémoire les signaux numériques correspondant aux trames paires et dans une partie impaire de la dite mémoire les signaux numériques correspondant aux trames impaires, de façon synchrone au signal vidéo;
- lire alternativement dans la mémoire impai-

re les signaux numériques correspondant à une ligne de la trame impaire, et dans la mémoire paire les signaux numériques correspondant à une ligne de la trame paire, de façon synchrone au signal représentatif d'une image pour matrice d'affichage à reconstituer;

- reconstituer une image pour matrice d'affichage, à partir des signaux ainsi lus.

2.- Procédé selon la revendication 1, caractérisé en ce que lesdites étapes consistant respectivement à lire et à écrire s'effectuent simultanément respectivement dans l'une et dans l'autre desdites parties paire et impaire de la dite mémoire.

3.- Dispositif pour la mise en oeuvre du procédé selon la revendication 1 ou 2, comportant:

- un convertisseur analogique numérique vidéo (16), destiné à recevoir l'image vidéo à transformer et fournissant en sortie des signaux numériques correspondant aux trames paire et impaires et des signaux de synchronisation composite trame et ligne;
- une mémoire (17) de stockage d'une image, présentant au moins une partie paire (20, 22) et au moins une partie impaire (21, 23), accessible en écriture et en lecture asynchrones;
- un contrôleur graphique (18; 41) gérant l'écriture des signaux fournis par le convertisseur (16) dans la dite mémoire (17), et la lecture dans la dite mémoire (17), et fournissant en sortie un signal pour matrice d'affichage.

4.- Dispositif selon la revendication 4, caractérisé en ce que la dite mémoire (17) présente quatre parties (20, 21, 22, 23) correspondant respectivement à la partie supérieure de la trame paire du signal vidéo, à la partie supérieure de la trame impaire du signal vidéo, à la partie inférieure de la trame paire du signal vidéo, et à la partie inférieure de la trame impaire du signal vidéo.

5.- Dispositif selon la revendication 3 ou 4, caractérisé en ce que ledit contrôleur graphique (18; 41) comporte:

- un module de synchronisation vidéo (30) assurant la détection de la fenêtre utile du signal vidéo;
- un module d'écriture (31) assurant la synchronisation de l'écriture dans les parties de la mémoire (17) des signaux numériques fournis par le convertisseur analogique numérique vidéo (16);
- un module de lecture assurant la synchronisation de la lecture dans la dite mémoire (17) et de la génération du signal pour matrice d'affichage;
- un module de traitement (33, 34), transformant les signaux lus dans la dite mémoire (17) en un signal pour matrice d'affichage.

6.- Dispositif selon la revendication 5, caractérisé

en ce que ledit module de traitement comprend un module palette de gris (33) assurant la transformation en niveaux de gris des valeurs des signaux lus dans la dite mémoire (17), et un module interface (34) qui assure la sérialisation des signaux reçus du dit module palette de gris (33) pour constituer un signal pour matrice d'affichage.

5

7.- Dispositif selon la revendication 3 ou 4, caractérisé en ce qu'il comprend en outre une mémoire d'incrustation (42) destinée à recevoir une image à incruster dans la dite image pour matrice d'affichage, et en ce que le dit contrôleur graphique (41) gère en outre la lecture dans la dite mémoire d'incrustation (42), et fournit en sortie un signal pour matrice d'affichage dans laquelle est incrustée ladite image à incruster.

10

15

8.- Dispositif selon la revendication 7, caractérisé en ce que ledit contrôleur graphique (41) comporte:

- un module de synchronisation vidéo (30) assurant la détection de la fenêtre utile du signal vidéo;
- un module d'écriture (31) assurant la synchronisation de l'écriture dans les parties de la mémoire (17) des signaux numériques fournis par le convertisseur analogique numérique vidéo (16);
- un module de lecture assurant la synchronisation de la lecture dans la dite mémoire (17) et dans la dite mémoire d'incrustation (42) et de la génération du signal pour matrice d'affichage;
- un module (43) de gestion de la mémoire d'incrustation (42) et un module (44) de génération des adresses permettant l'écriture ou la lecture dans ladite mémoire d'incrustation (42);
- un module (45) des signaux lus dans ladite mémoire (17) et dans la dite mémoire d'incrustation (42);
- un module de traitement (33, 34), transformant les signaux provenant du dit module (45) de multiplexage en un signal pour matrice d'affichage.

20

25

30

35

40

9.- Dispositif selon la revendication 8, caractérisé en ce que ledit module de traitement comprend un module palette de gris (33) assurant la transformation en niveaux de gris des valeurs des signaux provenant du dit module (45) de multiplexage, et un module interface (34) qui assure la sérialisation des signaux reçus du dit module palette de gris (33) pour constituer un signal pour matrice d'affichage.

45

50

10.- Application d'un dispositif selon l'une des revendications 7 à 9 à un appareil de centrage de verres, comprenant en outre:

- un ensemble (1) fournissant une image vidéo du verre à centrer;
- un ensemble (3) lecteur de monture, comprenant un microprocesseur générant une image d'une monture et d'une mire, à incruster dans

55

ladite image vidéo;

- un dispositif d'affichage constitué d'une matrice d'affichage (5).

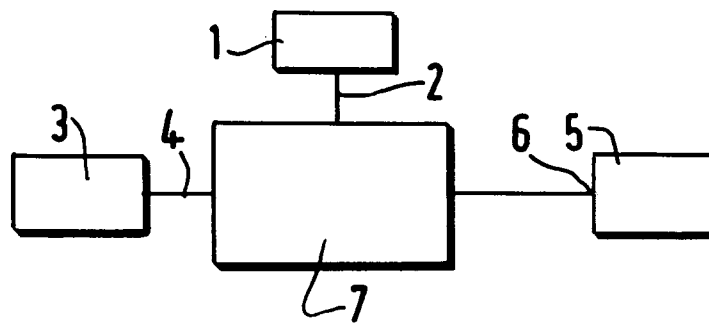


FIG.1

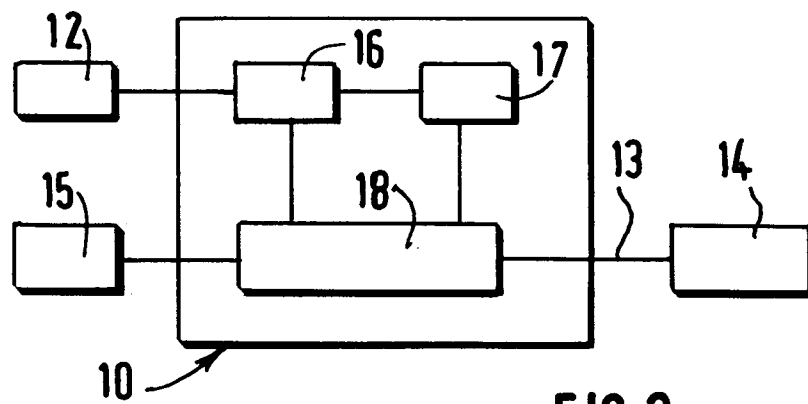


FIG.2

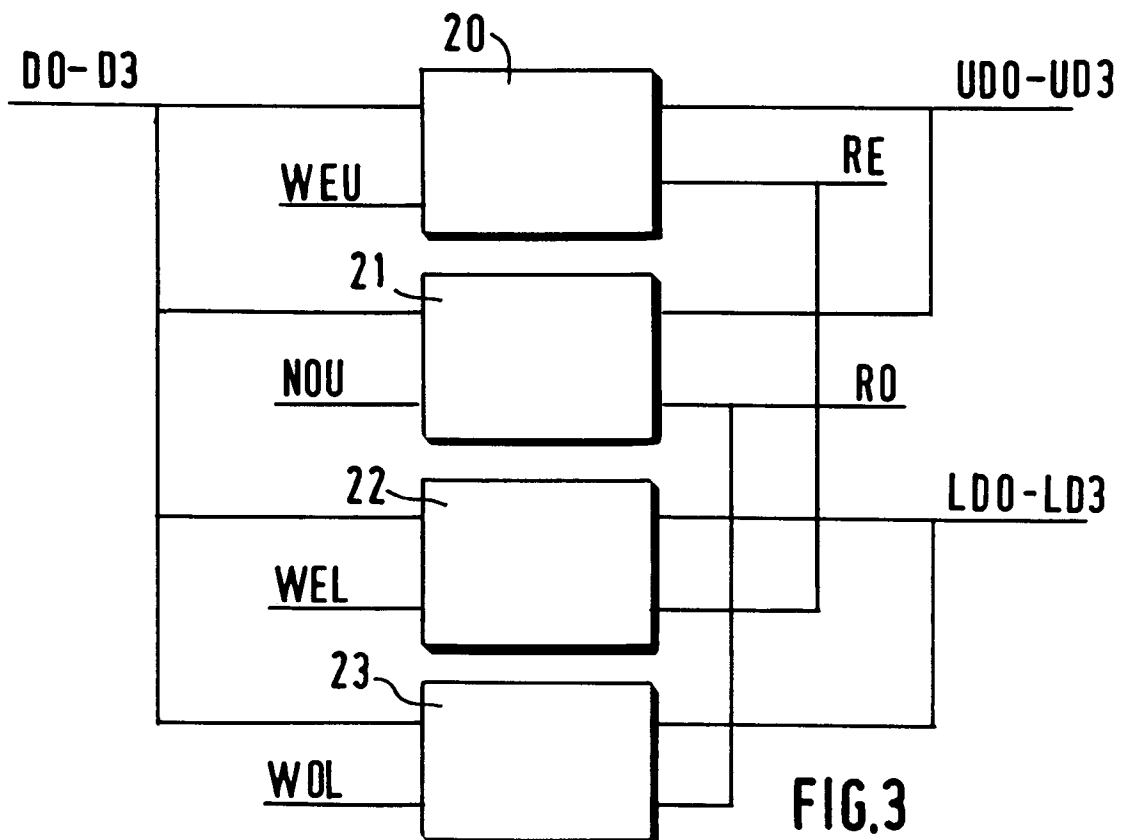


FIG.3

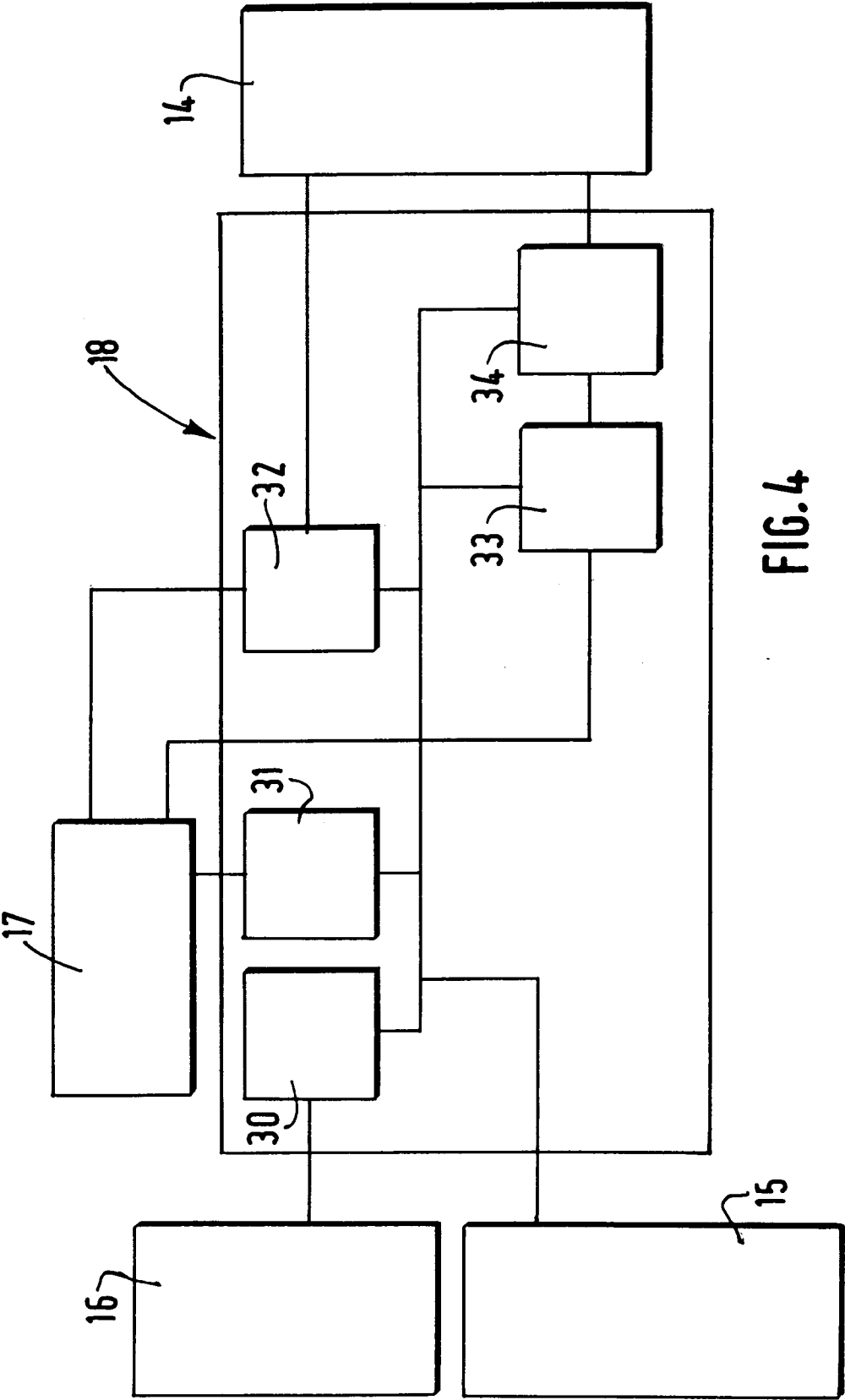
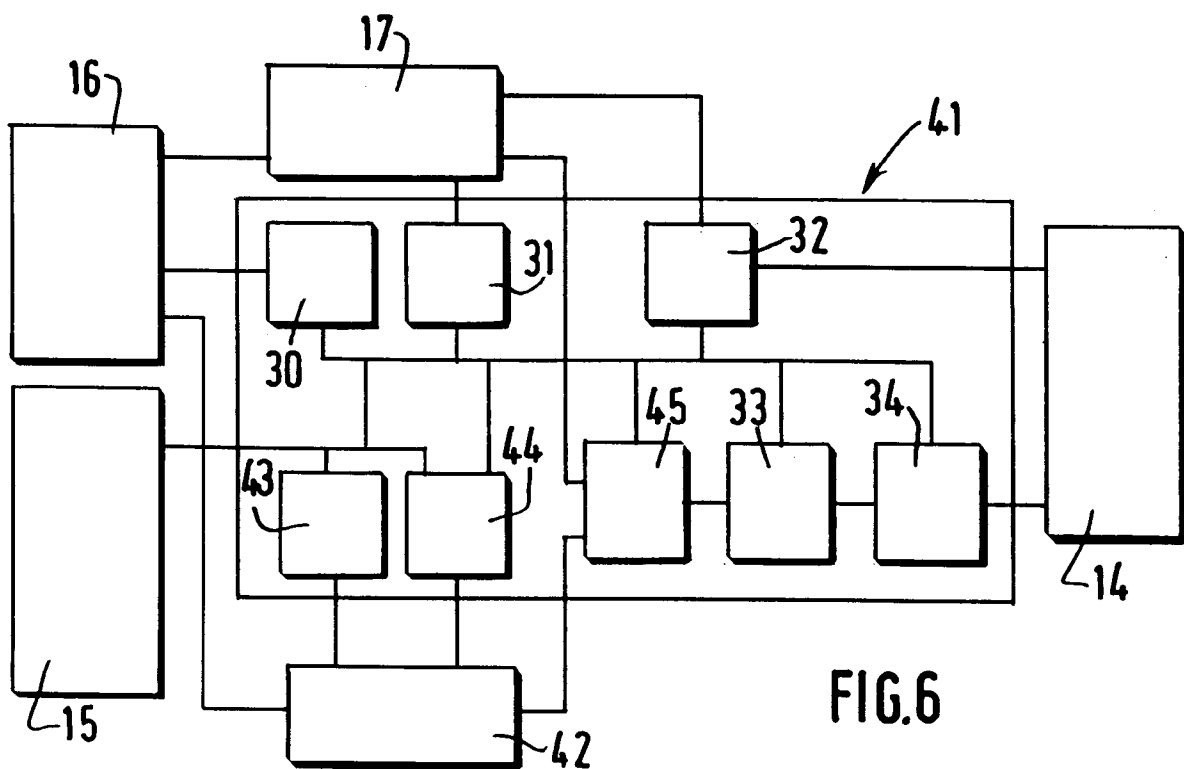
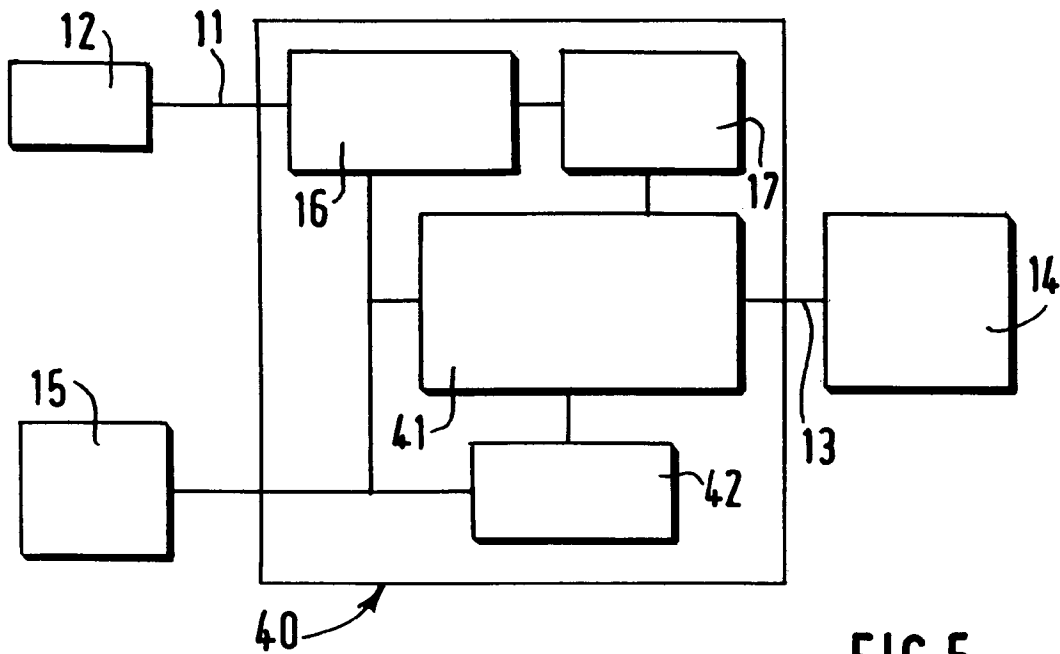


FIG.4





Office européen
des brevets

RAPPORT DE RECHERCHE EUROPEENNE

Numéro de la demande
EP 95 40 1053

| DOCUMENTS CONSIDERES COMME PERTINENTS | | | |
|---|---|---|---|
| Catégorie | Citation du document avec indication, en cas de besoin, des parties pertinentes | Revendication concernée | CLASSEMENT DE LA DEMANDE (Int.Cl.6) |
| Y | EP-A-0 539 033 (SHARP K.K.) 28 Avril 1993 * page 2, ligne 34 - ligne 38; figures 5,6,11 * * page 9, ligne 25 - ligne 43 * --- | 1-3,5 | G09G3/36 G06F3/147 G09G1/16 H04N5/44 H04N5/907 |
| Y | EP-A-0 479 508 (SHARP K.K.) 8 Avril 1992 * Abrégé * * colonne 5, ligne 30 - colonne 8, ligne 4; figures 3-5 * --- | 1-3,5 | |
| Y | EP-A-0 279 444 (SUMITOMO ELECTRIC INDUSTRIES LTD.) 24 Août 1988 * Abrégé * * page 9, ligne 35 - page 10, ligne 19; figure 13 * --- | 1-6 | |
| Y | EP-A-0 411 464 (K.K.TOSHIBA) 6 Février 1991 * Abrégé * * colonne 4, ligne 38 - colonne 6, ligne 6; figures 1,2 * --- | 1-6 | |
| A | | 9 | |
| A | FR-A-2 660 471 (SEXTANT AVIONIQUE) 4 Octobre 1991 * Abrégé * * page 5, ligne 31 - page 6, ligne 14; figures 1,4 * --- | 4 | DOMAINES TECHNIQUES RECHERCHES (Int.Cl.6) G09G G06F H04N |
| A | US-A-4 730 260 (MORI ET AL.) 8 Mars 1988 * Abrégé * * colonne 1, ligne 62 - colonne 2, ligne 44; figure 4 * --- | 7,8,10 | |
| A | EP-A-0 384 257 (I.B.M. CO.) 29 Août 1990 * Abrégé * * colonne 6, ligne 23 - colonne 7, ligne 20; figures 1,2 * --- | 7,8 | |
| Le présent rapport a été établi pour toutes les revendications | | | |
| Lieu de la recherche LA HAYE | | Date d'achèvement de la recherche 27 Juin 1995 | Rechercheur Corsi, F |
| <p>CATEGORIE DES DOCUMENTS CITES</p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire</p> <p>T : théorie ou principe à la base de l'invention E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date D : cité dans la demande L : cité pour d'autres raisons * : membre de la même famille, document correspondant</p> | | | |

EPO FORM 1503 03.92 (P04C02)



Office européen
des brevets

RAPPORT DE RECHERCHE EUROPEENNE

Numéro de la demande
EP 95 40 1053

| DOCUMENTS CONSIDERES COMME PERTINENTS | | | |
|--|---|---|---|
| Catégorie | Citation du document avec indication, en cas de besoin, des parties pertinentes | Revendication concernée | CLASSEMENT DE LA DEMANDE (Int.Cl.6) |
| A | EP-A-0 291 252 (SEIKO EPSON CO.) 17 Novembre 1988 * Abrégé * * figure 1 * ----- | 1 | |
| | | | DOMAINES TECHNIQUES RECHERCHES (Int.Cl.6) |
| Le présent rapport a été établi pour toutes les revendications | | | |
| Lieu de la recherche LA HAYE | | Date d'achèvement de la recherche 27 Juin 1995 | Examinateur Corst, F |
| CATEGORIE DES DOCUMENTS CITES X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire T : théorie ou principe à la base de l'invention E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant | | | |

EPO FORM 1503 (03.92) (P04/C02)