



(12)

## EUROPÄISCHE PATENTANMELDUNG

(43) Veröffentlichungstag:  
06.03.1996 Patentblatt 1996/10

(51) Int. Cl.<sup>6</sup>: H04H 7/00

(21) Anmeldenummer: 95112658.0

(22) Anmeldetag: 11.08.1995

(84) Benannte Vertragsstaaten:  
AT BE CH DE DK FR GB IT LI

(30) Priorität: 31.08.1994 CH 2660/94

(71) Anmelder: STUDER Professional Audio AG  
CH-8105 Regensdorf ZH (CH)

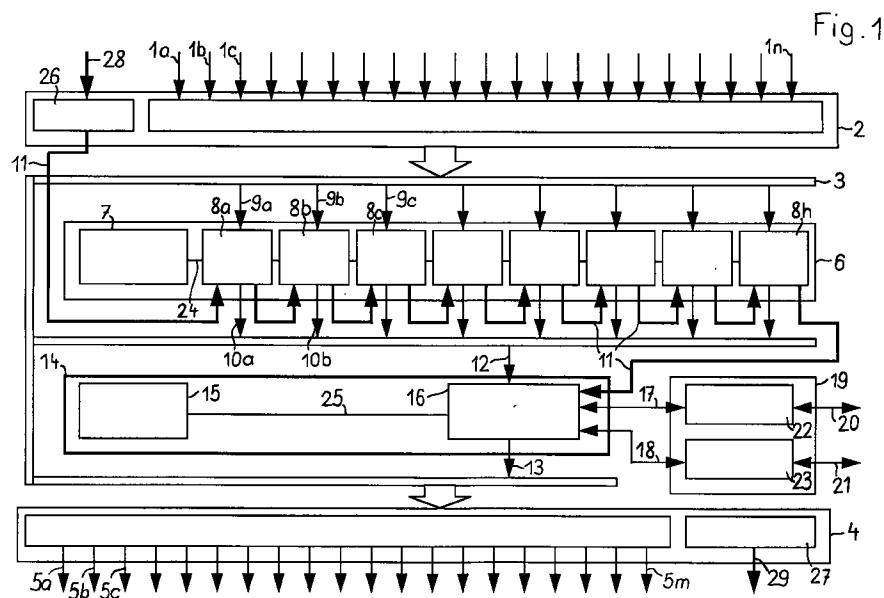
(72) Erfinder:

- Huber, Robert  
CH-8103 Unterengstringen (CH)
- Von Ow, Andreas  
CH-8340 Hinwil (CH)
- Duc, Philippe  
CH-1134 Vufflens-le-Château (CH)

### (54) Vorrichtung zur Bearbeitung von digitalen Audio-Signalen

(57) Die Erfindung betrifft eine Vorrichtung zur Bearbeitung von digitalen Audio-Signalen, mit einer Anzahl n Eingängen (1a, 1b, ... 1n), einer Anzahl m Ausgängen (5a, 5b, ... 5m), mindestens einem Prozessor (6, 14) zur Bearbeitung der Signale und einem Bus (3) zum wahlweisen Verteilen der Signale von den Eingängen an den Prozessor und die Ausgänge. Um auch bei einer grösseren Anzahl Kanälen einen nicht entsprechen aufwen-

digeren Aufbau vorsehen zu müssen ist als Prozessor ein SIMD-Rechner (6) mit mindestens einem Prozessor vorgesehen, der an den Bus angeschlossen ist. Ein Hauptprozessor (14), der ebenfalls an den Bus angeschlossen ist und der zusätzliche Anschlüsse (17 bis 23) an externe Bauelemente aufweist hat den gleichen Aufbau wie der SIMD-Rechner.



## Beschreibung

Die Erfindung betrifft eine Vorrichtung zur Bearbeitung von digitalen Audio-Signalen, mit einer Anzahl n Eingängen, einer Anzahl m Ausgängen, mindestens einem Prozessor zur Bearbeitung der Signale und einem Bus zum wahlweisen Verteilen der Signale von den Eingängen an den Prozessor und die Ausgänge.

Solche Vorrichtungen sind in der Audio-Technik bereits bekannt und bestehen typischerweise darin, dass zwischen die Eingänge und die Ausgänge ein Bus eingeschaltet ist, der zusätzlich mit einer Prozessorenheit verbunden ist, in der die digitalen Signale eine Bearbeitung erhalten können. Als solche Bearbeitungen sind beispielsweise Filterfunktionen oder das Zusammenführen oder Addieren von Signalen zu verstehen. Der dabei verwendete Bus ist ein sogenannter Parallelbus, der für die Daten aus jedem Eingangskanal ein Zeitfenster bereithält, so dass die Signale im Bus seriell hintereinander geschaltet auftreten. Sind mehrere Prozessoren vorhanden, so weisen diese immer auch einen eigenen Steuerteil auf, so dass jeder Prozessor einzeln Instruktionen für die gewünschte Verarbeitung erhalten muss.

Solche bekannte Vorrichtungen bieten zwar beliebige Möglichkeiten zur Signalverarbeitung an, sind aber sehr aufwendig und kompliziert im Aufbau und in der Steuerung, sobald eine grössere Anzahl Eingangs- und Ausgangskanäle vorgesehen sind. Durch die Serieschaltung der Daten im Bus ist auch seine Leistungsfähigkeit bald einmal ausgeschöpft, wenn er mit vielen Kanälen zusammenarbeiten muss.

Die Erfindung wie sie in den Patentansprüchen gekennzeichnet ist, löst deshalb die Aufgabe, eine Vorrichtung zur Verarbeitung von digitalen Audio-Signalen zu schaffen, die es erlaubt, mit einer grösseren Anzahl Ein- und Ausgangskanälen zusammenzuarbeiten und dabei beliebige Verbindungen zwischen den Kanälen und beliebige Verarbeitungen von Signalen in der zur Verfügung stehenden Zeit, d.h. ohne Überlastungsscheinungen durchzuführen.

Dies wird dadurch erreicht, dass für die Verarbeitung der Signale ein SIMD (Single Instruction Multiple Data) Parallelrechner vorgesehen wird. Dieser kann von seinem einzigen Steuerteil aus Instruktionen an mehrere Prozessorteile abgeben, so dass diese zwar alle die gleiche Verarbeitung aber jeweils mit individuellen Daten durchführen können. Zusätzlich ist an den Bus ein Hauptprozessor angeschlossen, der einerseits die Daten den einzelnen Ein- und Ausgängen und andererseits Daten direkt in die Speicher der einzelnen Prozessorteile ein- und auslesen kann. Der Hauptprozessor ist auch an externe Bauelemente wie Speicher usw. angeschlossen, regelt den Verkehr mit diesen und kann mit diesen auch Daten austauschen. Vorzugsweise sind die einzelnen Prozessorteile auch mit einem weiteren Bus im Sinne einer Serieschaltung verbunden.

Die durch die Erfindung erreichten Vorteile sind im wesentlichen darin zu sehen, dass damit die Struktur und die Steuerung solcher Vorrichtungen speziell dann

erheblich vereinfacht wird, wenn viele Ein- und Ausgangskanäle zu bedienen sind.

Im folgenden wird die Erfindung anhand von einem Ausführungsweg darstellenden Zeichnungen näher erläutert.

Es zeigt

Figur 1 ein Prinzipschema der erfindungsgemässen Vorrichtung und

Figur 2 und 3 je ein Prinzipschema eines Teils der Vorrichtung.

Figur 1 zeigt Eingänge 1a bis 1n für digitale Audio-Signale, die in eine Eingangsschnittstelle 2 münden. Diese besteht beispielsweise für jeden Eingang aus einem Schieberegister mit nachgeschaltetem Wortspeicher, was hier aber nicht dargestellt ist. Die Eingangsschnittstelle 2 ist an einen Parallel-Bus 3 angeschlossen, der wiederum mit einer Ausgangsschnittstelle 4 verbunden ist, die einen entsprechenden Aufbau wie die Eingangsschnittstelle 2 hat. An die Ausgangsschnittstelle 4 sind Ausgänge 5a bis 5m für digitale Ausgangssignale angeschlossen. Mit 6 ist ein SIMD-Rechner bezeichnet, der einen Steuerteil 7 und Prozessorteile 8a, 8b, 8c usw. aufweist, die jeweils über Anschlüsse 9a, 10a, 9b, 10b usw. mit dem Bus 3 verbunden sind. Ein weiterer Bus 11 verbindet einen Speicher 26 der Schnittstelle 2 mit dem Prozessorteil 8a, sowie die einzelnen Prozessorteile 8a, 8b, 8c usw. untereinander und endet in einem Prozessorteil 16 eines Hauptprozessors 14, so dass eine Serieschaltung entsteht. Über Anschlüsse 12 und 13 ist ferner der Hauptprozessor 14 mit dem Bus 3 verbunden. Der Hauptprozessor 14 besteht ebenfalls aus einem Steuerteil 15 und einem Prozessorteil 16. Dieser ist über weitere Anschlüsse 17 und 18 mit einer Kommunikationseinheit 19 verbunden, die wiederum als Bus ausgebildete Anschlüsse 20 und 21 für externe Baulemente wie externe Hauptrechner und Speicher usw. aufweist. Die Kommunikationseinheit 19 besteht hier beispielsweise aus einer Schnittstelle 22 für die Kommunikation mit einem Hauptrechner und einer Schnittstelle 23 für die Kommunikation mit einem Hauptspeicher. Innerhalb der Rechner 6 und dem Hauptprozessor 14 sind die Elemente auch über Verbindungen 24 und 25 zur Übertragung von Befehlen verbunden. Anzufügen ist ferner, dass die Schnittstellen 2 und 4 je einen Speicher 26 und 27 für eine kaskadierte Eingabe oder Ausgabe von Daten aufweisen. Über entsprechende Ein- und Ausgänge 28 und 29 können mehrere derartige Vorrichtungen auch in Serie geschaltet werden. Dies ist beispielsweise dann notwendig, wenn mit einer noch grösseren Anzahl Eingängen 1 gearbeitet werden soll.

Figur 2 zeigt schematisch den Aufbau des Steuerteils 7. Dieser besteht aus einem Instruktionsspeicher (INSTR RAM) 31, einem RISC (Reduced Instruction Set Computer) Prozessor 32 und einem Adressrechner (ADDRESS ALU) 33, die über je einen Bus 34 und 35 miteinander verbunden sind.

Figur 3 zeigt beispielsweise den Aufbau eines Prozessorteiles 8a, 8b oder 8h. Dieser besteht aus einem Multiplizierer und Akkumulator (MAC) 36, einem Arbeitsregisteratz (ACCU) 37, der beispielsweise 8 Arbeitsregister umfasst, einer Arithmetisch-Logischen-Einheit (ALU) 38 und einem Datenspeicher (DATA RAM) 39 mit Adresszeigern 40. Diese Elemente sind über einen internen Bus 41 sowie Busse 42 und 43 miteinander verbunden. An den Multiplizierer und Akkumulator 36 sowie an den Arbeitsregisteratz 37 ist auch der weitere Bus 11 angeschlossen.

Der Steuerteil 15 kann den gleichen Aufbau wie der Steuerteil 7, der in Fig. 2 dargestellt ist, haben. Dies gilt auch für den Prozessorteil 16, der den gleichen Aufbau wie ein Prozessorteil 8a usw. wie er aus der Fig. 3 bekannt ist, haben kann.

Diese Vorrichtung kann beispielsweise für folgende Betriebsfälle in der nachfolgend beschriebenen Weise arbeiten. Dies ist aber keine abschliessende Darstellung sondern zeigt nur zwei wichtige Möglichkeiten auf.

1. Betriebsfall: Verzögerung und Ausführung einer Funktion f auf mehrere Audiodatensignale.

Mehrere digitale Audiosignale gelangen über die Eingänge 1a, 1b, 1c, ... 1n in die Eingangsschnittstelle 2, wo sie vom Hauptprozessor 14 nacheinander über den Bus 3 und den Anschluss 12 gelesen und über den Anschluss 18 in die Schnittstelle 23 der Kommunikationseinheit 19 geschrieben werden, welche die Signale über den Anschluss 21 in einem hier nicht dargestellten externen Hauptspeicher ablegt. Im Hauptspeicher werden die Audiosignale eine bestimmte Zeit lang gespeichert, was nichts anderes bedeutet, als dass diese dort eine zeitliche Verzögerung erfahren. Ist diese erfolgt, so werden die verzögerten Audiosignale aus dem externen Hauptspeicher über den Anschluss 21, die Schnittstelle 23 und den Anschluss 18 vom Hauptprozessor 14 gelesen und über den Anschluss 13, den Bus 3 und die Anschlüsse 9a, 9b .. 9h den Prozessorteilen 8a, 8b, 8c .. 8h des SIMD Rechners 6 zugeführt. Während dieser für die Verzögerung eines Wertes benötigten Zeit werden andere Werte in gleicher Weise behandelt, so dass durch den Hauptprozessor 14 laufend Werte ein- und ausgelesen werden. Die Funktion f welche im Instruktionsspeicher 31 der Steuereinheit 7 des SIMD Rechners 6 beschrieben ist, wird nun im RISC Prozessor 32 ausgewertet in allen Prozessorteilen 8a, 8b, 8c .. 8h parallel ausgeführt. Der Hauptprozessor 14 liest nun nacheinander die Daten aus den Prozessorteilen 8a, 8b, 8c .. 8h über die Anschlüsse 10a, 10b, ... 10h, den Bus 3 und den Anschluss 12 ein und schreibt diese über den Anschluss 13, den Bus 3 in die Ausgänge 5a, 5b, ... 5m in der Ausgangsschnittstelle 4. Damit sind die Audiosignale verzögert und einer weiteren Bearbeitung f unterzogen worden.

2. Betriebsart: Mischung, Eingangs-Gewichtung und Gesamtgewichtung von digitalen Audiosignalen.

- 5 Die digitalen Audiosignale gelangen über die Eingänge 1a, 1b, 1c, ... 1n in die Eingangsschnittstelle 2, wo sie vom Hauptprozessor 14 nacheinander über den Bus 3 und den Anschluss 12 zuerst gelesen und dann über den Anschluss 13, den Bus 3 und die Anschlüsse 9a, 9b, 9c ... 9h in die Prozessorteile 8a, 8b, 8c ... 8h des SIMD Rechners 6 geschrieben werden.
- 10 Die Eingangsgewichtung und Summierung welche im Instruktionsspeicher 31 der Steuereinheit 7 des SIMD Rechners 6 beschrieben ist, wird nun in allen Prozessorteilen 8a, 8b, 8c ... 8h parallel ausgeführt und alle Ergebnisse werden gleichzeitig als Summe über den weiteren Bus 11 in ein Arbeitsregister 37 des benachbarten Prozessorteils abgelegt. Die Daten aus dem weiteren Bus 11 gelangen nun auf direktem Weg in den Prozessorteil 16 des Hauptprozessors 14, wo die Gesamtgewichtung, welche im Instruktionsspeicher 31 der Steuereinheit 15 beschrieben ist, ausgeführt und die jeweiligen Ergebnisse über den Anschluss 13 und den Bus 3 in die Ausgänge 5a, 5b, ... 5m der Ausgangsschnittstelle 4 geschrieben werden.

Die Daten, welche die Grösse der Gesamt- und der jeweiligen Eingangsgewichtung darstellen, werden von einer externen Einheit, beispielsweise dem externen Hauptrechner, über den Anschluss 20 in die Schnittstelle 30 der Kommunikationseinheit 19 geschrieben, wo sie vom Hauptprozessor 14 über den Anschluss 17 gelesen und mit der Beschreibung, welche sich im Instruktionsspeicher 31 des Steuerteils 15 befindet, ausgewertet und über den Anschluss 13, den Bus 3 und die Anschlüsse 9a, 9b, 9c ... 9h in die entsprechenden Datenspeicher 39 der jeweiligen Prozessorteile 8a, 8b, 8c ... 8h geschrieben werden, wo sie dann als Koeffizienten zur Gewichtung verwendet werden.

#### 40 Patentansprüche

1. Vorrichtung zur Bearbeitung von digitalen Audiosignalen, mit einer Anzahl n Eingängen (1a bis 1n), einer Anzahl m Ausgängen (5a bis 5m), mindestens einem Prozessor (8, 16) zur Bearbeitung der Signale und einem Bus (3) zum wahlweisen Verteilen der Signale von den Eingängen an den Prozessor und die Ausgänge, dadurch gekennzeichnet, dass als Prozessor ein SIMD-Rechner (6) mit mindestens zwei Prozessorteilen (8a, 8b, ... 8h) vorgesehen ist, die an den Bus angeschlossen sind und einem weiteren Hauptprozessor (14), der ebenfalls an den Bus angeschlossen ist und der zusätzliche Anschlüsse (17 bis 23) an externe Bauelemente aufweist.
2. Vorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass der SIMD-Rechner aus einem Steuerteil (7) und mehreren Prozessorteilen (8a, 8b, ...

8h) besteht, wobei der einzige Steuerteil mit den mehreren Prozessorteilen verbunden ist und alle Prozessorteile durch den Steuerteil in gleicher Weise angesteuert werden.

5

3. Vorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass der Hauptprozessor (14) einen Steuerteil (15) und einen einzigen Prozessorteil (16) aufweist.

10

4. Vorrichtung nach Anspruch 2, dadurch gekennzeichnet, dass die einzelnen Prozessorteile über einen weiteren Bus (11) so miteinander verbunden sind, dass eine Serieschaltung entsteht.

15

5. Vorrichtung nach Anspruch 4, dadurch gekennzeichnet, dass der weitere Bus (11) einerseits den ersten Prozessorteil (8a) einer Reihe von Prozessorteilen mit einem Speicher (26) der Eingangsschnittstelle (2) und andererseits den letzten 20 Prozessorteil (8h) mit dem Hauptprozessor (14) direkt verbindet.

25

30

35

40

45

50

55

Fig. 1

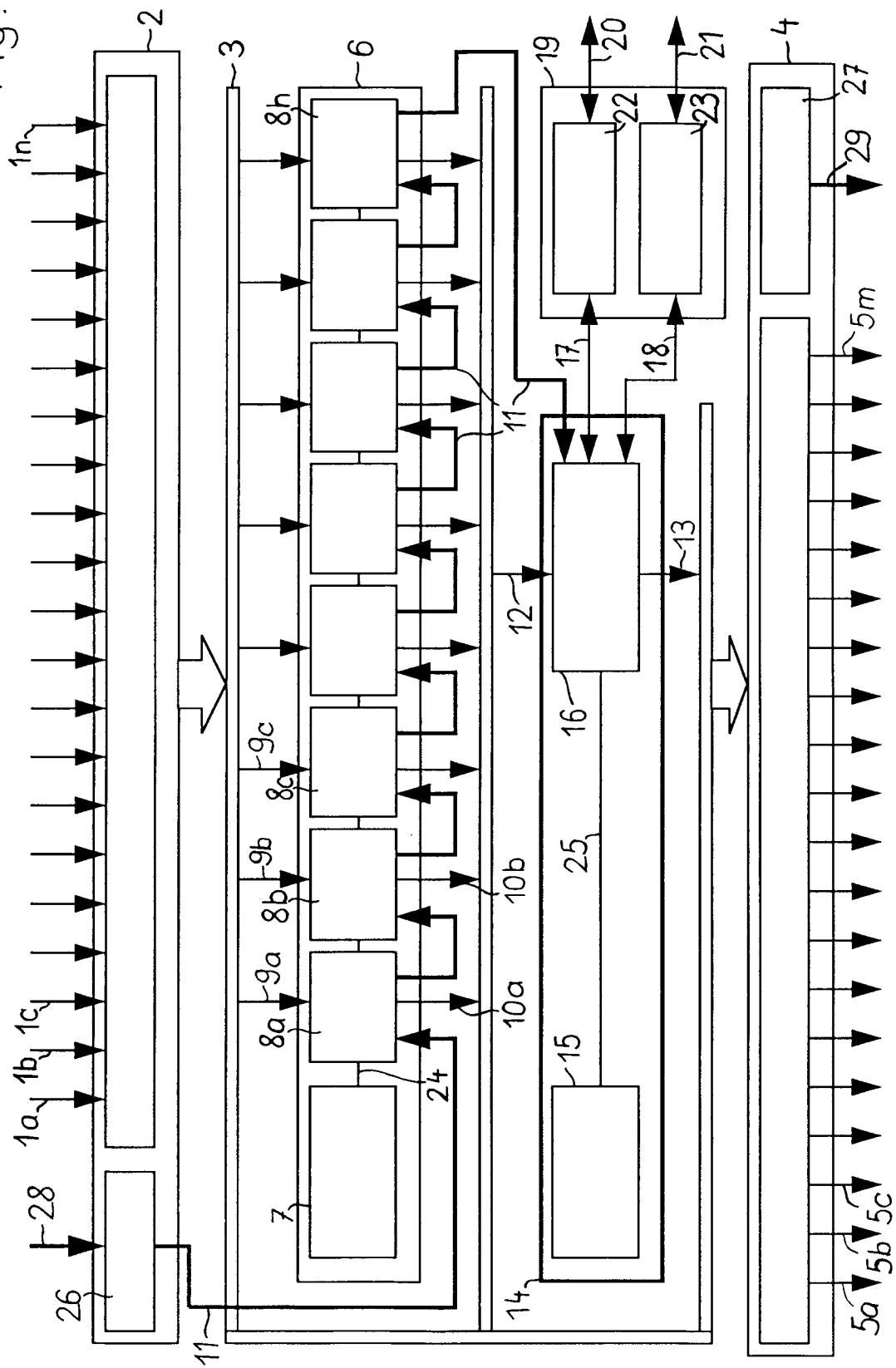


Fig. 2

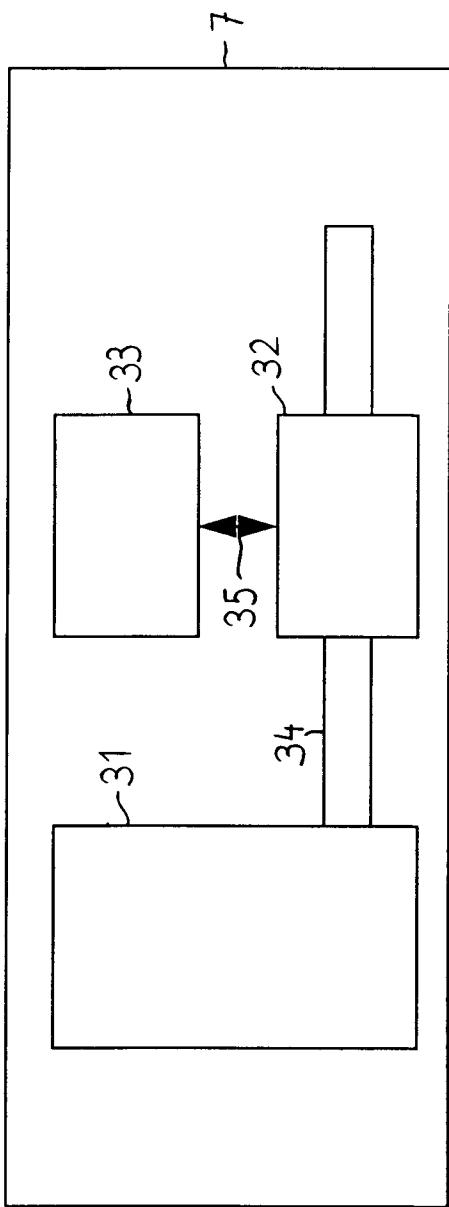
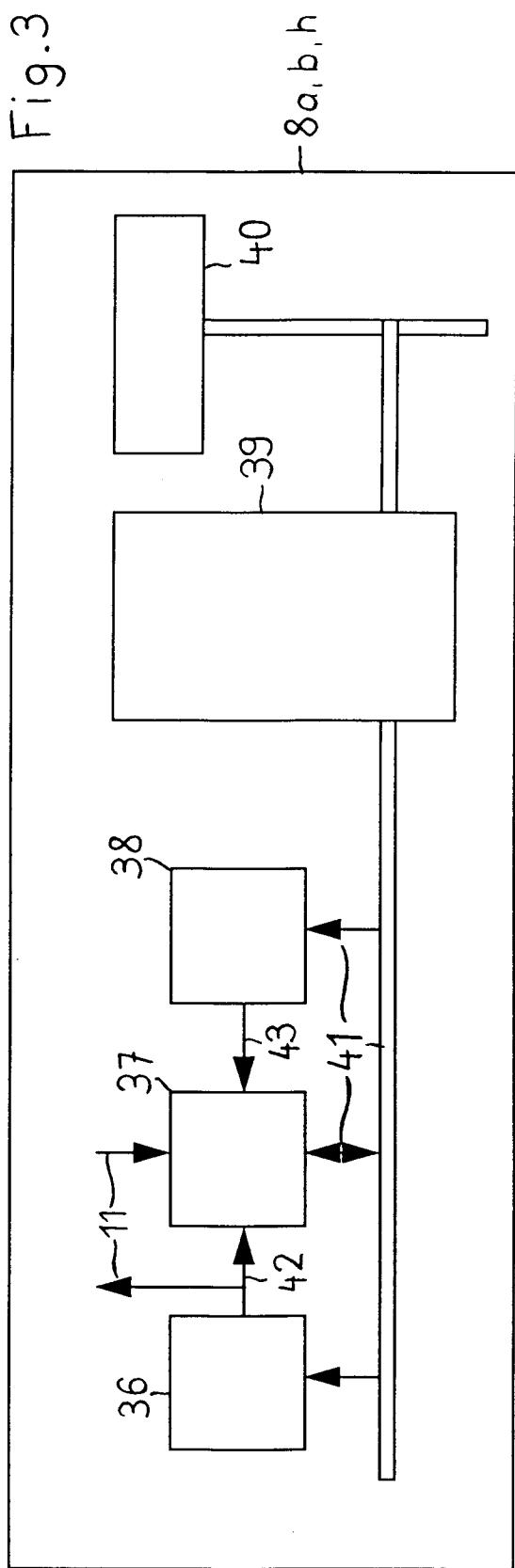


Fig. 3





EINSCHLÄGIGE DOKUMENTE									
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betritt Anspruch	KLASSIFIKATION DER ANMELDUNG (Int.Cl.6)						
A	FR-A-2 552 958 (ANDR MAURICE MOULIN) 5.April 1985 * Seite 1, Zeile 1 - Seite 2, Zeile 23; Ansprüche 1,2,8-10 * ---	1	H04H7/00						
A	JOURNAL OF THE AUDIO ENGINEERING SOCIETY, Bd. 27, Nr. 10, Oktober 1979 NEW YORK US, Seiten 793-803, G.W. MC NALLY. 'Microprocessor mixing and processing of digital audio signals' * Seite 793, Spalte 1, Zeile 1 - Seite 794, Spalte 2, Zeile 22 * ---	1							
A	JEE JOURNAL OF ELECTRONIC ENGINEERING, Bd. 28, 1991 TOKYO JP, Seiten 38-42, TERUO FUJINO AND YOHEI TAKANE 'Digital mixing console meets professional mixing needs.' * Seite 38, Spalte 2, Zeile 1 - Seite 40, Spalte 2, Zeile 31 * ---	1							
A	EP-A-0 422 965 (TEXAS INSTRUMENTS INC.) 17.April 1991 * Seite 3, Zeile 16 - Seite 4, Zeile 6; Anspruch 8 * -----	1	<b>RECHERCHIERTE SACHGEBIETE (Int.Cl.6)</b>  H04H						
<p>Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 33%;">Recherchenort</td> <td style="width: 33%;">Abschlußdatum der Recherche</td> <td style="width: 34%;">Prüfer</td> </tr> <tr> <td>DEN HAAG</td> <td>8.Dezember 1995</td> <td>De Haan, A.J.</td> </tr> </table>				Recherchenort	Abschlußdatum der Recherche	Prüfer	DEN HAAG	8.Dezember 1995	De Haan, A.J.
Recherchenort	Abschlußdatum der Recherche	Prüfer							
DEN HAAG	8.Dezember 1995	De Haan, A.J.							
<b>KATEGORIE DER GENANNTEN DOKUMENTE</b> X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : nichtschriftliche Offenbarung P : Zwischenliteratur		T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus andern Gründen angeführtes Dokument ..... & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument							