(19) Europäisches Patentamt
European Patent Office
Office européen des brevets

(11) EP 0 715 240 B1

(12) **FASCICULE DE BREVET EUROPEEN**

(45) Date de publication et mention de la délivrance du brevet:
07.06.2000 Bulletin 2000/23

(51) Int Cl.[7]: **G05F 3/28**, G05F 3/26

(21) Numéro de dépôt: **95410136.6**

(22) Date de dépôt: **27.11.1995**

(54) **Régulateur de tension pour circuit logique en mode couple**

Spannungsregler für Logikschaltung in gekoppeltem Betriebszustand

Voltage regulator for logical circuit in coupled mode

(84) Etats contractants désignés:
DE FR GB IT

(30) Priorité: **30.11.1994 FR 9414604**

(43) Date de publication de la demande:
05.06.1996 Bulletin 1996/23

(73) Titulaire: **STMicroelectronics S.A.**
94250 Gentilly (FR)

(72) Inventeurs:
- **Belot, Didier**
  F-38140 Rives (FR)
- **Bernard, Patrick**
  F-38320 Poisat (FR)

(74) Mandataire: **de Beaumont, Michel**
1bis, rue Champollion
38000 Grenoble (FR)

(56) Documents cités:
EP-A- 0 422 798
FR-A- 2 670 915
US-A- 4 234 841
US-A- 4 857 823
US-A- 5 084 665

- **PROCEEDINGS OF THE BIPOLAR CIRCUITS AND TECHNOLOGY MEETING, MINNEAPOLIS, SEPT. 18 - 19, 1989, no. -, 18 Septembre 1989 JOPVE J, pages 131-134, XP 000089836 BONACCIO A R ET AL 'A BIFET DIFFERENTIAL CURRENT-MODE TRANSCEIVER FOR THE INTELLIGENT PERIPHERAL INTERFACE'**
- **MOTOROLA TECHNICAL DEVELOPMENTS, vol. 9, page 83/84 XP 000053799 DAVIS D E 'LOW NOISE, LOW POWER VOLTAGE REFERENCE'**

Il est rappelé que: Dans un délai de neuf mois à compter de la date de publication de la mention de la délivrance du brevet européen, toute personne peut faire opposition au brevet européen délivré, auprès de l'Office européen des brevets. L'opposition doit être formée par écrit et motivée. Elle n'est réputée formée qu'après paiement de la taxe d'opposition. (Art. 99(1) Convention sur le brevet européen).

EP 0 715 240 B1

Printed by Jouve, 75001 PARIS (FR)

Description

[0001] La présente invention concerne une source de tension de référence destinée à commander une source de courant d'un circuit logique en mode couplé (CML). Elle s'applique plus particulièrement à la réalisation d'un régulateur de tension destiné à fonctionner sous une faible tension d'alimentation de 3 volts.

[0002] Les circuits en logique en mode couplé se répartissent essentiellement en deux catégories. Les circuits logiques à émetteurs couplés (ECL) sont réalisés à partir de transistors bipolaires. Les circuits logiques à sources couplées (SCL) sont réalisés à partir de transistors MOS.

[0003] Dans tout circuit logique, on cherche à obtenir une tension d'alimentation la plus basse possible afin d'engendrer une consommation d'énergie minimale. Cependant, la valeur minimale de la tension d'alimentation est limitée par les circuits utilisés pour fournir aux sources de courants du circuit logique, une tension de référence stable en cas de variation de la tension d'alimentation Vcc ou de la température de fonctionnement. Ceci afin de maintenir constant l'écart de niveau d'entrée ou de sortie d'une porte logique. Cet écart peut s'exprimer pour une logique ECL comme étant la différence de potentiel AV entre deux sorties complémentaires de la porte logique. Pour une logique SCL, cet écart peut s'exprimer comme étant la différence de potentiel AV entre deux entrées complémentaires de la porte logique.

[0004] L'écart AV entre deux niveaux d'une porte logique qu'il s'agisse d'une logique ECL ou SCL est par exemple de 0,4 volts.

[0005] Le choix entre les deux technologies (bipolaire ou MOS) des circuits logiques dépend de la destination du circuit. Par exemple, si l'on privilégie la rapidité de commutation des portes logiques, celles-ci sont généralement réalisées en logique à émetteurs couplés.

[0006] Dans des circuits BICMOS faisant appel sur une même puce aux deux technologies bipolaire et CMOS, on peut avoir recours aux deux catégories de circuits logiques. Cependant, les régulateurs de tension destinés à commander les sources de courant sont alors réalisés respectivement au moyen de transistors bipolaires pour les logiques ECL et au moyen de transistors MOS pour les logiques SCL. De plus, les régulateurs connus utilisant des transistors bipolaires ne permettent pas de diminuer la tension d'alimentation à une valeur de l'ordre de 3 volts.

[0007] L'invention vise à proposer un régulateur de tension réalisé en technologie BICMOS qui puisse être destiné à des sources de courant d'un circuit logique ECL ou SCL tout en autorisant une faible tension d'alimentation d'environ 3 volts.

[0008] Pour atteindre cet objet, la présente invention prévoit un régulateur de tension destiné à commander au moins une source de courant d'au moins une porte logique en mode couplé et qui comporte une première source de courant réalisée en technologie bipolaire montée entre la masse et une première résistance connectée à une tension d'alimentation, ladite première source étant commandée par la tension aux bornes d'une seconde résistance qui est traversée par un courant fourni par une deuxième source de courant réalisée en technologie MOS, la valeur du courant de ladite deuxième source déterminant le potentiel d'une borne de sortie du régulateur par reproduction de ce courant sur une troisième source de courant montée en miroir sur la deuxième source.

[0009] Selon un mode de réalisation de l'invention, ladite deuxième source de courant est constituée d'un transistor MOS à canal P dont la source est connectée à la tension d'alimentation, dont la grille est reliée à son propre drain et à la grille d'un transistor MOS à canal P constitutif de la troisième source de courant, le drain dudit transistor MOS de la troisième source de courant constituant la borne de sortie du régulateur.

[0010] Selon un mode de réalisation de l'invention, le régulateur comporte une première source de tension réalisée en technologie bipolaire et montée en série avec une seconde source de tension de sens opposé permettant le report de la tension aux bornes de la première source de courant aux bornes de la seconde résistance.

[0011] Selon un mode de réalisation de l'invention, le régulateur comporte en outre des interrupteurs de suppression de toute consommation d'énergie du régulateur hors de ses périodes d'utilisation.

[0012] Selon un mode de réalisation de l'invention, ladite première source de courant est constituée de deux transistors bipolaires de type NPN montés en miroir, l'émetteur d'un premier transistor étant connecté à la masse par l'intermédiaire de deux résistances montées en série tandis que l'émetteur d'un second transistor est relié au point de liaison entre lesdites deux résistances, les bases des deux transistors constituant une borne de commande de la source de courant tandis que le collecteur du second transistor en constitue une borne de sortie reliée à la première source de tension.

[0013] Selon un mode de réalisation de l'invention, ladite première source de tension est constituée d'un transistor bipolaire de type PNP dont le collecteur est connecté à la masse, dont la base est reliée au second transistor de la première source de courant et dont l'émetteur est relié à la grille d'un transistor MOS à canal N constitutif de la seconde source de tension, la source dudit transistor MOS de la seconde source de tension étant connectée à la masse tandis que son drain est relié au drain du transistor MOS de la deuxième source de courant.

[0014] Selon un mode de réalisation de l'invention, le régulateur comporte en outre trois transistors MOS à canal P dont les sources sont connectées à la tension d'alimentation par l'intermédiaire d'un premier interrupteur, dont les

grilles sont reliées à un dispositif d'aide au démarrage et dont les drains sont respectivement reliés aux collecteurs des transistors de la première source de courant et à l'émetteur du transistor constitutif de la première source de tension.

[0015] Selon un mode de réalisation de l'invention, une source de courant d'une porte logique est constituée d'un transistor MOS à canal N à grille et drain reliés, le drain dudit transistor étant raccordé à la borne de sortie du régulateur et sa source étant connectée à la masse.

[0016] Selon un mode de réalisation de l'invention, le régulateur comporte un convertisseur tension-courant monté entre la borne de sortie du régulateur et la masse, ledit convertisseur étant constitué d'un transistor bipolaire de type NPN dont l'émetteur est connecté à la masse par l'intermédiaire d'une résistance et dont le collecteur est relié à ladite borne de sortie ; une source de courant d'une porte logique étant constituée d'un transistor bipolaire de type NPN dont l'émetteur est connecté à la masse par l'intermédiaire d'une résistance et qui est monté en miroir sur le transistor dudit convertisseur tension-courant.

[0017] Selon un mode de réalisation de l'invention, le régulateur comporte en outre un transistor bipolaire de type NPN de compensation des courants de base de la source de courant de la porte logique, la base dudit transistor de compensation étant reliée à la borne de sortie du régulateur tandis que son collecteur est connecté à la tension d'alimentation et que son émetteur est relié à la base du transistor dudit convertisseur tension-courant.

[0018] Ces objets, caractéristiques et avantages, ainsi que d'autres de la présente invention seront exposés en détail dans la description suivante de modes de réalisation particuliers faite à titre non limitatif en relation avec les figures jointes parmi lesquelles :

la figure 1 est un schéma de principe d'un mode de réalisation d'un régulateur de tension selon l'invention ;
la figure 2 est un schéma détaillé d'un mode de réalisation d'un régulateur selon l'invention destiné à des sources de courant réalisées en technologie MOS ; et
la figure 3 est le schéma détaillé d'un mode de réalisation d'un régulateur selon l'invention destiné à des sources de courant réalisées en technologie bipolaire.

[0019] Un régulateur de tension selon l'invention tel que représenté à la figure 1 comporte une première source de courant 11 commandée par la tension aux bornes d'une résistance R21 placée entre la masse et un noeud C du circuit. La source 11, réalisée en technologie bipolaire, est placée entre la masse et une première source de tension 12 qui est connectée à la tension d'alimentation par l'intermédiaire d'une résistance R22. Le noeud de connexion entre la résistance R22 et la source de tension 12 est relié au noeud C par l'intermédiaire d'une seconde source de tension 13. Le noeud C est connecté à la tension d'alimentation Vcc par l'intermédiaire d'une deuxième source de courant 14 réalisée en technologie MOS. Une troisième source de courant 15, également en technologie MOS, est montée en miroir sur la source 14 et est reliée à une borne de sortie S du régulateur. La valeur de la tension de sortie Vcs sur la borne S est fixée par la valeur de la résistance R21 et du courant I fourni par la source de courant 14 et miroité sur la source 15.

[0020] En effet, le potentiel de la borne de sortie S est égal au potentiel du noeud C qui correspond au produit de la résistance R21 par le courant I. Or le potentiel du noeud C est régulé en fonction de la température au moyen de la source 11. De plus, ce potentiel étant fixé par la source 11 par rapport à la masse, il est indépendant de la tension d'alimentation Vcc.

[0021] Le rôle de la source de tension 12 est de compenser la chute de tension apportée par la source 13 qui constitue un suiveur de tension permettant de reporter la tension aux bornes de la source 11 sur le noeud C.

[0022] Une variation de la température se traduit par une variation de la valeur de la résistance R21. Cette variation est compensée par une variation du potentiel du noeud C par l'intermédiaire de la source 11. Ainsi, le potentiel Vcs de la borne de sortie S délivré aux bornes d'une charge Q est indépendant de la température et de la tension d'alimentation Vcc.

[0023] La tension minimale d'alimentation du régulateur selon l'invention peut être faible, comme on le montrera en relation avec chacun des modes de réalisation décrits ci-après.

[0024] Un avantage de la présente invention est qu'un tel régulateur peut servir à commander des sources de courant qui sont réalisées soit en technologie bipolaire, soit en technologie MOS.

[0025] Si la technologie utilisée pour les sources de courant du circuit logique est une technologie MOS, la charge Q telle que représentée à la figure 1 est directement constituée par ces sources de courant. La figure 2 illustre cette application.

[0026] Si la technologie des sources de courant du circuit logique est une technologie bipolaire, l'invention prévoit une adaptation de la sortie du dispositif pour permettre une commande en courant à partir de la source 15 qui est en technologie MOS. La figure 3 illustre cette application.

[0027] La figure 2 représente le schéma d'un régulateur tel que représenté à la figure 1 pour la commande de sources de courant d'un circuit logique réalisées à base de transistors MOS.

[0028] La source de courant 11 est constituée de deux transistors bipolaires de type NPN TII et T12 liés par un

facteur de surface et dont les bases sont reliées entre elles et à une première borne de la résistance R21. L'autre borne de la résistance R21 est connectée à la masse. L'émetteur du transistor TII est connecté à la masse par l'intermédiaire de deux résistances R23 et R24 montées en série. La liaison entre ces deux résistances est reliée à l'émetteur du transistor T12. Les collecteurs des transistors T11 et T12 sont respectivement reliés aux drains de deux transistors MOS à canal P MP11 et MP12 dont les grilles sont reliées ensemble et au drain du transistor MP11. Les sources des transistors MP11 et MP12 sont connectées ensemble à la tension d'alimentation Vcc par l'intermédiaire d'un premier interrupteur 16 dont le rôle sera expliqué plus loin.

[0029] Le collecteur du transistor T12 qui constitue la sortie de la source de courant 11 est connecté à la base d'un transistor bipolaire T13 de type PNP constituant la source de tension 12. Le collecteur du transistor T12 est connecté à la masse et son émetteur est relié au drain d'un transistor MOS à canal P MP13 ainsi qu'à la grille d'un transistor MOS à canal N MN13. Les transistors MP11, MP12 et MP13 correspondent à la résistance R22 symbolisée à la figure 1. La grille du transistor MP13 est reliée au drain du transistor MP11 qui constitue une borne d'entrée START d'un dispositif d'aide au démarrage du régulateur. En effet, à la mise sous tension du circuit, il est nécessaire de forcer le potentiel de la grille des transistors MP11, MP12 et MP13 pour qu'il soit inférieur à la tension d'alimentation Vcc diminuée de la chute de tension due à la résistance interne de l'interrupteur 16 à l'état fermé. Le dispositif d'aide au démarrage est un dispositif classique qui n'est pas représenté. La borne d'entrée START pourra le cas échéant correspondre à l'émetteur du transistor T11.

[0030] Le transistor MN13 constitue la source de tension 13 du schéma représenté à la figure 1. La source de ce transistor est connectée à la masse par l'intermédiaire de la résistance R21 tandis que son drain est relié au drain d'un transistor MOS à canal P MP14. Le transistor MP14 constitue la source de courant 14. Sa source est connectée à la tension d'alimentation Vcc tandis que sa grille est reliée à son drain et à la grille d'un transistor MOS à canal P MP15. Ce transistor MP15 constitue la source de courant 15 et sa source est connectée à la tension d'alimentation Vcc tandis que son drain constitue la borne de sortie S du régulateur.

[0031] Le régulateur comporte en outre deux autres interrupteurs 17 et 18. L'interrupteur 17 est constitué d'un transistor MOS à canal N MN14 dont la source est connectée à la masse et dont le drain est relié à la grille du transistor MN13. La grille du transistor MN14 est reliée à une borne de commande PWD. L'interrupteur 18 est constitué d'un transistor MOS à canal N MN15 dont la source est connectée à la masse et dont le drain est relié à la borne de sortie S du régulateur. La grille du transistor MN15 est reliée à la borne de commande PWD. L'interrupteur 16 est constitué d'un transistor MOS à canal P MP16 dont la source est connectée à la tension d'alimentation et dont le drain est relié aux sources des transistors MP11, MP12 et MP13. La grille du transistor MP16 est reliée à une borne de commande NPWD. Le rôle des interrupteurs 16, 17 et 18 est de supprimer toute consommation d'énergie du régulateur hors de ses périodes d'utilisation sous l'action d'un signal de commande PWD et de son inverse NPWD. Lorsque le régulateur est en fonctionnement, la position des interrupteurs est ainsi fermée pour l'interrupteur 16 (transistor MP16 passant) et ouverte pour les interrupteurs 17 et 18 (transistors MN14 et MN15 bloqués).

[0032] Un condensateur C est intercalé entre la base du transistor T13 et la masse afin de fournir une masse alternative sur la base du transistor T13.

[0033] La charge Q est ici constituée d'une (ou plusieurs) source de courant 2 d'une logique SCL. Une telle source est classiquement constituée d'un transistor MOS à canal N MN3 dont la source est connectée à la masse et dont le drain est relié à sa propre grille et aux sources de transistors MOS (non représentés) de la logique à sources couplées. La grille du transistor MN3 constitue l'entrée de commande de la source de courant 2.

[0034] La tension Vcs aux bornes des charges Q est égale à R21∗I, où I représente le courant de la source 14.

[0035] La tension d'alimentation minimale de fonctionnement d'un tel régulateur est d'environ 2,2 volts correspondant à deux tensions seuil de transistors MOS (celles des transistors MP14 et MN13) et à une tension base-émetteur (celle du transistor T12).

[0036] A titre d'exemple de réalisation, un régulateur tel que représenté à la figure 2 réalisé avec les valeurs de résistances et les rapports largeur sur longueur de grille (W/L) suivants pour les transistors MOS permet d'obtenir une plage de fonctionnement en tension d'alimentation de 2,2 à 7 volts et une tension Vcs de 0,4 volt.

R21 = 30 kΩ ;	R23 = 10,8 kΩ ;
R24 = 74,1 kΩ ;	W/L(MP11, MP12) = 40/5 ;
W/L(MP13) = 10/2 ;	W/L(MP14) = 100/3 ;
W/L(MP15) = 600/3 ;	W/L(MP16, MN13) = 100/0,7 ;
W/L(MN14, MN15) = 3/1.	

[0037] La figure 3 représente le schéma d'un régulateur tel que représenté à la figure 1 pour la commande de sources de courant d'un circuit logique réalisées à base de transistors bipolaires.

[0038] La constitution de ce régulateur est similaire à celle de celui représenté à la figure 2. Les mêmes éléments

ont été désignés par les mêmes références.

[0039] La charge Q est ici constituée d'une (ou plusieurs) source de courant 1 d'une porte logique ECL. Une telle source est classiquement constituée d'un transistor bipolaire de type NPN T3 dont l'émetteur est relié à la masse par l'intermédiaire d'une résistance R3 et dont le collecteur est relié aux émetteurs de transistors bipolaires (non représentés) de la logique à émetteurs couplés. La base du transistor T3 constitue l'entrée de commande de la source de courant 1.

[0040] Le drain du transistor MP15 ne constitue plus directement la borne de sortie S du régulateur, mais est relié au collecteur d'un transistor bipolaire de type NPN T14 dont l'émetteur est connecté à la masse par l'intermédiaire d'une résistance R25. Le transistor T14 joue le rôle d'un convertisseur tension-courant pour permettre la commande en courant des transistors bipolaires T3 des charges Q. Les transistors T3 des charges Q sont montés en miroir sur le transistor T14.

[0041] L'adjonction du transistor T14 est liée au fait que les sources de courant étant réalisées en technologie bipolaire, elles sont commandées en courant alors que dans le cas de source.en technologie MOS elles sont commandées en tension.

[0042] Pour compenser les courants de base du transistor T14 et du ou des transistors T3, un transistor bipolaire T15 de type NPN est relié par sa base au drain du transistor MP15 tandis que son collecteur est relié à la tension d'alimentation Vcc et que son émetteur est relié à la base du transistor T14. Ce transistor T15 permet de fournir un courant suffisant pour commander un grand nombre de sources 1 au moyen d'un même régulateur.

[0043] L'interrupteur 18 est ici placé en parallèle sur la résistance R21. L'interrupteur 18 agit désormais sur les bases des transistors T11 et T12.

[0044] La tension Vcs du régulateur est ici égale à R25*I + Vbe_{14}, où Vbe_{14} représente la tension base-émetteur du transistor T14 et où I représente le courant miroité sur la source 14.

[0045] Tous les autres constituants sont identiques à ceux du schéma de la figure 2.

[0046] La tension d'alimentation minimale de fonctionnement d'un tel régulateur est d'environ 2,5 volts correspondant à la tension seuil du transistor MP15 et à deux tensions base-émetteur (celles des transistors T14 et T15). La valeur maximale du courant pouvant être délivré pour commander des transistors T3 de sources 1 est d'environ 1 mA, ce qui correspond à une capacité de commande d'environ quatre cents sources 1.

[0047] A titre d'exemple de réalisation, un régulateur tel que représenté à la figure 3 réalisé avec les valeurs de résistances et les rapports W/L suivants pour les transistors MOS permet d'obtenir une plage de fonctionnement en tension d'alimentation de 2,5 à 7 volts et une tension Vcs de 0,4 volt.

R21 = 30 kΩ ;	R23 = 10,8 kΩ ;
R24 = 74,1 kΩ ;	R25 = 1 kΩ ;
W/L(MP11, MP12) = 40/10 ;	W/L(MP13) = 10/5 ;
W/L(MP14) = 200/6 ;	W/L(MP15) = 2050/10 ;
W/L(MP16, MN13) = 100/0,7 ;	W/L(MN14, MN15) = 3/1.

[0048] Ainsi, l'invention permet d'utiliser une faible tension d'alimentation d'environ 3 volts que ce soit pour des sources de courant en technologie bipolaire ou MOS. La tension Vcs délivrée par le régulateur est en outre stable en cas de variation de la température et/ou de la tension d'alimentation.

[0049] Bien entendu, la présente invention est susceptible de diverses variantes et modifications qui apparaîtront à l'homme de l'art. En particulier, chacun des composants décrits pourra être remplacé par un ou plusieurs éléments remplissant la même fonction. De plus, le dimensionnement des différents constituants (résistances, rapport W/L des transistors MOS, rapports de surface des transistors bipolaires, etc.) est à la portée de l'homme du métier en fonction des indications fonctionnelles données dans la présente description.

Revendications

1. Régulateur de tension destiné à commander au moins une source de courant (1 ; 2) d'au moins une porte logique en mode couplé (CML), caractérisé en ce qu'il comporte une première source de courant (11) réalisée en technologie bipolaire montée entre la masse et une première résistance (R22) connectée à une tension d'alimentation (Vcc), ladite première source (11) étant commandée par la tension aux bornes d'une seconde résistance (R21) qui est traversée par un courant (I) fourni par une deuxième source de courant (14) réalisée en technologie MOS, la valeur du courant (I) de ladite deuxième source (14) déterminant le potentiel d'une borne de sortie (S) du régulateur par reproduction de ce courant sur une troisième source de courant (15) montée en miroir sur la deuxième source (14).

2. Régulateur de tension selon la revendication 1, caractérisé en ce que ladite deuxième source de courant (14) est constituée d'un transistor MOS à canal P (MP14) dont la source est connectée à la tension d'alimentation (Vcc), dont la grille est reliée à son propre drain et à la grille d'un transistor MOS à canal P (MP15) constitutif de la troisième source de courant (15), le drain dudit transistor MOS (MP15) de la troisième source de courant constituant la borne de sortie (S) du régulateur.

3. Régulateur de tension selon la revendication 2, caractérisé en ce qu'il comporte une première source de tension (12) réalisée en technologie bipolaire et montée en série avec une seconde source de tension (13) de sens opposé permettant le report de la tension aux bornes de la première source de courant (11) aux bornes de la seconde résistance (R21).

4. Régulateur de tension selon la revendication 2 ou 3, caractérisé en ce qu'il comporte en outre des interrupteurs (16, 17, 18) de suppression de toute consommation d'énergie du régulateur hors de ses périodes d'utilisation.

5. Régulateur de tension selon la revendication 3 ou 4, caractérisé en ce que ladite première source de courant (11) est constituée de deux transistors bipolaires de type NPN montés en miroir, l'émetteur d'un premier transistor (T11) étant connecté à la masse par l'intermédiaire de deux résistances (R23, R24) montées en série tandis que l'émetteur d'un second transistor (T12) est relié au point de liaison entre lesdites deux résistances (R23, R24), les bases des deux transistors (T11, T12) constituant une borne de commande de la source de courant (11) tandis que le collecteur du second transistor (T12) en constitue une borne de sortie reliée à la première source de tension (12).

6. Régulateur de tension selon la revendication 5, caractérisé en ce que ladite première source de tension (12) est constituée d'un transistor bipolaire de type PNP (T13) dont le collecteur est connecté à la masse, dont la base est reliée au second transistor (T12) de la première source de courant (11) et dont l'émetteur est relié à la grille d'un transistor MOS à canal N (MN13) constitutif de la seconde source de tension (13), la source dudit transistor MOS (MN13) de la seconde source de tension (13) étant connectée à la masse tandis que son drain est relié au drain du transistor MOS (MP14) de la deuxième source de courant (14).

7. Régulateur de tension selon la revendication 6, caractérisé en ce qu'il comporte en outre trois transistors MOS à canal P (MP11, MP12, MP13) dont les sources sont connectées à la tension d'alimentation (Vcc) par l'intermédiaire d'un premier interrupteur (16), dont les grilles sont reliées à un dispositif d'aide au démarrage et dont les drains sont respectivement reliés aux collecteurs des transistors (T11, T12) de la première source de courant (11) et à l'émetteur du transistor (T13) constitutif de la première source de tension (12).

8. Régulateur de tension selon l'une quelconque des revendications 1 à 7, caractérisé en ce qu'une source de courant (2) d'une porte logique est constituée d'un transistor MOS à canal N (MN3) à grille et drain reliés, le drain dudit transistor (MN3) étant raccordé à la borne de sortie (S) du régulateur et sa source étant connectée à la masse.

9. Régulateur de tension selon l'une quelconque des revendications 1 à 7, caractérisé en ce qu'il comporte un convertisseur tension-courant monté entre la borne de sortie (S) du régulateur et la masse, ledit convertisseur étant constitué d'un transistor bipolaire de type NPN (T14) dont l'émetteur est connecté à la masse par l'intermédiaire d'une résistance (R25) et dont le collecteur est relié à ladite borne de sortie (S) ; et en ce qu'une source de courant (1) d'une porte logique est constituée d'un transistor bipolaire de type NPN (T3) dont l'émetteur est connecté à la masse par l'intermédiaire d'une résistance (R3) et qui est monté en miroir sur le transistor (T14) dudit convertisseur tension-courant.

10. Régulateur de tension selon la revendication 9, caractérisé en ce qu'il comporte en outre un transistor bipolaire de type NPN (T15) de compensation des courants de base de la source de courant (1) de la porte logique, la base dudit transistor de compensation (T15) étant reliée à la borne de sortie (S) du régulateur tandis que son collecteur est connecté à la tension d'alimentation (Vcc) et que son émetteur est relié à la base du transistor (T14) dudit convertisseur tension-courant.

Patentansprüche

1. Spannungsregler zur Steuerung wenigstens einer Stromquelle (1 ; 2) wenigstens eines Logikgatters in Kopplungsmode (CML),
dadurch gekennzeichnet daß

der Regler wenigstens eine in Bipolartechnik ausgeführte erste Stromquelle (11) zwischen Masse und einem mit einer Speise- bzw. Versorgungsspannung (Vcc) verbundenen Widerstand (R22) aufweist, daß die genannnte erste Stromquelle (11) durch die Spannung an den Anschlüssen eines zweiten Widerstands (R21) gesteuert wird, der von einem durch eine in MOS-Technik ausgeführte zweite Stromquelle (14) gelieferten Strom (I) durchflossen wird, wobei der Betrag des Stroms (I) der genannten zweiten Stromquelle (14) das Potential eines Ausgangsanschlusses (S) des Reglers durch Reduplikation dieses Stroms in einer in Spiegelschaltung zu der zweiten Stromquelle geschalteten dritten Stromquelle (15) bestimmt.

2. Spannungsregler nach Anspruch 1, dadurch gekennzeichnet, daß die genannte zweite Stromquelle (14) von einem P-Kanal- MOS-Transistor (MP14) gebildet wird, dessen Source-Anschluß mit der Speise-bzw. Versorgungsspannung (Vcc) verbunden ist, dessen Gate-Anschluß mit seinem eigenen Drain-Anschluß und mit dem Gate eines die dritte Stromquelle (15) bildenden P-Kanal-MOS-Transistors (MP15) verbunden ist, wobei der Drain-Anschluß des genannten MOS-Transistors (MP15) der dritten Stromquelle den Ausgangsanschluß (S) des Reglers bildet.

3. Spannungsregler nach Anspruch 2, dadurch gekennzeichnet, daß der Regler eine in Bipolartechnik ausgeführte erste Spannungsquelle (12) aufweist, die in Reihe mit einer entgegengesetzt gepolten zweiten Spannungsquelle (13) liegt und die Übertragung der Spannung an den Anschlüssen der ersten Stromquelle (11) an die Anschlüsse des zweiten Widerstands (R21) gestattet.

4. Spannungsregler nach Anspruch 2 oder 3, dadurch gekennzeichnet, daß der Regler des weiteren Unterbrecherschalter (16, 17, 18) aufweist, um jeglichen Energie- bzw. Leistungsverbrauch des Reglers außerhalb seiner Betriebsperioden zu unterdrücken.

5. Spannungsregler nach Anspruch 3 oder 4, dadurch gekennzeichnet, daß die genannte erste Stromquelle (11) aus zwei NPN-Bipolar-Transistoren in Spiegelschaltung besteht, daß der Emitter eines ersten Transistors (T11) über zwei Reihenwiderstände (R23, R24) mit Masse verbunden ist, während der Emitter eines zweiten Transistors (T12) mit dem Knotenpunkt zwischen den beiden genannten Widerständen (R23, R24) verbunden ist, und daß die Basis-Anschlüsse der beiden Transistoren (T11, T12) einen Steueranschluß der Stromquelle bilden, während der Kollektor des zweiten Transistors (T12) einen mit der ersten Spannungsquelle (12) verbundenen Ausgangsanschluß der Stromquelle bildet.

6. Spannungsregler nach Anspruch 5, dadurch gekennzeichnet, daß die genannte erste Spannungsquelle von einem PNP-Bipolar-Transistor (T13) gebildet wird, dessen Kollektor mit Masse, dessen Basis mit dem zweiten Transistor (T12) der ersten Stromquelle (11) und dessen Emitter mit dem Gate eines die zweite Spannungsquelle bildenden N-Kanal- MOS-Transistors (MN13) verbunden sind, wobei der Source-Anschluß des genannten MOS-Transistors (MN13) der zweiten Spannungsquelle (13) mit Masse verbunden ist, während sein Drain-Anschluß mit dem Drain-Anschluß des MOS-Transistors (MP14) der zweiten Stromquelle (14) verbunden ist.

7. Spannungsregler nach Anspruch 6, dadurch gekennzeichnet, daß der Regler des weiteren drei P-Kanal-MOS-Transistoren (MP11, MP12, MP13) aufweist, deren Source-Anschlüsse mit der Speise- bzw. Versorgungsspannung (Vcc) über einen ersten Unterbrecherschalter (16) verbunden sind, deren Gate-Anschlüsse mit einer Start-Hilfsvorrichtung verbunden sind, und deren Drain-Anschlüsse jeweils mit den Kollektoren der Transistoren (T11, T12) der ersten Stromquelle (11) bzw. mit dem Emitter des die erste Spannungsquelle bildenden Transistors (T13) verbunden sind.

8. Spannungsregler nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß eine Stromquelle (2) eines Logik-gatters von einem N-Kanal-MOS-Transistor (MN3) gebildet wird, dessen Gate- und Drain-Anschlüsse miteinander verbunden sind, wobei der Drain-Anschluß des genannten Transistors (MN3) mit dem Ausgangsanschluß (S) des Reglers und sein Source-Anschluß mit Masse verbunden sind.

9. Spannungsregler nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß der Regler einen Spannungs-Strom-Wandler zwischen dem Ausgangsanschluß (S) des Reglers und Masse aufweist, wobei der Wandler von einem NPN-Bipolar-Transistor (T14) gebildet wird, dessen Emitter über einen Widerstand (R25) mit Masse und dessen Kollektor mit dem genannten Ausgangsanschluß (S) verbunden ist; und daß eine Stromquelle (1) eines Logik-Gatters von einem NPN-Bipolar-Transistor (T3) gebildet wird, dessen Emitter über einen Widerstand (R3) mit Masse verbunden ist und der in Spiegelschaltung über dem Transistor (T14) des genannten Spannungs-Strom-Wandlers liegt.

10. Spannungsregler nach Anspruch 9, dadurch gekennzeichnet, daß der Regler des weiteren einen NPN-Bipolar-Transistor (T15) zur Kompensation der Basisströme der Stromquelle (1) des Logikgatters aufweist, wobei die Basis dieses Kompensations-Transistors (T15) mit dem Ausgangsanschluß (S) des Reglers verbunden ist, während sein Kollektor mit der Speisespannung (Vcc) und sein Emitter mit der Basis des Transistors (T14) des genannten Spannungs-Strom-Wandlers verbunden ist.

Claims

1. A voltage regulator for controlling at least one current source (1, 2) of at least one coupled-mode logic gate (CML), characterized in that it includes a first current source (11), of a bipolar-type, connected between ground and a first resistor (R22) that is connected to a supply voltage (Vcc), said first source (11) being controlled by the voltage across a second resistor (R21) that is fed by a current (I) from a second current source (14) of a MOS-type, the current value (I) of said second source (14) determining the voltage of an output terminal (S) of the regulator by duplicating said current on a third current source (15) mirror-connected to the second source (14).

2. The voltage regulator of claim 1, characterized in that said second current source (14) is constituted by a P-channel MOS transistor (MP14) having its source connected to the supply voltage (Vcc), and its gate connected to its own drain and to the gate of a P-channel MOS transistor (MP15) which constitutes the third current source (15), the drain of said MOS transistor (MP15) of the third current source constituting the output terminal (S) of the regulator.

3. The voltage regulator of claim 2, characterized in that it includes a first voltage source (12) of the bipolar-type and connected in series to a second voltage source (13) of a reverse polarity for transferring the voltage across the first current source (11) to the terminals of the second resistor (R21).

4. The voltage regulator of claim 2 or 3, characterized in that it further includes switches (16, 17, 18) for preventing the regulator from consuming energy when it is not used.

5. The voltage regulator of claim 3 or 4, characterized in that said first current source (11) is constituted by two mirror-connected NPN bipolar transistors, the emitter of a first transistor (T11) being connected to ground through two resistors (R23, R24) connected in series, and the emitter of a second transistor (T12) being connected to the junction between said two resistors (R23, R24), the bases of the two transistors (T11, T12) constituting a control terminal of the current source (11), while the collector of the second transistor (T12) constitutes a current source output terminal connected to the first voltage source (12).

6. The voltage regulator of claim 5, characterized in that said first voltage source (12) is constituted by a PNP bipolar transistor (T13) having its collector connected to ground, its base connected to the second transistor (T12) of the first current source (11), and its emitter connected to the gate of an N-channel MOS transistor (MN13) which constitutes the second voltage source (13), the source of said MOS transistor (MN13) of the second voltage source (13) being connected to ground, and its drain being connected to the drain of the MOS transistor (MP14) of the second current source (14).

7. The voltage regulator of claim 6, characterized in that it further comprises three P-channel MOS transistors (MP11, MP12, MP13) having their sources connected to the supply voltage (Vcc) through a first switch (16), their gates connected to a start aid device, and their drains respectively connected to the collectors of the transistors (T11, T12) of the first current source (11) and to the emitter of the transistor (T13) which constitutes the first voltage source (12).

8. The voltage regulator of any of claims 1 to 7, characterized in that a current source (2) of a logic gate is constituted by an N-channel MOS transistor (MN3) whose gate and drain are interconnected, the drain of said transistor (MN3) being connected to the output terminal (S) of the regulator and its source being connected to ground.

9. The voltage regulator of any of claims 1 to 7, characterized in that it comprises a voltage-to-current converter connected between the regulator output terminal (S) and ground, said converter being constituted by an NPN bipolar transistor (T14) having its emitter connected to ground through a resistor (R25) and its collector connected to said output terminal (S); and wherein a current source (1) of a logic gate is constituted by an NPN bipolar transistor (T3) having its emitter connected to ground through a resistor (R3), the bipolar transistor being mirror-connected to the transistor (T14) of said current-to-voltage converter.

10. The voltage regulator of claim 9, characterized in that it further comprises an NPN bipolar transistor (T15) for compensating for the base currents of the current source (1) of the logic gate, the base of said compensation transistor (T15) being connected to the output terminal (S) of the regulator, its collector being connected to the supply voltage (Vcc), and its emitter being connected to the base of the transistor (T14) of said current-to-voltage converter.

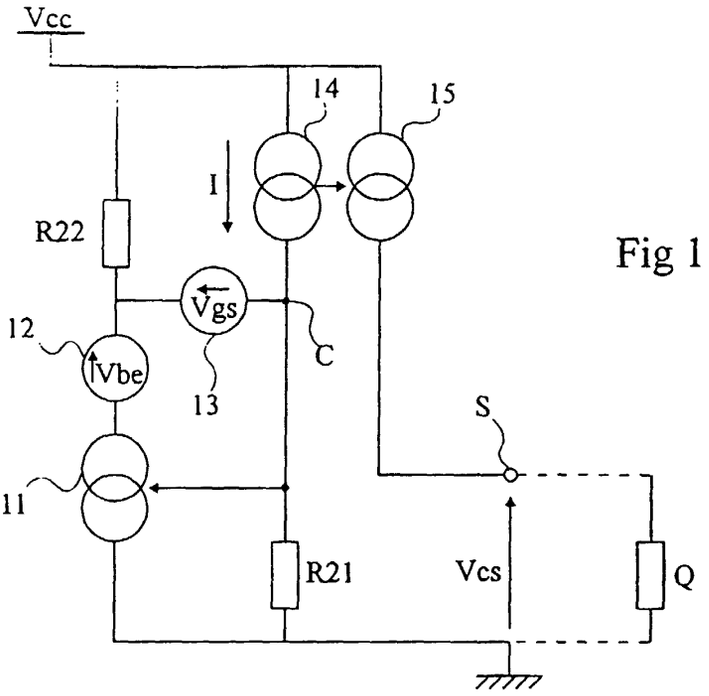

Vcc
14
15
I
R22
Vgs
12
Vbe
C
13
S
11
R21
Vcs
Q

Fig 1

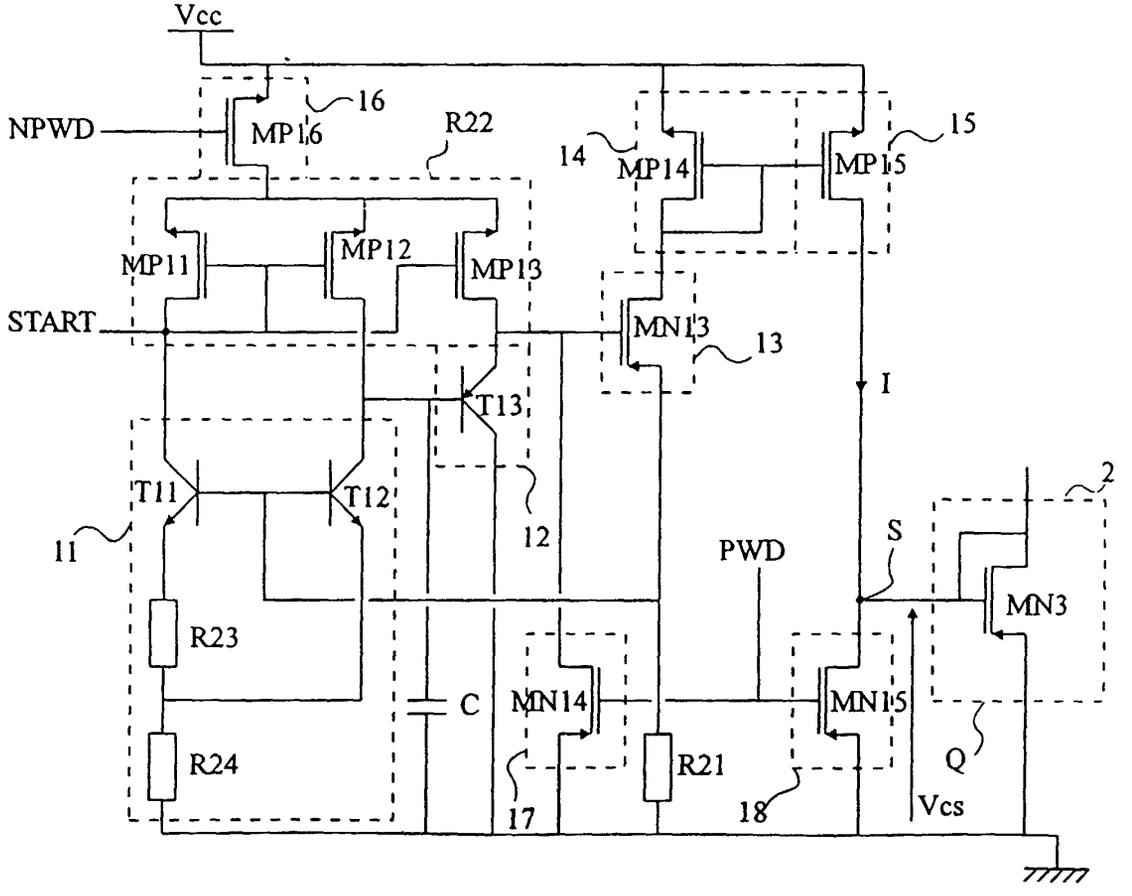

Vcc
NPWD
16
MP16
R22
14
MP14
MP15
15
MP11
MP12
MP13
START
MN13
13
I
T13
T11
T12
2
11
12
PWD
S
MN3
R23
C
MN14
MN15
R24
R21
Q
17
18
Vcs

Fig 2

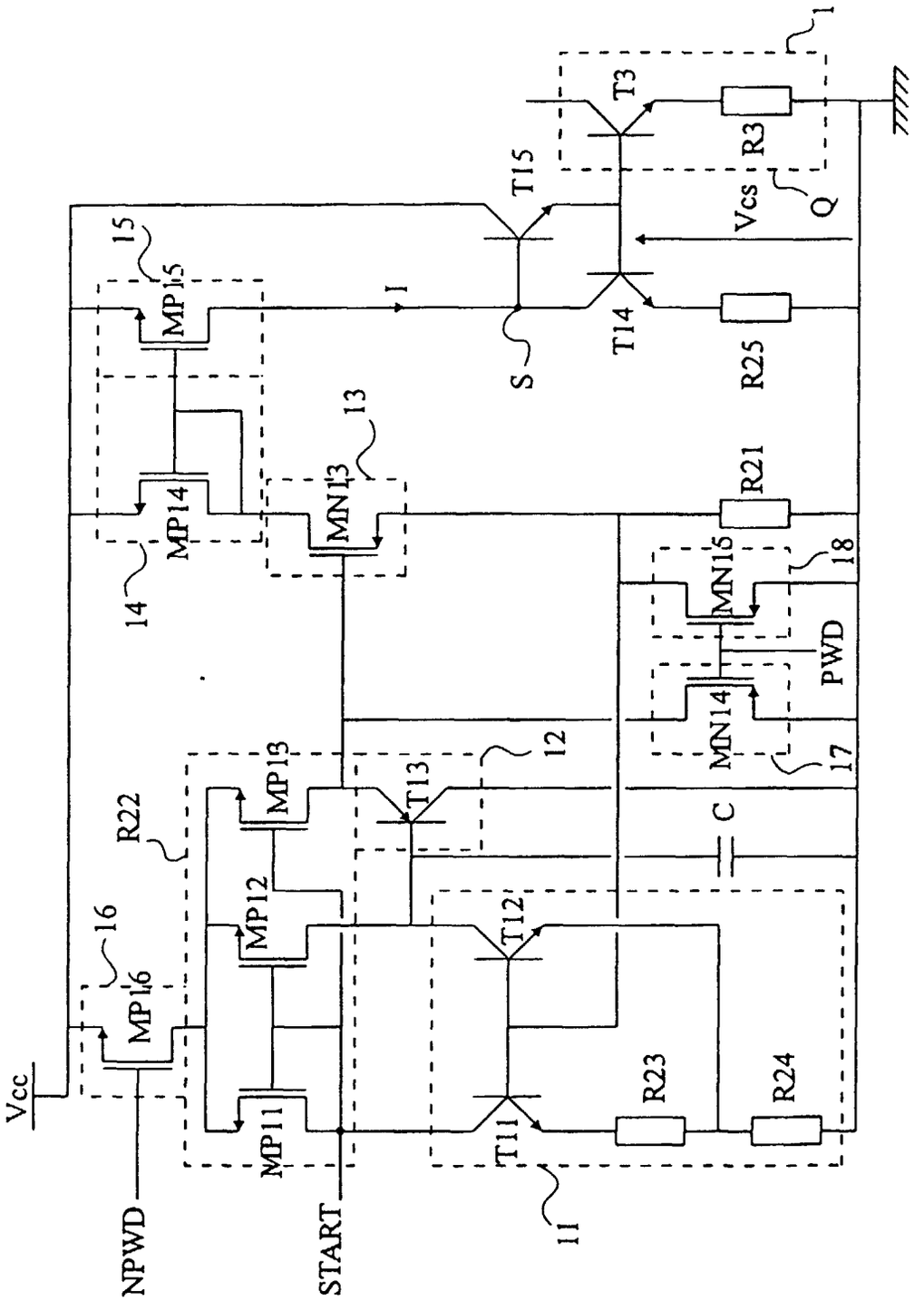

Vcc
NPWD
START
MP16
MP11
MP12
MP13
MP14
MP15
MN13
MN14
MN15
MN16
T11
T12
T13
T14
T15
T3
R22
R23
R24
R25
R21
R3
C
S
Vcs
Q
PWD
I
11
12
13
14
15
16
17
18
1

Fig 3