

(19)



Europäisches Patentamt

European Patent Office

Office européen des brevets



(11)

EP 0 809 169 A2

(12)

## EUROPÄISCHE PATENTANMELDUNG

(43) Veröffentlichungstag:  
26.11.1997 Patentblatt 1997/48

(51) Int. Cl.<sup>6</sup>: G05F 3/26, G05F 3/30

(21) Anmeldenummer: 97107599.9

(22) Anmeldetag: 05.05.1997

(84) Benannte Vertragsstaaten:  
DE FR GB IT

(30) Priorität: 24.05.1996 DE 19621110

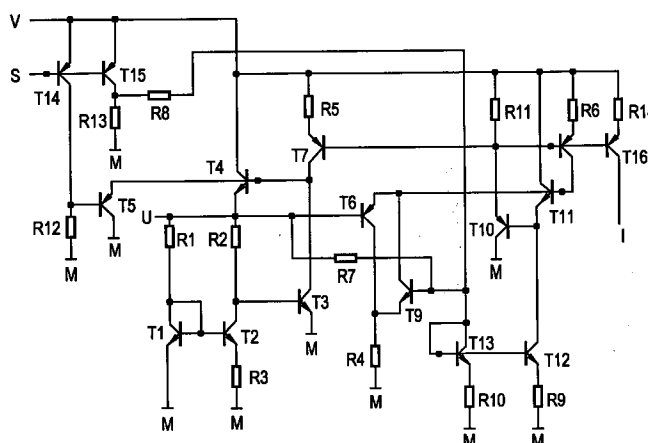
(71) Anmelder:  
SIEMENS AKTIENGESELLSCHAFT  
80333 München (DE)

(72) Erfinder: Weber, Stephan  
81739 München (DE)

(54) Ein-/Ausschaltbare Schaltungsanordnung zur Erzeugung eines Referenzpotentials

(57) Ein-/Ausschaltbare Schaltungsanordnung zur Erzeugung eines Referenzpotentials mit einem ersten Transistor (T1), dessen Emitter mit einem Bezugspotential (M) verbunden ist und dessen Basis und Kollektor miteinander verschaltet sind,

mit einem zweiten Transistor (T2), dessen Basis mit der Basis des ersten Transistors (T1) verbunden ist, mit einem ersten Widerstand (R1), der zwischen den Kollektor des ersten Transistors (T1) und einen Ausgangsanschluß (U) zum Abgreifen des Referenzpotentials geschaltet ist, mit einem zweiten Widerstand (R2), der zwischen den Kollektor des zweiten Transistors (T2) und den Ausgangsanschluß (U) geschaltet ist, mit einem dritten Widerstand (R3), der zwischen Emitter des zweiten Transistors (T2) und das Bezugspotential (M) geschaltet ist, mit einem dritten Transistor (T3), dessen Basis mit dem Kollektor des zweiten Transistors (T2) und dessen Emitter mit dem Bezugspotential (M) verbunden ist, und mit einer gesteuerten Stromquelle (T4), die zwischen ein Versorgungspotential (V) und den Ausgangsanschluß (U) geschaltet ist und die eingangsseitig mit dem Kollektor des dritten Transistors (T3) gekoppelt ist, wobei der Kollektor-Emitter-Strecke des dritten Transistors (T3) die Kollektor-Emitter-Strecke eines fünften Transistors (T5) parallel geschaltet ist und daß die Basis des fünften Transistors (T5) durch ein Schaltsignal (S) angesteuert wird.



EP 0 809 169 A2

## Beschreibung

Die Erfindung betrifft eine ein-/ausschaltbare Schaltungsanordnung zur Erzeugung eines Referenzpotentials mit einem ersten Transistor, dessen Emitter mit einem Bezugspotential verbunden ist und dessen Basis und Kollektor miteinander verschaltet sind, mit einem zweiten Transistor, dessen Basis mit der Basis des ersten Transistors verbunden ist, mit einem ersten Widerstand, der zwischen den Kollektor des ersten Transistors und einem Ausgangsanschluß zum Abgreifen des Referenzpotentials geschaltet ist, mit einem zweiten Widerstand, der zwischen den Kollektor des zweiten Transistors und des Ausgangsanschluß geschaltet ist, mit einem dritten Widerstand, der zwischen den Emitter des zweiten Transistors und das Bezugspotential geschaltet ist, mit einem dritten Transistor, dessen Basis mit dem Kollektor des zweiten Transistors und dessen Emitter mit dem Bezugspotential verbunden ist, und mit einer gesteuerten Stromquelle, die zwischen ein Versorgungspotential und den Ausgangsanschluß geschaltet ist und die eingangsseitig mit dem Kollektor des dritten Transistors gekoppelt ist.

Eine derartige, auch schaltbare Bandgap-Referenz bezeichnete Schaltungsanordnung ist beispielsweise aus Paul R. Gray, Robert G. Meyer, Analysis and Design of Analog Integrated Circuits, Second Edition, John Wiley and Sons, 1984, Seiten 293 bis 296, bekannt.

In Zukunft wird es bei integrierten Schaltkreisen zunehmend wichtiger, daß zum Zwecke der Stromersparnis sich zumindest Teile der Schaltkreise Ein- und Ausschalten lassen. Demzufolge werden mehr und mehr auch ein- bzw. abschaltbare Referenzspannungsquellen verwendet, da die Referenzspannungsquelle im abgeschalteten Zustand möglichst keinen Strom verbrauchen sollte, bietet es sich an, die Referenzspannungsquelle durch eine in Serie geschaltete Schalteinrichtung ein-/abzuschalten. Üblicherweise liegt dabei ein pnp-Transistor in Reihe zu einer Bandgap-Referenz als Referenzspannungsquelle, so daß die Versorgungsspannung hoher sein muß, als eigentlich für die Bandgap-Referenz selbst notwendig ist. Außerdem lassen sich pnp-Transistoren in Standard-Technologie nur als großflächige Lateraltransistoren realisieren. Dabei ist häufig der Basisstrom zur Ansteuerung des pnp-Transistors nicht vernachlässigbar und erhöht die Stromaufnahme beim Betrieb.

Aufgabe der Erfindung ist es, eine ein-/ausschaltbare Schaltungsanordnung zur Erzeugung eines Referenzpotentials anzugeben, die diese Nachteile nicht aufweist.

Die Aufgabe wird durch eine Schaltungsanordnung gemäß Patentanspruch 1 gelöst. Ausgestaltungen und Weiterbildungen des Erfindungsgedankens sind Gegenstand von Unteransprüchen.

Zur Vermeidung eines großen Flächenbedarfs und unnötiger Spannungs- und Stromverluste werden die Schaltmittel in die Bandgap-Referenz miteinbezogen.

Insbesondere wird bei einer Schaltungsanordnung der eingangs genannten Art der Kollektor-Emitter-Strecke des dritten Transistors die Kollektor-Emitter-Strecke eines fünften Transistors parallel geschaltet und die Basis des fünften Transistors durch ein Schaltsignal angesteuert.

Bei einer Ausgestaltung der Erfindung weist die gesteuerte Stromquelle einen vierten Transistor auf, dessen Kollektor mit dem Versorgungspotential, dessen Emitter mit dem Ausgangsanschluß und dessen Basis mit dem Kollektor des dritten Transistors verbunden ist. Zwischen Basis und Kollektor des vierten Transistors ist dabei eine weitere Stromquelle geschaltet. Weiterhin kann die weitere Stromquelle einen sechsten Transistor aufweisen, dessen Basis mit dem Ausgangsanschluß und dessen Emitter unter Zwischenschaltung eines vierten Widerstandes mit dem Bezugspotential verbunden ist. Des weiteren sind ein siebter Transistor, dessen Emitter unter Zwischenschaltung eines fünften Widerstandes mit dem Versorgungspotential verbunden ist, dessen Kollektor mit der Basis des vierten Transistors verschaltet ist und dessen Basis mit dem Kollektor des sechsten Transistors gekoppelt ist, sowie ein achter Transistor, dessen Basis und Kollektor miteinander sowie mit dem Kollektor des sechsten Transistors gekoppelt sind und dessen Emitter unter Zwischenschaltung eines sechsten Widerstandes mit dem Versorgungspotential verbunden ist, vorgesehen.

Um die Anlaufeigenschaften beim Einschalten zu verbessern, wird vorgesehen, daß der Kollektor-Emitter-Strecke des sechsten Transistors die Kollektor-Emitter-Strecke eines neunten Transistors parallel geschaltet ist und daß dabei die Basis des neunten Transistors durch das Schaltsignal angesteuert wird.

Darüber hinaus kann zwischen die Basen von sechstem und neuntem Transistor ein siebter Widerstand geschaltet werden. Ferner kann das Schaltsignal über einen achten Widerstand der Basis des neunten Transistors zugeführt werden.

Eine Weiterbildung der Erfindung enthält einen zehnten Transistor, dessen Emitter mit den Basen von siebtem und achtem Transistor und dessen Kollektor mit dem Bezugspotential verbunden ist. Weiterhin ist ein elfter Transistor vorgesehen, dessen Kollektor mit dem Versorgungspotential, dessen Basis mit dem Kollektor des achten Transistors und dessen Emitter mit der Basis des zehnten Transistors verbunden ist. Die Basis des neunten Transistors ist dabei mit dem Eingangszweig eines Stromspiegels gekoppelt, dessen Ausgangszweig mit der Basis des zehnten Transistors gekoppelt ist.

Zwischen die Basen von siebtem und achtem Transistor einerseits und das Versorgungspotential andererseits kann ein elfter Transistor geschaltet werden, der zur Erhöhung der Stabilität beiträgt.

Schließlich kann vorgesehen werden, daß das Schaltsignal den Basen von fünftem und sechstem Transistor jeweils unter Zwischenschaltung einer Pufferstufe zugeführt wird.

Die Erfindung wird nachfolgend anhand des in der einzigen Figur der Zeichnung dargestellten Ausführungsbeispiels näher erläutert.

Bei der als Ausführungsbeispiel gezeigten erfindungsgemäßen Schaltungsanordnung ist ein npn-Transistor T1 vorgesehen, dessen Emitter mit dem Bezugspotential M verbunden ist und dessen Basis und Kollektor miteinander verschaltet und über einen gemeinsamen Widerstand R1 mit einem ein Referenzpotential führenden Ausgangsanschluß U gekoppelt sind. An Basis und Kollektor des Transistors T1 ist die Basis eines npn-Transistors T2 angeschlossen, dessen Emitter über einen Widerstand R3 mit dem Bezugspotential M und dessen Kollektor über einen Widerstand R2 mit dem Ausgangsanschluß U gekoppelt ist.

An dem Ausgangsanschluß U ist darüber hinaus der Emitter eines npn-Transistors T4 angeschlossen, dessen Kollektor mit einem Versorgungspotential V verbunden ist. Die Basis des Transistors T4 ist mit dem Kollektor eines npn-Transistors T3 verbunden, dessen Emitter an das Bezugspotential M und dessen Basis an den Kollektor des Transistors T2 angeschlossen ist.

Die Basis des Transistors T4 ist darüber hinaus über eine Stromquellenschaltung an das Versorgungspotential V angeschlossen. Die Stromquellenschaltung weist einen pnp-Transistor T7 auf, dessen Emitter über einen Widerstand R5 mit dem Versorgungspotential V und dessen Kollektor mit der Basis des Transistors T4 bzw. dem Kollektor des Transistors T3 verbunden ist. Die Basis des Transistors T7 ist mit der Basis eines pnp-Transistors T8 verschaltet, dessen Emitter über einen Widerstand R6 mit dem Versorgungspotential V gekoppelt ist. Der Kollektor des Transistors T8 ist darüber hinaus mit dem Kollektor eines npn-Transistors T6 verbunden, dessen Emitter über einen Widerstand R4 an das Bezugspotential M angeschlossen ist und dessen Basis mit dem Ausgangsanschluß U verbunden ist.

Neben dem Ausgangsanschluß U, an dem das Referenzpotential abgreifbar ist, kann darüber hinaus ein Ausgangsanschluß I vorgesehen werden, der einen Referenzstrom führt. Dazu ist der Ausgangsanschluß I mit dem Kollektor eines pnp-Transistors T16 verbunden, dessen Emitter über einen Widerstand R14 mit dem Versorgungspotential V verbunden ist und dessen Basis mit den Basen der Transistoren T7 und T8 verschaltet ist.

Erfindungsgemäß ist der Kollektor-Emitter-Strecke des Transistors T3 die Kollektor-Emitter-Strecke eines pnp-Transistors T5 parallel geschaltet. Somit ist der Emitter des Transistors T5 mit der Basis des Transistors T4 verbunden und der Kollektor des Transistors T5 an das Bezugspotential M angeschlossen. Seine Basis wird unter Zwischenschaltung einer Pufferstufe durch ein Schaltsignal S angesteuert. Die Pufferstufe besteht aus einem pnp-Transistor T14, an dessen Basis das Schaltsignal S angelegt ist, dessen Emitter mit dem Versorgungspotential V gekoppelt ist und dessen Kollektor mit der Basis des Transistors T5 sowie unter Zwischenschaltung eines Widerstandes R12 mit dem

Bezugspotential M gekoppelt ist. Anstelle eines pnp-Transistors T5 könnte in gleicher Weise auch ein npn-Transistor bei entsprechender Polung sowie entsprechender Auslegung des Schaltsignals S verwendet werden.

Weiterhin ist der Kollektor-Emitter-Strecke des Transistors T6 die Kollektor-Emitter-Strecke eines npn-Transistors T9 parallel geschaltet. Die Basis des Transistors T9 wird unter Zwischenschaltung eines Widerstandes R8 sowie einer weiteren Pufferstufe durch das Schaltsignal S angesteuert. Demgemäß sind die Emitter und die Kollektoren der Transistoren T6 und T9 jeweils miteinander verschaltet. Die weitere Pufferstufe enthält einen pnp-Transistor T15, dessen Emitter mit dem Versorgungspotential V und dessen Basis mit der Basis des Transistors T14 verbunden ist. Der Kollektor des Transistors T15 ist zum einen mit einem Anschluß des Widerstandes R8 und zum anderen über einen Widerstand R13 mit dem Bezugspotential M gekoppelt.

Die Basis des Transistors T9 ist zudem mit dem Eingangszweig eines Stromspiegels verbunden. Der Eingangszweig wird durch einen npn-Transistor T13 gebildet, dessen Basis und Kollektor miteinander sowie mit der Basis des Transistors T9 verschaltet sind und dessen Emitter unter Zwischenschaltung eines Widerstandes R10 an das Bezugspotential M angeschlossen ist. Der Ausgangszweig des Stromspiegels wird durch einen npn-Transistor T12 gebildet, dessen Basis mit der Basis des Transistors T13 verbunden ist und dessen Emitter unter Zwischenschaltung eines Widerstandes R9 an das Bezugspotential M angeschlossen ist. Der Kollektor des Transistors T12 ist auf die Basis eines pnp-Transistors T10, dessen Kollektor mit dem Bezugspotential M und dessen Emitter mit den Basen der Transistoren T7 und T8 verbunden ist, sowie auf den Emitter eines npn-Transistors T11, dessen Kollektor mit dem Versorgungspotential V und dessen Basis mit dem Kollektor des Transistors T8 verschaltet ist, geführt. Schließlich ist ein Widerstand R11 zwischen die Basen der Transistoren T7 und T8 einerseits und das Versorgungspotential V andererseits geschaltet.

Werden die Transistoren T14 und T15 durch das Schaltsignal S gesperrt, so sind ihre Kollektorpotentiale annähernd gleich dem Bezugspotential M. Der Transistor T5 ist dann ebenfalls gesperrt und hat auf die Funktion der übrigen Schaltungsteile keinen Einfluß. Der Transistor T4 wird in diesem Fall seiner Funktion entsprechend angesteuert. Der Transistor T15 liefert einen Anlaufstrom für die Bandgap-Zelle, die beim vorliegenden Ausführungsbeispiel aus den Transistoren T1 und T2 sowie den Widerständen R1 bis R3 besteht. Werden dagegen die Transistoren T14 und T15 durch das Schaltsignal S durchgesteuert, so ist ihr jeweiliges Kollektorpotential in etwa gleich dem Versorgungspotential V. Der Transistor T5 ist dabei ebenfalls durchgesteuert und erzeugt an der Basis des Transistors T4 ein Potential, das diesen ebenfalls in den sperrenden Zustand bringt. Die Stromaufnahme der Bandgap-Zelle geht damit gegen Null. Der Widerstand R8 sowie dessen

Kombination mit einem aus den Transistoren T10 und T11 bestehenden komplementären Emitterfolger unterstützen den Abschaltvorgang.

Damit liegt in Reihe zur Bandgap-Zelle nur der ohnehin notwendige Transistor T4. Ein weiterer Ein/Ausschalttransistor ist nicht notwendig. Somit wird ein serieller Spannungsabfall vermieden und darüber hinaus der zusätzliche Flächenbedarf gering gehalten. Mittels der Transistoren T9 bis T13 in Verbindung mit den Widerständen R8 und R11 werden auch die übrigen Schaltungsteile weitgehend stromlos gehalten, so daß insgesamt der Stromverbrauch im Ruhezustand sowie der gegenüber dem Versorgungsstrom im Betriebsfall notwendige Strom für die Abschalteinrichtungen äußerst gering ist.

### Patentansprüche

1. Ein-/Ausschaltbare Schaltungsanordnung zur Erzeugung eines Referenzpotentials mit einem ersten Transistor (T1), dessen Emitter mit einem Bezugspotential (M) verbunden ist und dessen Basis und Kollektor miteinander verschaltet sind,
  - mit einem zweiten Transistor (T2), dessen Basis mit der Basis des ersten Transistors (T1) verbunden ist,
  - mit einem ersten Widerstand (R1), der zwischen den Kollektor des ersten Transistors (T1) und einen Ausgangsanschluß (U) zum Abgreifen des Referenzpotentials geschaltet ist,
  - mit einem zweiten Widerstand (R2), der zwischen den Kollektor des zweiten Transistors (T2) und den Ausgangsanschluß (U) geschaltet ist,
  - mit einem dritten Widerstand (R3), der zwischen Emitter des zweiten Transistors (T2) und das Bezugspotential (M) geschaltet ist,
  - mit einem dritten Transistor (T3), dessen Basis mit dem Kollektor des zweiten Transistors (T2) und dessen Emitter mit dem Bezugspotential (M) verbunden ist, und
  - mit einer gesteuerten Stromquelle (T4), die zwischen ein Versorgungspotential (V) und den Ausgangsanschluß (U) geschaltet ist und die eingangsseitig mit dem Kollektor des dritten Transistors (T3) gekoppelt ist,
  - dadurch gekennzeichnet**, daß der Kollektor-Emitter-Strecke des dritten Transistors (T3) die Kollektor-Emitter-Strecke eines fünften Transistors (T5) parallel geschaltet ist und daß die Basis des fünften Transistors (T5) durch ein Schaltsignal (S) angesteuert wird.
2. Schaltungsanordnung nach Anspruch 1, **dadurch gekennzeichnet**, daß die gesteuerte Stromquelle (T4) einen vierten Transistor (T4) aufweist, dessen Kollektor mit dem Versorgungspotential (V), dessen Emitter mit dem Ausgangsanschluß

(U) und dessen Basis mit dem Kollektor des dritten Transistors (T3) verbunden ist, und daß zwischen Basis und Kollektor des vierten Transistors (T4) eine weitere Stromquelle (T7, T8, R4, R5, R6) geschaltet ist.

3. Schaltungsanordnung nach Anspruch 2, **dadurch gekennzeichnet**, daß die weitere Stromquelle (T6, T7, T8, R4, R5, R6) aufweist:

einen sechsten Transistor (T6), dessen Basis mit dem Ausgangsanschluß (U) und dessen Emitter unter Zwischenschaltung eines vierten Widerstandes mit dem Bezugspotential (M) verbunden ist;

einen siebten Transistor (T7), dessen Emitter unter Zwischenschaltung eines fünften Widerstandes (R5) mit dem Versorgungspotential (V) verbunden ist, dessen Kollektor mit der Basis des fünften Transistors (T5) verschaltet ist und dessen Basis mit dem Kollektor des sechsten Transistors (T6) gekoppelt ist;

einen achten Transistor (T8), dessen Basis und Kollektor miteinander sowie mit dem Kollektor des sechsten Transistors (T6) gekoppelt sind und dessen Emitter unter Zwischenschaltung eines sechsten Widerstandes (R6) mit dem Versorgungspotential (V) verbunden ist.

4. Schaltungsanordnung nach Anspruch 2 oder 3, **dadurch gekennzeichnet**, daß der Kollektor-Emitter-Strecke des sechsten Transistors (T6) die Kollektor-Emitter-Strecke eines neunten Transistors (T9) parallel geschaltet ist und daß die Basis des neunten Transistors (T9) durch das Schaltsignal (S) angesteuert wird.
5. Schaltungsanordnung nach Anspruch 4, **dadurch gekennzeichnet**, daß zwischen die Basis von sechstem und neuntem Transistor (T6, T9) ein siebter Widerstand (R7) geschaltet ist.
6. Schaltungsanordnung nach Anspruch 4 oder 5, **dadurch gekennzeichnet**, daß das Schaltsignal (S) über einen achten Widerstand (R8) der Basis des neunten Transistors (T9) zugeführt wird.
7. Schaltungsanordnung nach einem der Ansprüche 4 bis 6, **gekennzeichnet durch** einen zehnten Transistor (T10), dessen Emitter mit den Basen von siebtem und achtem Transistor (T7, T8) und dessen Kollektor mit dem Bezugspotential verbunden ist, durch einen elften Transistor (T11), dessen Kollektor mit dem Versorgungspotential (V), dessen Basis mit dem Kollektor des achten Transistors (T8) und dessen Emitter mit der Basis des zehnten Transistors (T10) verbunden ist, und durch einen Stromspiegel (T12, T13, R9, R10), dessen Eingangszweig mit

der Basis des neunten Transistors (T9) und dessen Ausgangsweig mit der Basis des zehnten Transistors (T10) gekoppelt ist.

8. Schaltungsanordnung nach einem der Ansprüche 3 bis 7,  
**dadurch gekennzeichnet**, daß zwischen die Basen von siebtem und achtem Transistor (T7, T8) einerseits und das Versorgungspotential (V) andererseits ein elfter Widerstand (R11) geschaltet ist. 5 10
9. Schaltungsanordnung nach einem der Ansprüche 4 bis 8,  
**dadurch gekennzeichnet**, daß das Schaltsignal (S) den Basen von fünftem und neuntem Transistor (T5, T9) jeweils unter Zwischenschaltung einer Pufferstufe (T14, R12; T15, R13) zugeführt wird. 15

20

25

30

35

40

45

50

55

